

センス端子分離 コンデンサ遅延タイプ電圧検出器

■概要

XA6118 シリーズは CMOS プロセスとレーザートリミング技術を用いて、高精度、低消費電流を実現した電圧検出器です。センス端子と電源入力端子が分離されており、別電源の電圧を監視する事が可能です。センス端子と電源入力端子を分離して使用する事で、監視する電源の電圧が 0V まで低下しても、出力を検出状態に保持する事が可能です。

また、遅延回路を内蔵しており遅延容量端子にコンデンサを接続する事によって、任意の解除遅延を持たせることが可能です。出力形態は CMOS 出力と Nch オープンドレイン出力の 2 種類があります。

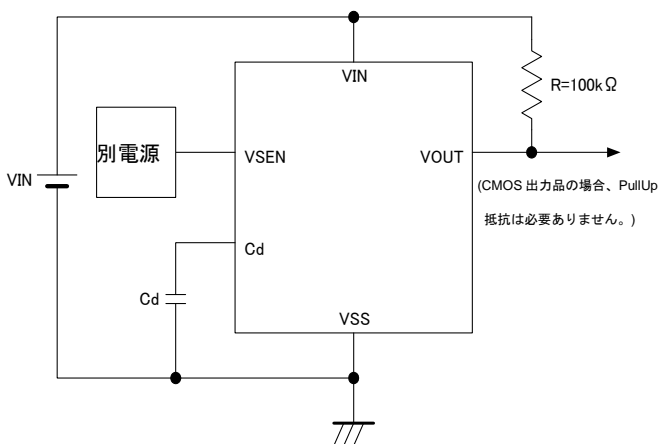
■用途

アミューズメント

■特長

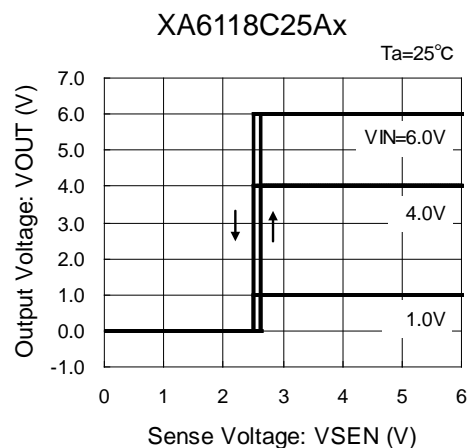
高精度	: $\pm 2\%$ (設定検出電圧 $\geq 1.5V$)
	: $\pm 30mV$ (設定検出電圧 $< 1.5V$)
低消費電流	: $0.4 \mu A$ (検出時, $V_{IN}=1.0V$)(TYP.)
	: $0.8 \mu A$ (解除時, $V_{IN}=1.0V$)(TYP.)
検出電圧範囲	: $0.8V \sim 5.0V$ ($0.1V$ ステップ)
動作電圧範囲	: $1.0V \sim 6.0V$
検出電圧温度特性	: $\pm 100ppm/^{\circ}C$ (TYP.)
出力形態	: CMOS 出力
	: Nch オープンドレイン出力
動作周囲温度	: $-40^{\circ}C \sim +85^{\circ}C$
センス端子分離型	
遅延回路内蔵	遅延容量端子付き
パッケージ	: SOT-25, USP-4
環境への配慮	: EU RoHS 指令対応、鉛フリー

■代表標準回路



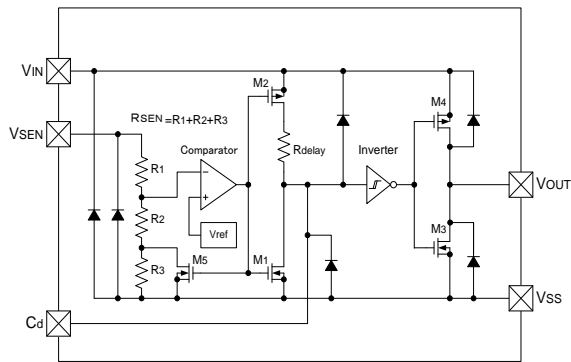
■代表特性例

出力電圧-センス電圧

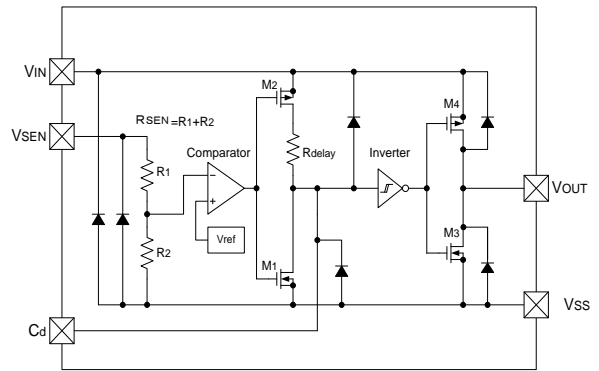


■ ブロック図

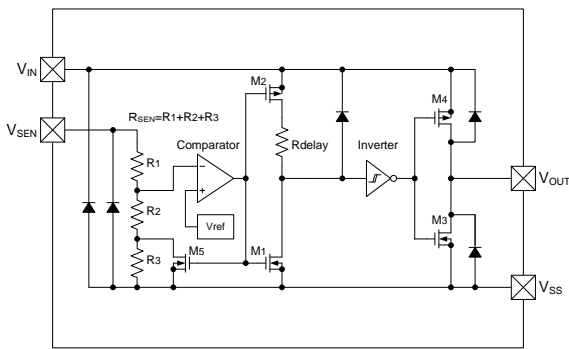
(1) XA6118CxxA



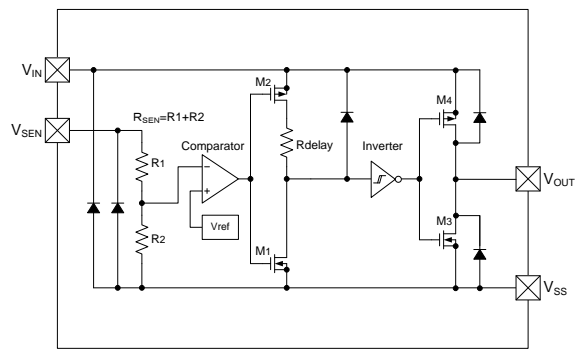
(2) XA6118CxxB



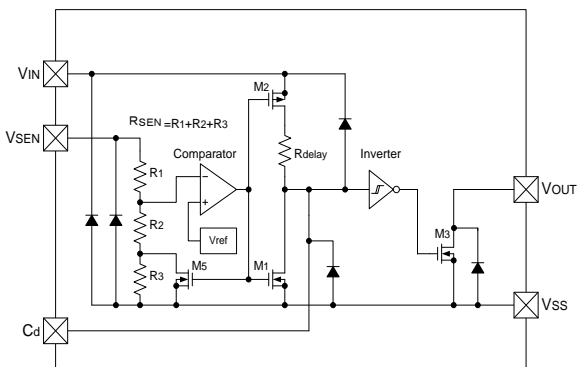
(3) XA6118CxxC



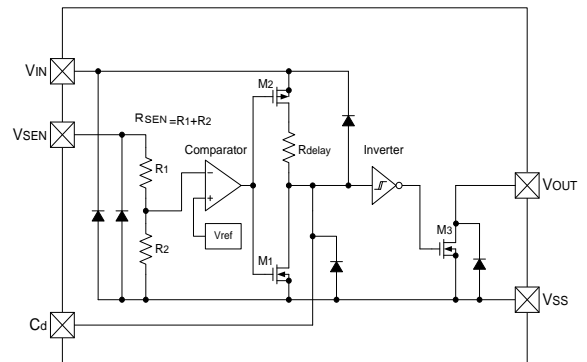
(4) XA6118CxxD



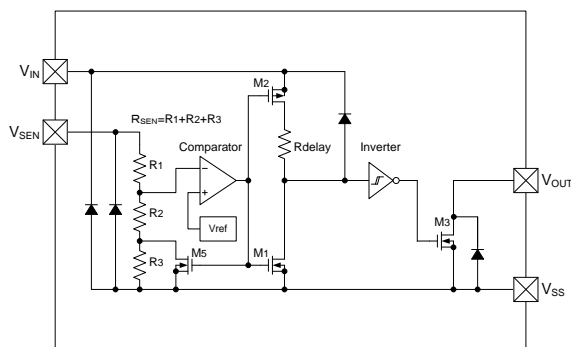
(5) XA6118NxxA



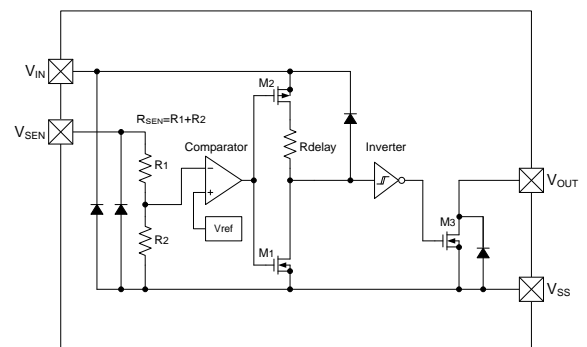
(6) XA6118NxxB



(7) XA6118NxxC



(8) XA6118NxxD



※上図のダイオードは、静電保護用のダイオードと寄生ダイオードです。

■製品分類

●品番ルール

XA6118①②③④⑤⑥-⑦^(*)

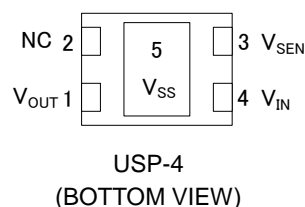
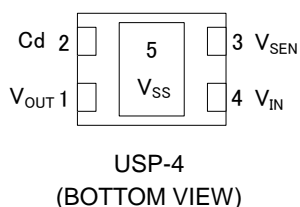
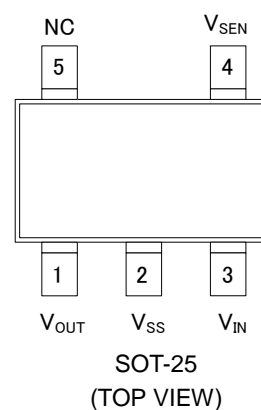
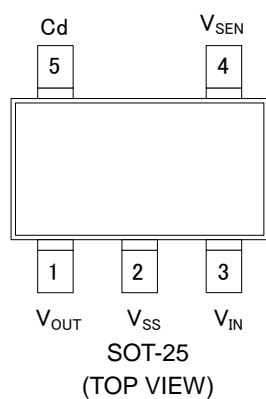
記号	内容	シンボル	詳細内容
①	出力形態	C	CMOS 出力
		N	Nch オープンドレイン出力
②③	検出電圧	08~50	e.g. 18 → 1.8V
④	オプション	A	遅延容量端子有 & ヒステリシス 5% (TYP.) (標準※)
		B	遅延容量端子有 & ヒステリシス 1%以下 (標準※)
		C	遅延容量端子無 & ヒステリシス 5% (TYP.) (セミカスタム)
		D	遅延容量端子無 & ヒステリシス 1%以下 (セミカスタム)
⑤⑥-⑦	パッケージ形状 テーピング仕様 ^(*)	MR-G	SOT-25 (3,000pcs/Reel)
		GR-G	USP-4 (3,000pcs/Reel)

※遅延機能を使用しない場合は遅延容量端子をオープンにしてご使用下さい。

^(*) 末尾に“-G”が付く場合は、ハロゲン&アンチモンフリーかつ EU RoHS 対応製品になります。

⁽²⁾ エンボステーブポケットへのデバイス挿入方向は定まっております。標準とは別に逆挿入を要望される場合は弊社営業に相談ください。
(標準:⑤R-⑦、逆挿入:⑤L-⑦)

■端子配列



*XC6118xxxA/B- 放熱板は他端子とショートさせないで下さい。

*XC6118xxxC/D- 放熱板を他端子とショートさせる場合は2番端子(NC)と接続の上ご使用下さい。

■ 端子説明

1) XA6118xxxA/B タイプ

端子番号		端子名	機能
SOT-25	USP-4		
1	1	V _{OUT}	出力端子
5	2	Cd	遅延容量端子
4	3	V _{SEN}	センス端子
3	4	V _{IN}	電源入力端子
2	5	V _{SS}	グランド端子

2) XA6118xxxC/D タイプ

端子番号		端子名	機能
SOT-25	USP-4		
1	1	V _{OUT}	出力端子
5	2	NC	未接続
4	3	V _{SEN}	センス端子
3	4	V _{IN}	電源入力端子
2	5	V _{SS}	グランド端子

■ 機能表

1) XA6118xxxA/B タイプ

V _{SEN}	Cd	V _{OUT} 遷移 *		
		①		②
L	L	L	⇒	L
	H			
	L	H		
	H			
H	L	L	⇒	L
	H	L	⇒	L
	L	H	⇒	H
	H			

2) XA6118xxxC/D タイプ

V _{SEN}	V _{OUT}
L	L
H	H

※V_{OUT}が①の状態からV_{SEN}, Cdの組み合わせにより②の状態に遷移することを表す。

■ 端子の論理条件

(1) XA6118C(CMOS 出力)の場合

端子名	論理	条件
V _{SEN}	L	$V_{SEN} \leq V_{DF}$
	H	$V_{SEN} \geq V_{DF} + V_{HYS}$
Cd	L	$Cd \leq V_{IN} \times 0.4$
	H	$Cd \geq V_{IN} \times 0.6$
V _{OUT}	L	$V_{OUT} \leq V_{IN} \times 0.1$
	H	$V_{OUT} \geq V_{IN} \times 0.9$

(2) XA6118N(Nch オープンドレイン出力)の場合

端子名	論理	条件
V _{SEN}	L	$V_{SEN} \leq V_{DF}$
	H	$V_{SEN} \geq V_{DF} + V_{HYS}$
Cd	L	$Cd \leq V_{IN} \times 0.4$
	H	$Cd \geq V_{IN} \times 0.6$
V _{OUT}	L	$V_{OUT} \leq \text{プルアップ電圧} \times 0.1$
	H	$V_{OUT} \geq \text{プルアップ電圧} \times 0.9$

■絶対最大定格

XA6118xxxA/B

項目	記号	定格	単位
入力電圧	V _{IN}	V _{SS} -0.3 ~ 7.0	V
出力電流	I _{OUT}	10	mA
出力電圧	XA6118C ⁽¹⁾	V _{SS} -0.3 ~ V _{IN} +0.3	V
	XA6118N ⁽²⁾	V _{SS} -0.3 ~ 7.0	
センス端子電圧	V _{SEN}	V _{SS} -0.3 ~ 7.0	V
遅延容量端子電圧	V _{CD}	V _{SS} -0.3 ~ V _{IN} +0.3	V
遅延容量端子電流	I _{CD}	5.0	mA
許容損失 (Ta=25°C)	SOT-25	250	mW
		600(基板実装時) ⁽³⁾	
	USP-4	1000(基板実装時) ⁽³⁾	
動作周囲温度	Topr	-40 ~ +85	°C
保存温度	Tstg	-55 ~ +125	°C

XA6118xxxC/D

項目	記号	定格	単位
入力電圧	V _{IN}	V _{SS} -0.3 ~ 7.0	V
出力電流	I _{OUT}	10	mA
出力電圧	XA6118C ⁽¹⁾	V _{SS} -0.3 ~ V _{IN} +0.3	V
	XA6118N ⁽²⁾	V _{SS} -0.3 ~ 7.0	
センス端子電圧	V _{SEN}	V _{SS} -0.3 ~ 7.0	V
許容損失 (Ta=25°C)	SOT-25	250	mW
		600(基板実装時) ⁽³⁾	
	USP-4	1000(基板実装時) ⁽³⁾	
動作周囲温度	Topr	-40 ~ +85	°C
保存温度	Tstg	-55 ~ +125	°C

⁽¹⁾ CMOS 出力

⁽²⁾ Nch オープンドレイン出力

⁽³⁾ 基板実装時の許容損失の参考データとなります。実装条件については 19,20 頁を参照下さい。

■電気的特性

XA6118xxxA

Ta=25°C

電気的特性	記号	測定条件	規格値			単位	測定回路
			MIN.	TYP.	MAX.		
動作電圧	V _{IN}	V _{DF(T)} =0.8 ~ 5.0V(※1)	1.0		6.0	V	-
検出電圧	V _{DF}	V _{IN} =1.0 ~ 6.0V	E-1			V	①
ヒステリシス幅	V _{HYS}	V _{IN} =1.0 ~ 6.0V	E-2			V	①
検出電圧入力安定度	$\frac{\Delta V_{DF}}{(\Delta V_{IN} \cdot V_{DF})}$	V _{IN} =1.0 ~ 6.0V		±0.1		%/V	①
消費電流 1(※2)	I _{SS1}	V _{SEN} =V _{DF} × 0.9 V _{IN} =1.0V V _{IN} =6.0V		0.4 0.4	1.0 1.0	μA	②
消費電流 2(※2)	I _{SS2}	V _{SEN} =V _{DF} × 1.1 V _{IN} =1.0V V _{IN} =6.0V		0.8 0.9	1.6 1.8	μA	②
出力電流(※3)	I _{OUT1}	V _{SEN} =0V, V _{DS} =0.5V(Nch) V _{IN} =1.0V V _{IN} =2.0V V _{IN} =3.0V V _{IN} =4.0V V _{IN} =5.0V V _{IN} =6.0V	0.1 0.8 1.2 1.6 1.8 1.9	0.7 1.6 2.0 2.3 2.4 2.5		mA	③
	I _{OUT2}	V _{SEN} =6.0V, V _{DS} =0.5V(Pch) V _{IN} =1.0V V _{IN} =6.0V		-0.30 -1.00	-0.08 -0.70	mA	④
リーク電流	CMOS 出力品	I _{LEAK} V _{IN} =6.0V, V _{SEN} =6.0V, V _{OUT} =6.0V, Cd: Open		0.20		μA	③
	Nch オープンドレイン出力品			0.20	0.40		
温度特性	$\frac{\Delta V_{DF}}{(\Delta T_{opr} \cdot V_{DF})}$	-40 °C ≤ T _a ≤ 85 °C		±100		ppm/°C	①
センス抵抗(※4)	R _{SEN}	V _{SEN} =5.0V, V _{IN} =0V	E-4			MΩ	⑤
遅延抵抗(※5)	R _{delay}	V _{SEN} =6.0V, V _{IN} =5.0V, Cd=0V	1.6	2.0	2.4	MΩ	⑥
遅延容量端子シンク電流	I _{CD}	Cd=0.5V, V _{IN} =1.0V		200		μA	⑥
遅延容量端子閾値電圧	V _{TCD}	V _{SEN} =6.0V, V _{IN} =1.0V V _{SEN} =6.0V, V _{IN} =6.0V	0.4 2.9	0.5 3.0	0.6 3.1	V	⑦
不定動作電圧(※6)	V _{UNS}	V _{IN} =V _{SEN} =0 ~ 1.0V		0.3	0.4	V	⑧
検出遅延(※7)	T _{DF0}	V _{IN} =6.0V, V _{SEN} =6.0→0V Cd: Open		30	230	μs	⑨
解除遅延(※8)	T _{DR0}	V _{IN} =6.0V, V _{SEN} =0→6.0V Cd: Open		30	200	μs	⑨

(※1)V_{DF(T)}:設定検出電圧値。

(※2)センス抵抗に流れる電流は含まない。

(※3)Pch 側出力電流は XA6118C(CMOS 出力)のみ。

(※4)V_{SEN} の電圧値と電流値から算出。

(※5)V_{IN} の電圧値と Cd の電流値から算出。

(※6)V_{IN} と V_{SEN} を短絡して使用した時、V_{IN} が 0~1.0V の範囲における V_{OUT} の最大電圧。XA6118C(CMOS 出力)のみ。

(※7)V_{SEN} が立ち下がる時、V_{SEN}=V_{DF} から V_{OUT}=0.6V になるまでの時間。

(※8)V_{SEN} が立ち上がる時、V_{SEN}=V_{DF}+V_{HYS} から V_{OUT}=5.4V になるまでの時間。

■電気的特性

XA6118xxxB

Ta=25°C

電気的特性	記号	測定条件	規格値			単位	測定回路
			MIN.	TYP.	MAX.		
動作電圧	V _{IN}	V _{DF(T)} =0.8 ~ 5.0V(※1)	1.0		6.0	V	-
検出電圧	V _{DF}	V _{IN} =1.0 ~ 6.0V	E-1			V	①
ヒステリシス幅	V _{HYS}	V _{IN} =1.0 ~ 6.0V	E-3			V	①
検出電圧入力安定度	$\frac{\Delta V_{DF}}{(\Delta V_{IN} \cdot V_{DF})}$	V _{IN} =1.0 ~ 6.0V		±0.1		%/V	①
消費電流 1(※2)	I _{SS1}	V _{SEN} =V _{DF} × 0.9 V _{IN} =1.0V V _{IN} =6.0V		0.4 0.4	1.0 1.0	μA	②
消費電流 2(※2)	I _{SS2}	V _{SEN} =V _{DF} × 1.1 V _{IN} =1.0V V _{IN} =6.0V		0.8 0.9	1.6 1.8	μA	②
出力電流(※3)	I _{OUT1}	V _{SEN} =0V, V _{DS} =0.5V(Nch) V _{IN} =1.0V V _{IN} =2.0V V _{IN} =3.0V V _{IN} =4.0V V _{IN} =5.0V V _{IN} =6.0V	0.1 0.8 1.2 1.6 1.8 1.9	0.7 1.6 2.0 2.3 2.4 2.5		mA	③
	I _{OUT2}	V _{SEN} =6.0V, V _{DS} =0.5V(Pch) V _{IN} =1.0V V _{IN} =6.0V		-0.30 -1.00	-0.08 -0.70	mA	④
リーク電流	CMOS 出力品	I _{LEAK} V _{IN} =6.0V, V _{SEN} =6.0V, V _{OUT} =6.0V, Cd: Open		0.20		μA	③
	Nch オープンドレイン出力品			0.20	0.40		
温度特性	$\frac{\Delta V_{DF}}{(\Delta T_{opr} \cdot V_{DF})}$	-40 °C ≤ Ta ≤ 85 °C		±100		ppm/°C	①
センス抵抗(※4)	R _{SEN}	V _{SEN} =5.0V V _{IN} =0V	E-4			MΩ	⑤
遅延抵抗(※5)	R _{delay}	V _{SEN} =6.0V, V _{IN} =5.0V, Cd=0V	1.6	2.0	2.4	MΩ	⑥
遅延容量端子シンク電流	I _{CD}	Cd=0.5V, V _{IN} =1.0V		200		μA	⑥
遅延容量端子閾値電圧	V _{TCD}	V _{SEN} =6.0V, V _{IN} =1.0V V _{SEN} =6.0V, V _{IN} =6.0V	0.4 2.9	0.5 3.0	0.6 3.1	V	⑦
不定動作電圧(※6)	V _{UNS}	V _{IN} =V _{SEN} =0 ~ 1.0V		0.3	0.4	V	⑧
検出遅延(※7)	T _{DF0}	V _{IN} =6.0V, V _{SEN} =6.0→0V Cd: Open		30	230	μs	⑨
解除遅延(※8)	T _{DR0}	V _{IN} =6.0V, V _{SEN} =0→6.0V Cd: Open		30	200	μs	⑨

(※1)V_{DF(T)}:設定検出電圧値。

(※2)センス抵抗に流れる電流は含まない。

(※3)Pch 側出力電流は XA6118C(CMOS 出力)のみ。

(※4)V_{SEN} の電圧値と電流値から算出。

(※5)V_{IN} の電圧値と Cd の電流値から算出。

(※6)V_{IN} と V_{SEN} を短絡して使用した時、V_{IN} が 0~1.0V の範囲における V_{OUT} の最大電圧。XA6118C(CMOS 出力)のみ。

(※7)V_{SEN} が立ち下がる時、V_{SEN}=V_{DF} から V_{OUT}=0.6V になるまでの時間。

(※8)V_{SEN} が立ち上がる時、V_{SEN}=V_{DF}+V_{HYS} から V_{OUT}=5.4V になるまでの時間。

■電気的特性

XA6118xxxC

Ta=25°C

電気的特性	記号	測定条件	規格値			単位	測定回路
			MIN.	TYP.	MAX.		
動作電圧	V _{IN}	V _{DF(T)} =0.8 ~ 5.0V(※1)	1.0		6.0	V	-
検出電圧	V _{DF}	V _{IN} =1.0 ~ 6.0V	E-1			V	①
ヒステリシス幅	V _{HYS}	V _{IN} =1.0 ~ 6.0V	E-2			V	①
検出電圧入力安定度	$\frac{\Delta V_{DF}}{(\Delta V_{IN} \cdot V_{DF})}$	V _{IN} =1.0 ~ 6.0V		±0.1		%/V	①
消費電流 1(※2)	I _{SS1}	V _{SEN} =V _{DF} × 0.9 V _{IN} =1.0V V _{IN} =6.0V		0.4 0.4	1.0 1.0	μA	②
消費電流 2(※2)	I _{SS2}	V _{SEN} =V _{DF} × 1.1 V _{IN} =1.0V V _{IN} =6.0V		0.8 0.9	1.6 1.8	μA	②
出力電流(※3)	I _{OUT1}	V _{SEN} =0V, V _{DS} =0.5V(Nch) V _{IN} =1.0V V _{IN} =2.0V V _{IN} =3.0V V _{IN} =4.0V V _{IN} =5.0V V _{IN} =6.0V	0.1 0.8 1.2 1.6 1.8 1.9	0.7 1.6 2.0 2.3 2.4 2.5		mA	③
	I _{OUT2}	V _{SEN} =6.0V, V _{DS} =0.5V(Pch) V _{IN} =1.0V V _{IN} =6.0V		-0.30 -1.00	-0.08 -0.70	mA	④
リーク電流	CMOS 出力品	I _{LEAK} V _{IN} =6.0V, V _{SEN} =6.0V, V _{OUT} =6.0V, Cd: Open		0.20		μA	③
	Nch オープン ドレイン出力品			0.20	0.40		
温度特性	$\frac{\Delta V_{DF}}{(\Delta T_{opr} \cdot V_{DF})}$	-40 °C ≤ Ta ≤ 85 °C		±100		ppm/°C	①
センス抵抗(※4)	R _{SEN}	V _{SEN} =5.0V, V _{IN} =0V	E-4			MΩ	⑤
不定動作電圧(※5)	V _{UNS}	V _{IN} =V _{SEN} =0 ~ 1.0V		0.3	0.4	V	⑦
検出遅延(※6)	T _{DF0}	V _{IN} =6.0V, V _{SEN} =6.0→0V		30	230	μs	⑨
解除遅延(※7)	T _{DR0}	V _{IN} =6.0V, V _{SEN} =0→6.0V		30	200	μs	⑨

(※1)V_{DF(T)}:設定検出電圧値。

(※2)センス抵抗に流れる電流は含まない。

(※3)Pch 側出力電流は XA6118C(CMOS 出力)のみ。

(※4)V_{SEN} の電圧値と電流値から算出。

(※5)V_{IN} と V_{SEN} を短絡して使用した時、V_{IN} が 0~1.0V の範囲における V_{OUT} の最大電圧。XA6118C(CMOS 出力)のみ。

(※6)V_{SEN} が立ち下がる時、V_{SEN}=V_{DF} から V_{OUT}=0.6V になるまでの時間。

(※7)V_{SEN} が立ち上がる時、V_{SEN}=V_{DF}+V_{HYS} から V_{OUT}=5.4V になるまでの時間。

■電気的特性

XA6118xxxD

Ta=25°C

電気的特性	記号	測定条件	規格値			単位	測定回路
			MIN.	TYP.	MAX.		
動作電圧	V _{IN}	V _{DF(T)} =0.8 ~ 5.0V(※1)	1.0		6.0	V	-
検出電圧	V _{DF}	V _{IN} =1.0 ~ 6.0V	E-1			V	①
ヒステリシス幅	V _{HYS}	V _{IN} =1.0 ~ 6.0V	E-3			V	①
検出電圧入力安定度	$\frac{\Delta V_{DF}}{(\Delta V_{IN} \cdot V_{DF})}$	V _{IN} =1.0 ~ 6.0V		±0.1		%/V	①
消費電流 1(※2)	I _{SS1}	V _{SEN} =V _{DF} × 0.9 V _{IN} =1.0V V _{IN} =6.0V		0.4 0.4	1.0 1.0	μA	②
消費電流 2(※2)	I _{SS2}	V _{SEN} =V _{DF} × 1.1 V _{IN} =1.0V V _{IN} =6.0V		0.8 0.9	1.6 1.8	μA	②
出力電流(※3)	I _{OUT1}	V _{SEN} =0V, V _{DS} =0.5V(Nch) V _{IN} =1.0V V _{IN} =2.0V V _{IN} =3.0V V _{IN} =4.0V V _{IN} =5.0V V _{IN} =6.0V	0.1 0.8 1.2 1.6 1.8 1.9	0.7 1.6 2.0 2.3 2.4 2.5		mA	③
	I _{OUT2}	V _{SEN} =6.0V, V _{DS} =0.5V(Pch) V _{IN} =1.0V V _{IN} =6.0V		-0.30 -1.00	-0.08 -0.70	mA	④
リーク電流	CMOS 出力品	I _{LEAK} V _{IN} =6.0V, V _{SEN} =6.0V, V _{OUT} =6.0V, Cd: Open		0.20		μA	③
	Nch オープンドレイン出力品			0.20	0.40		
温度特性	$\frac{\Delta V_{DF}}{(\Delta T_{opr} \cdot V_{DF})}$	-40 °C ≤ T _a ≤ 85 °C		±100		ppm/°C	①
センス抵抗(※4)	R _{SEN}	V _{SEN} =5.0V, V _{IN} =0V	E-4			MΩ	⑤
不定動作電圧(※5)	V _{UNS}	V _{IN} =V _{SEN} =0 ~ 1.0V		0.3	0.4	V	⑦
検出遅延(※6)	T _{DF0}	V _{IN} =6.0V, V _{SEN} =6.0→0V		30	230	μs	⑨
解除遅延(※7)	T _{DRO}	V _{IN} =6.0V, V _{SEN} =0→6.0V		30	200	μs	⑨

(※1)V_{DF(T)}:設定検出電圧値。

(※2)センス抵抗に流れる電流は含まない。

(※3)Pch 側出力電流は XA6118C(CMOS 出力)のみ。

(※4)V_{SEN} の電圧値と電流値から算出。

(※5)V_{IN} と V_{SEN} を短絡して使用した時、V_{IN} が 0~1.0V の範囲における V_{OUT} の最大電圧。XA6118C(CMOS 出力)のみ。

(※6)V_{SEN} が立ち下がる時、V_{SEN}=V_{DF} から V_{OUT}=0.6V になるまでの時間。

(※7)V_{SEN} が立ち上がる時、V_{SEN}=V_{DF}+V_{HYS} から V_{OUT}=5.4V になるまでの時間。

XA6118 シリーズ

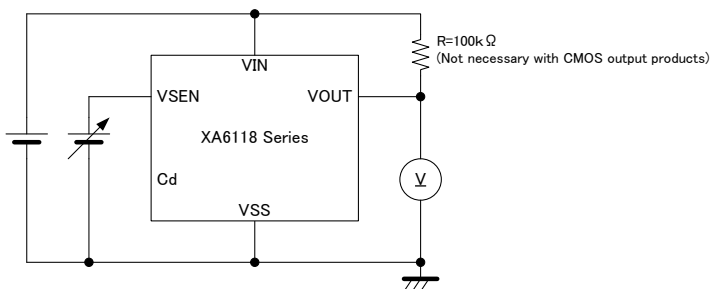
■ 設定電圧別規格表

記号	E-1		E-2		E-3		E-4	
項目 設定電圧	検出電圧(※1) (V)		ヒステリシス幅 (V)		ヒステリシス幅 (V)		センス抵抗 (MΩ)	
$V_{DF(T)}$ (V)	V_{DF}		V_{HYS}		V_{HYS}		R_{SEN}	
	MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	MIN.	TYP.
0.8	0.770	0.830	0.015	0.066	0	0.008	10	20
0.9	0.870	0.930	0.017	0.074		0.009		
1.0	0.970	1.030	0.019	0.082		0.010		
1.1	1.070	1.130	0.021	0.090		0.011		
1.2	1.170	1.230	0.023	0.098		0.012		
1.3	1.270	1.330	0.025	0.106		0.013		
1.4	1.370	1.430	0.027	0.114		0.014		
1.5	1.470	1.530	0.029	0.122		0.015		
1.6	1.568	1.632	0.031	0.131		0.016		
1.7	1.666	1.734	0.033	0.085		0.017		
1.8	1.764	1.836	0.035	0.147		0.018		
1.9	1.862	1.938	0.037	0.155		0.019		
2.0	1.960	2.040	0.039	0.163		0.020		
2.1	2.058	2.142	0.041	0.171		0.021		
2.2	2.156	2.244	0.043	0.180		0.022		
2.3	2.254	2.346	0.045	0.188		0.023		
2.4	2.352	2.448	0.047	0.196		0.024		
2.5	2.450	2.550	0.049	0.204		0.026		
2.6	2.548	2.652	0.051	0.212		0.027		
2.7	2.646	2.754	0.053	0.220		0.028		
2.8	2.744	2.856	0.055	0.228	0.029			
2.9	2.842	2.958	0.057	0.237	0.030			
3.0	2.940	3.060	0.059	0.245	0.031			
3.1	3.038	3.162	0.061	0.253	0.032			
3.2	3.136	3.264	0.063	0.261	0.033			
3.3	3.234	3.366	0.065	0.269	0.034			
3.4	3.332	3.468	0.067	0.277	0.035			
3.5	3.430	3.570	0.069	0.286	0.036			
3.6	3.528	3.672	0.071	0.294	0.037			
3.7	3.626	3.774	0.073	0.302	0.038			
3.8	3.724	3.876	0.074	0.310	0.039			
3.9	3.822	3.978	0.076	0.318	0.040			
4.0	3.920	4.080	0.078	0.326	0.041			
4.1	4.018	4.182	0.080	0.335	0.042			
4.2	4.116	4.284	0.082	0.343	0.043			
4.3	4.214	4.386	0.084	0.351	0.044			
4.4	4.312	4.488	0.086	0.359	0.045			
4.5	4.410	4.590	0.088	0.367	0.046			
4.6	4.508	4.692	0.090	0.375	0.047			
4.7	4.606	4.794	0.092	0.384	0.048			
4.8	4.704	4.896	0.094	0.392	0.049			
4.9	4.802	4.998	0.096	0.400	0.050			
5.0	4.900	5.100	0.098	0.408	0.051	15	28	

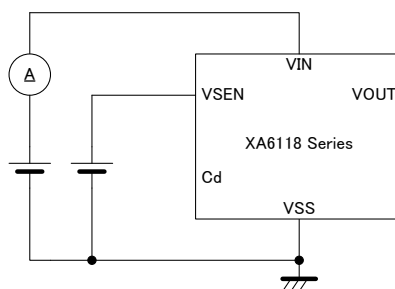
(※1) $V_{DF(T)} \leq 1.4V$ の時、検出精度は $\pm 30mV$ 。 $V_{DF(T)} \geq 1.5V$ の時、検出精度は $\pm 2\%$ 。

■測定回路

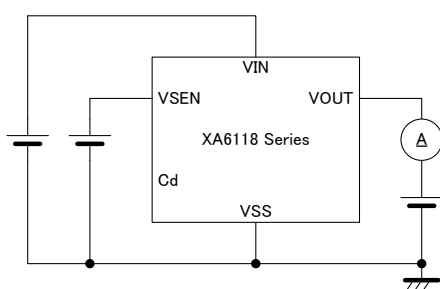
測定回路 1



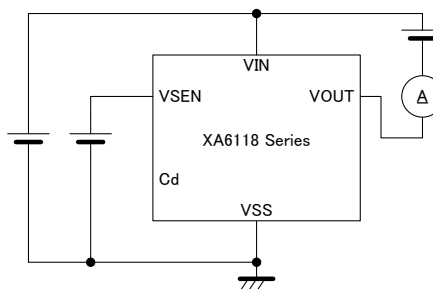
測定回路 2



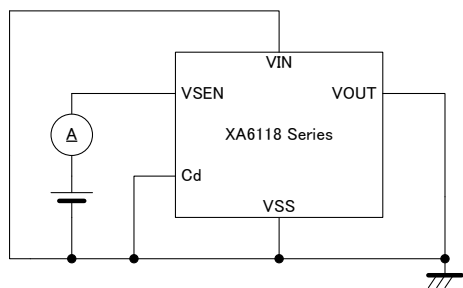
測定回路 3



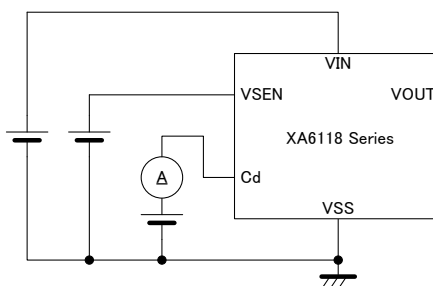
測定回路 4



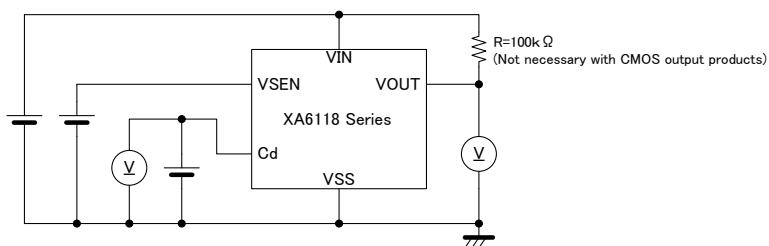
測定回路 5



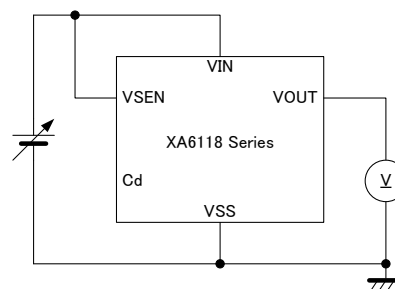
測定回路 6



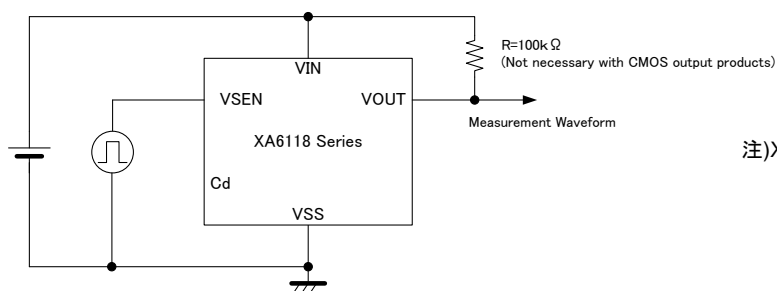
測定回路 7



測定回路 8



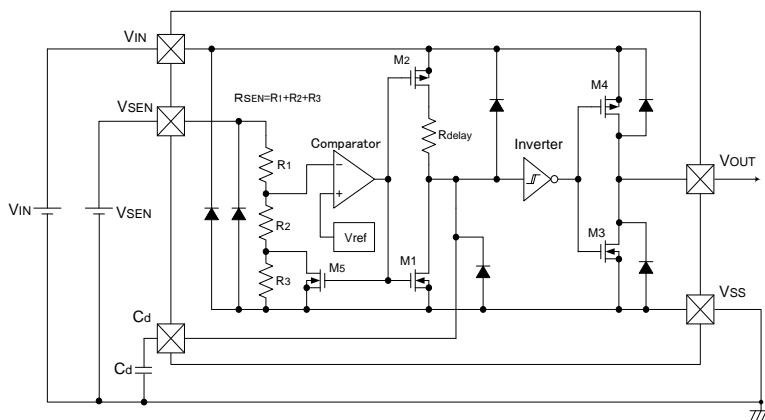
測定回路 9



注)XA6118xxxC/D シリーズには遅延容量端子はありません

■動作説明

図 1 に代表的な回路例、図 2 に図 1 のタイミングチャートを示します。



注: XA6118N シリーズ(Nch オープンドレイン出力)では出力をプルアップする為のプルアップ抵抗が必要です。

図 1 : 代表的な回路例

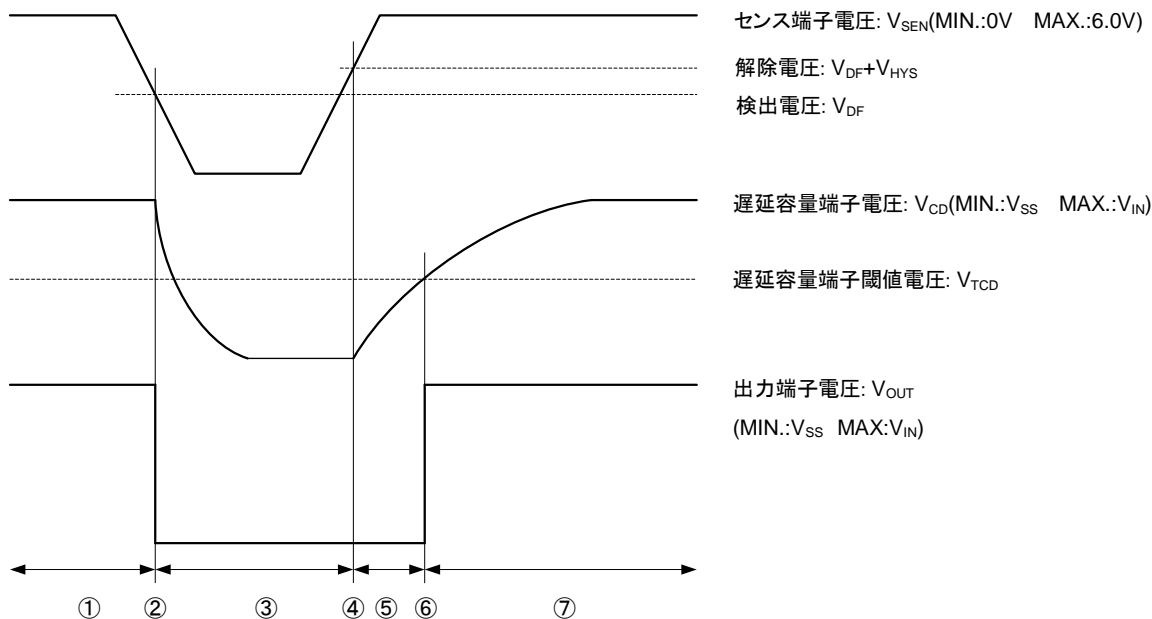


図 2 : 図 1 のタイミングチャート

①初期状態としてセンス端子には解除電圧に対して十分に高い電圧(MAX.:6.0V)が印加されており、遅延容量 C_d は電源入力電圧 V_{IN} (MIN.:1.0V MAX.:6.0V)までチャージされているものとします。センス端子電圧が低下し始め、検出電圧に達するまでの間($V_{SEN} > V_{DF}$)、出力電圧 V_{OUT} は High レベル(= V_{IN})となっています。

注:Nch オープンドレイン出力(XA6118N)でプルアップ抵抗を電源入力端子 V_{IN} とは別の電源に接続する場合、High レベルはプルアップ抵抗を接続している電源の電圧値となります。

②センス端子電圧が低下し続け、検出電圧となった($V_{SEN} = V_{DF}$)時、M1 が ON し、遅延容量 C_d のディスチャージを開始します。Inverter は基準電圧 V_{IN} のコンパレータとして動作し、出力電圧 V_{OUT} は Low レベル(= V_{SS})に変化します。 $V_{SEN} = V_{DF}$ から V_{OUT} が Low レベルになるまでの時間を検出遅延 T_{DF} (特に遅延容量端子がオープンの際の検出遅延を T_{DF0})とします。

③センス端子電圧が検出電圧 V_{DF} 以下の間、遅延容量 C_d はグラウンドレベルまでディスチャージされ、センス端子が再び上昇し、解除電圧に達するまでの間($V_{SEN} < V_{DF} + V_{HYS}$)、出力電圧 V_{OUT} は Low レベルを保持します。

■動作説明

④センス端子が上昇し続け、解除電圧($V_{DF}+V_{HYS}$)になった時、M1 が OFF し、遅延抵抗 R_{delay} を介して遅延容量 C_d のチャージを開始します。Inverter はこの時点からセンス端子が検出電圧より高い($V_{SEN}>V_{DF}$)間、立上り論理閾値 $V_{TLH}=V_{TCD}$ 、立下り論理閾値 $V_{THL}=V_{SS}$ のコンパレータとして動作します。

⑤センス端子は解除電圧以上を保持し、遅延容量端子電圧が上昇し遅延容量端子閾値 V_{TCD} に達するまでの間、RC 直列回路の時定数でチャージされ、その時間を解除遅延 T_{DR} とすると、式(1)により算出されます。(ln は自然対数)

$$T_{DR} = -R_{delay} \times C_d \times \ln(1 - V_{TCD}/V_{IN}) \quad \dots(1)$$

遅延抵抗 R_{delay} は $2.0M\Omega$ (TYP.)、遅延容量端子電圧 V_{TCD} は $V_{IN}/2$ (TYP.)となっておりますので、簡易的には式(2)で算出する事が可能です。

$$T_{DR} = R_{delay} \times C_d \times 0.69 \quad \dots(2)$$

* : R_{delay} は $2.0M\Omega$ (TYP.) になります。

例として遅延容量 C_d を $0.68\mu F$ とした時の解除遅延 T_{DR} は $2.0 \times 10^6 \times 0.68 \times 10^{-6} \times 0.69 = 938$ (ms)となります。

注:③の期間が短く、遅延容量 C_d をグラウンドレベルまでディスチャージ出来ない場合、解除遅延が著しく短くなる事があります。ご注意ください。

⑥遅延容量端子電圧 V_{CD} が遅延容量端子閾値電圧 V_{TCD} に達した時($V_{CD}=V_{TCD}$)、Inverter が反転し、出力電圧 V_{OUT} は High(= V_{IN})レベルに変化します。遅延容量端子がオープンの際の $V_{SEN}=V_{DF}+V_{HYS}$ から V_{OUT} が High レベルになるまでの時間を T_{DR0} とします。

⑦センス端子電圧が検出電圧より高い($V_{SEN}>V_{DF}$)間、遅延容量 C_d は遅延容量端子電圧 V_{CD} が電源入力電圧 V_{IN} になるまでチャージされ、 V_{OUT} は High(= V_{IN})レベルを保持します。

機能表

V_{SEN}	C_d	V_{OUT} の状態遷移 ※1		
		①		②
L	L	L	⇒	L
	H			
	L	H		
	H			
H	L	L	⇒	L
	H	L	⇒	H
	L	H	⇒	
	H			

※1 V_{OUT} が①の状態から V_{SEN} , C_d の組合せにより②の状態に遷移することを示す。

● 機能表状態遷移例

例1) V_{OUT} が”L”の時 $V_{SEN}="H"$ ($V_{DR} \geq V_{SEN}$)、 $C_d="H"$ ($V_{TCD} \geq C_d$)となった場合 V_{OUT} は”L”から”H”に変化する。

例2) 例1で V_{OUT} が”H”になった状態の時 C_d が”H”から”L”に変化して $V_{SEN}="H"$ 、 $C_d="L"$ となった場合 V_{OUT} は”H”を保持する。

解除遅延表

遅延容量 C_d (μF)	解除遅延 T_{DR} (TYP.) (ms)	解除遅延 T_{DR} (MIN. ~ MAX.) (ms) ※2
0.010	13.8	11.0 ~ 16.6
0.022	30.4	24.3 ~ 36.4
0.047	64.9	51.9 ~ 77.8
0.1	138	110 ~ 166
0.22	304	243 ~ 364
0.47	649	519 ~ 778
1	1380	1100 ~ 1660

解除遅延表の値は式(2)より求めた計算値となります。

※2 解除遅延 T_{DR} の値は遅延容量 C_d の実容量値により変わるのでご注意ください。

■ 使用上の注意

1. 本 IC をご使用の際には絶対最大定格内でご使用ください。絶対最大定格を超えて使用した場合、劣化または破壊する可能性があります。
2. 電源-電源入力端子間の抵抗成分と IC 動作時の貫通電流により電源入力端子電圧が低下します。この時、動作電圧範囲を下回ると誤動作の原因となる可能性があります。CMOS 出力の場合、出力電流でも同様に電源入力端子電圧の低下が起こります。また、CMOS 出力で電源入力端子とセンス端子を短絡してご使用になる場合、前述の電圧低下がヒステリシス電圧を上回ると回路が発振する可能性があります。電源入力端子に抵抗を接続してご使用になる場合は特にご注意ください。
3. 設定電圧が 1.0V 未満の場合、電源入力端子とセンス端子は必ず分離して電源入力端子に 1.0V 以上の電圧を印加してご使用ください。
4. 電源入力端子電圧が急峻かつ大きく変動すると誤動作を起こす可能性がありますので、ご注意ください。
5. 電源ノイズは誤動作の原因となることがありますので、VIN-GND 間にコンデンサを挿入するなど実機での評価を十分にして下さい。
6. 遅延容量端子にコンデンサを接続した状態で、解除動作時に電源入力端子電圧が急激に低下(例:6.0V から 0V)する事が想定される場合は、図 3 のように電源入力端子-遅延容量端子間にショットキーダイオードを接続してご使用ください。
7. Nch オープンドレイン出力の時、出力端子に接続するプルアップ抵抗より検出時と解除時の VOUT 電圧が決まります。以下の事柄を参照して抵抗値を選択して下さい。(図 4 参照)

検出時: $V_{OUT} = V_{pull} / (1 + R_{pull} / R_{ON})$

V_{pull}: プルアップ先の電圧

R_{ON}(※1): Nch ドライバー M3 の ON 抵抗(電気的特性より、V_{DS}/I_{OUT1} から算出)

計算例: V_{IN}=2.0V 時(※2)R_{ON}=0.5/0.8 × 10⁻³=625 Ω (MIN.) となり、V_{pull} が 3.0V で検出時の V_{OUT} 電圧を 0.1V 以下にしたい場合、

$$R_{pull} = (V_{pull} / V_{OUT} - 1) \times R_{ON} = (3 / 0.1 - 1) \times 625 \approx 18k \Omega \text{ になるため}$$

上記の条件で検出時の出力電圧を 0.1V 以下にするためにはプルアップ抵抗を 18k Ω 以上にする必要があります。

(※1)V_{IN} が小さいほど R_{ON} は大きくなりますのでご注意ください。

(※2)V_{IN} の選択はご使用になる入力電圧の範囲で最低の値で計算してください。

解除時: $V_{OUT} = V_{pull} / (1 + R_{pull} / R_{off})$

V_{pull}: プルアップ先の電圧

R_{off}: Nch ドライバー M3 の OFF 時抵抗値 15M Ω (MIN.) (電気的特性より、V_{OUT}/I_{LEAK} から算出)

計算例: V_{pull} が 6.0V で V_{OUT} を 5.99V 以上にしたい場合

$$R_{pull} = (V_{pull} / V_{OUT} - 1) \times R_{off} = (6 / 5.99 - 1) \times 15 \times 10^6 \approx 25k \Omega \text{ になるため}$$

上記の条件で解除時の出力電圧を 5.99V 以上にするためにはプルアップ抵抗を 25k Ω 以下にする必要があります。

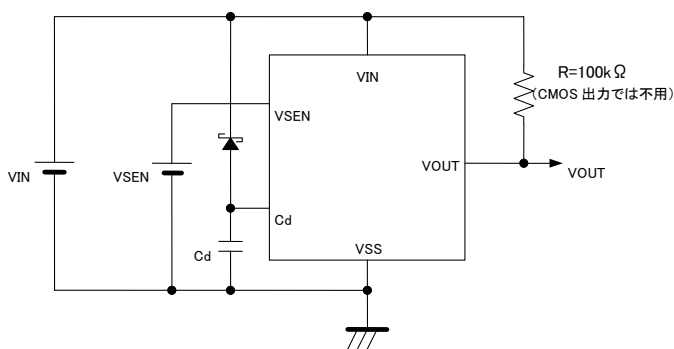
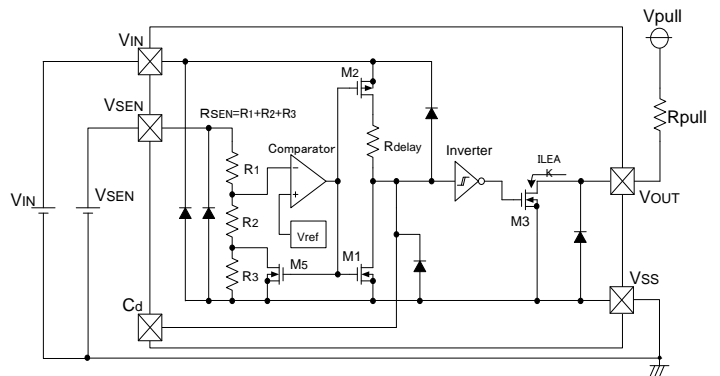


図 3:遅延容量端子にショットキーダイオードを接続した回路例

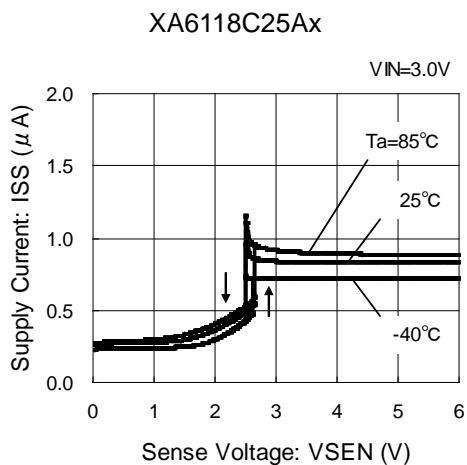


備考: $R_{off} = V_{OUT} / I_{LEAK}$

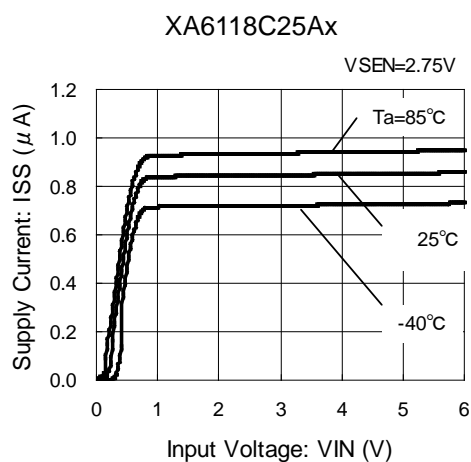
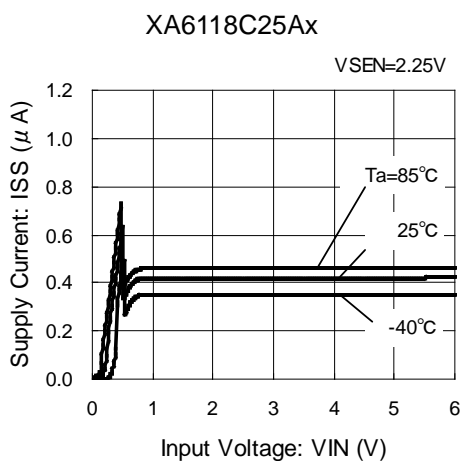
図 4:XA6118N シリーズ 代表的な回路例

■ 特性例

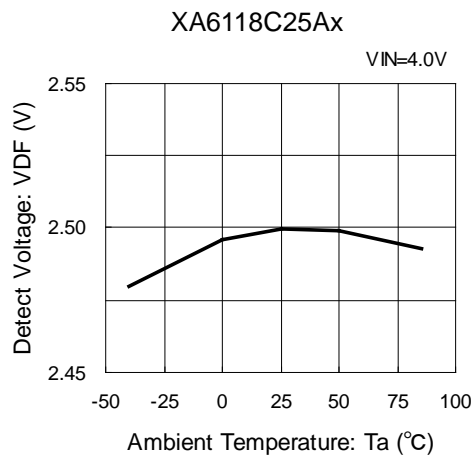
(1) 消費電流-センス電圧



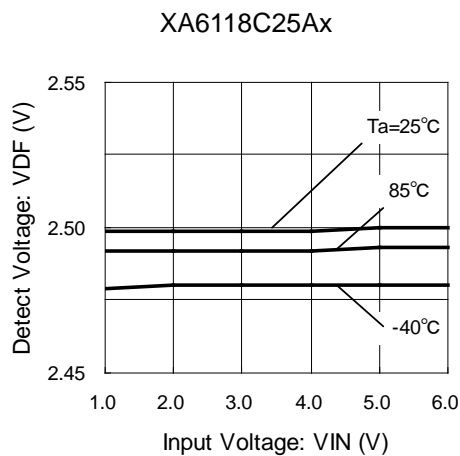
(2) 消費電流-電源入力電圧



(3) 検出電圧-周囲温度

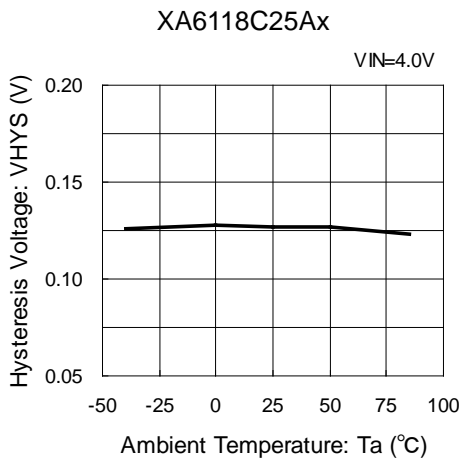


(4) 検出電圧-電源入力電圧

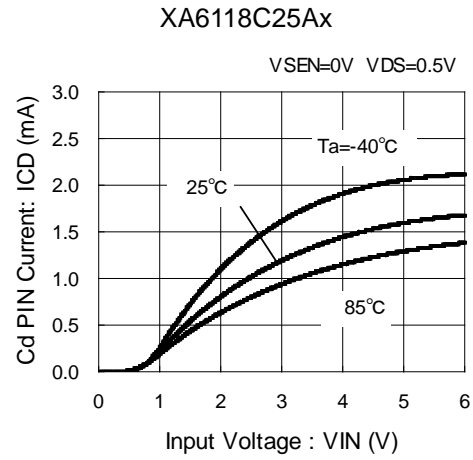


■ 特性例

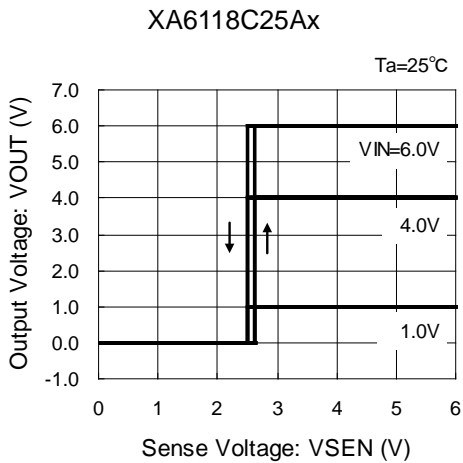
(5) ヒステリシス電圧-周囲温度



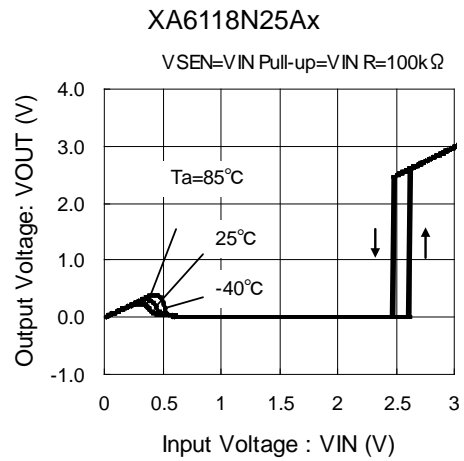
(6) 遅延容量端子シンク電流-電源入力電圧



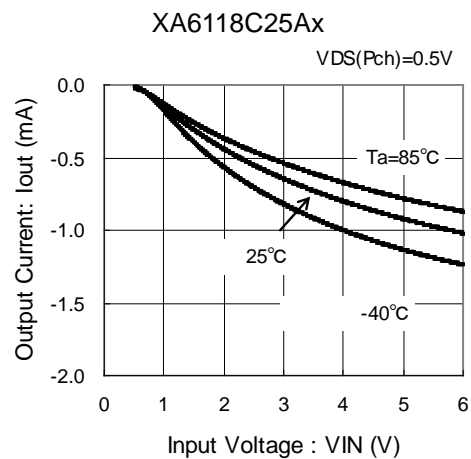
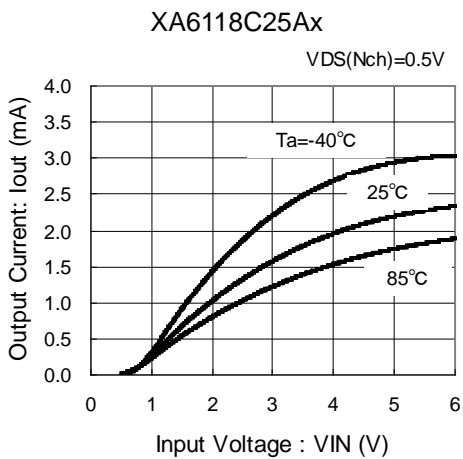
(7) 出力電圧-センス電圧



(8) 出力電圧-電源入力電圧

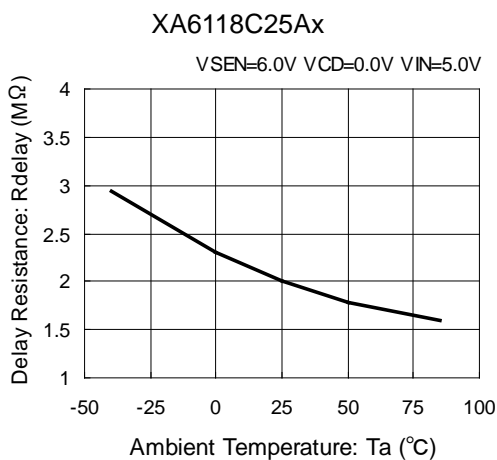


(9) 出力電流-電源入力電圧

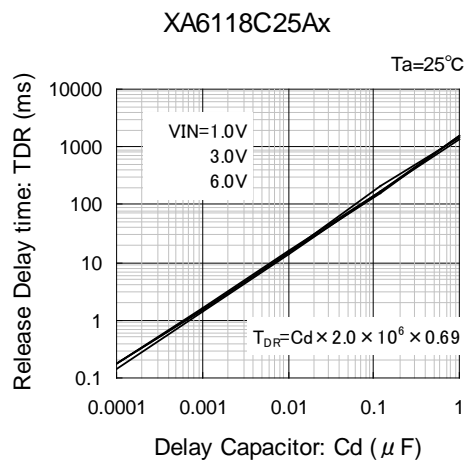


■ 特性例

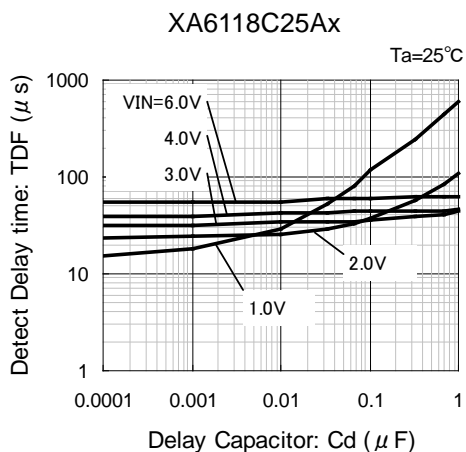
(10) 遅延抵抗-周囲温度



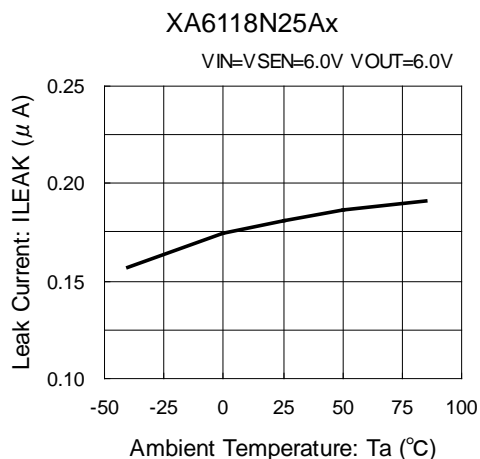
(11) 解除遅延-遅延容量



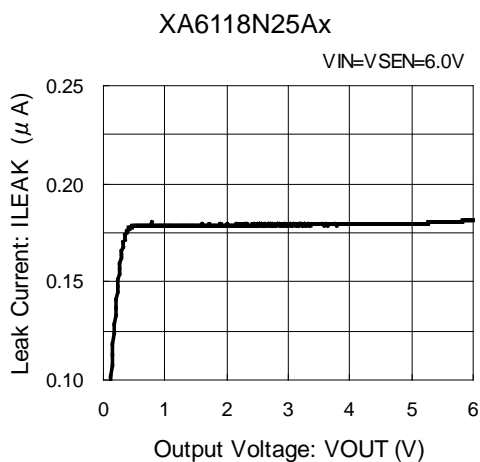
(12) 検出遅延-遅延容量



(13) リーク電流-周囲温度



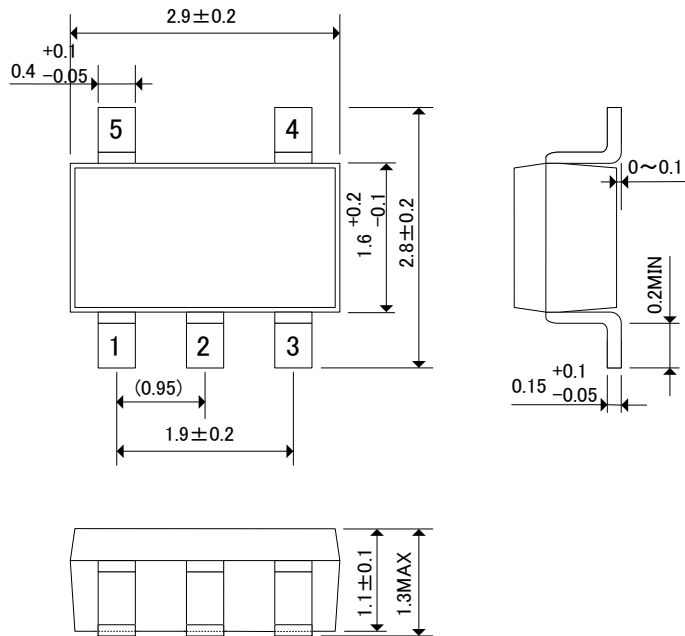
(14) リーク電流-出力電圧



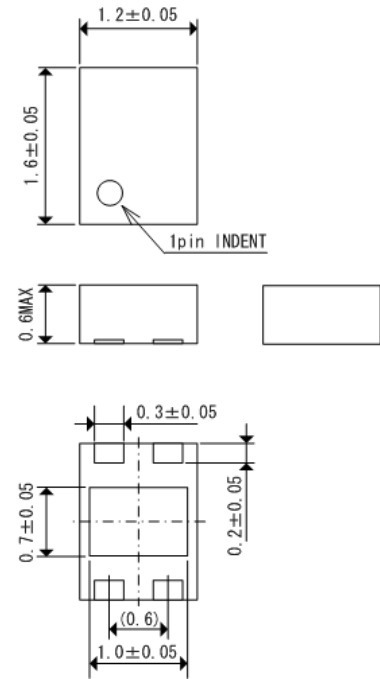
■外形寸法図

●SOT-25

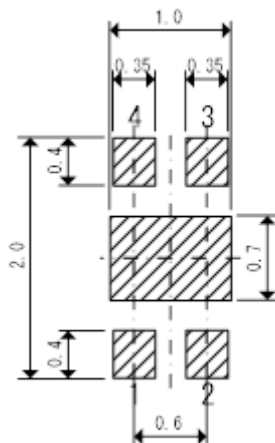
(unit : mm)



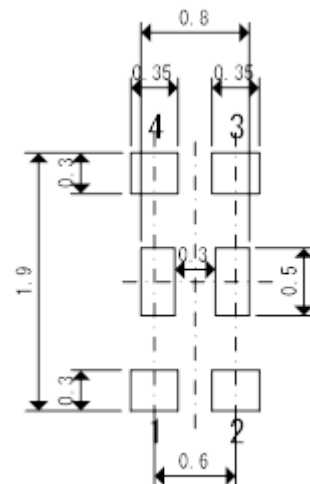
●USP-4



●USP-4 参考パターンレイアウト



●USP-4 参考メタルマスクデザイン



●SOT-25 パッケージ許容損失 (40mm X 40mm 標準基板)

SOT-25パッケージにおける許容損失特性例となります。

許容損失は実装条件等に影響を受け値が変化するため、下記実装条件にての参考データとなります。

1.測定条件(参考データ)

測定条件: 基板実装状態

雰囲気: 自然対流

実装: Pbフリーはんだ

実装基板: 基板40mm×40mm(片面1600mm²)に対して

銅箔面積 表面 約50%-裏面 約50%

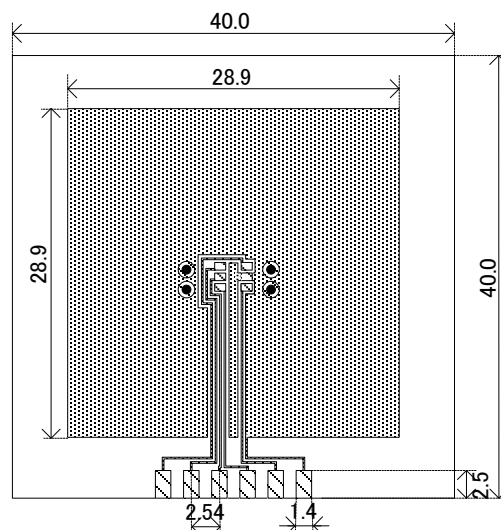
放熱板と周りの銅箔接続

(SOT26基板を共用)

基板材質: ガラスエポキシ (FR-4)

板厚: 1.6mm

スルーホール: ホール径 0.8mm 4個

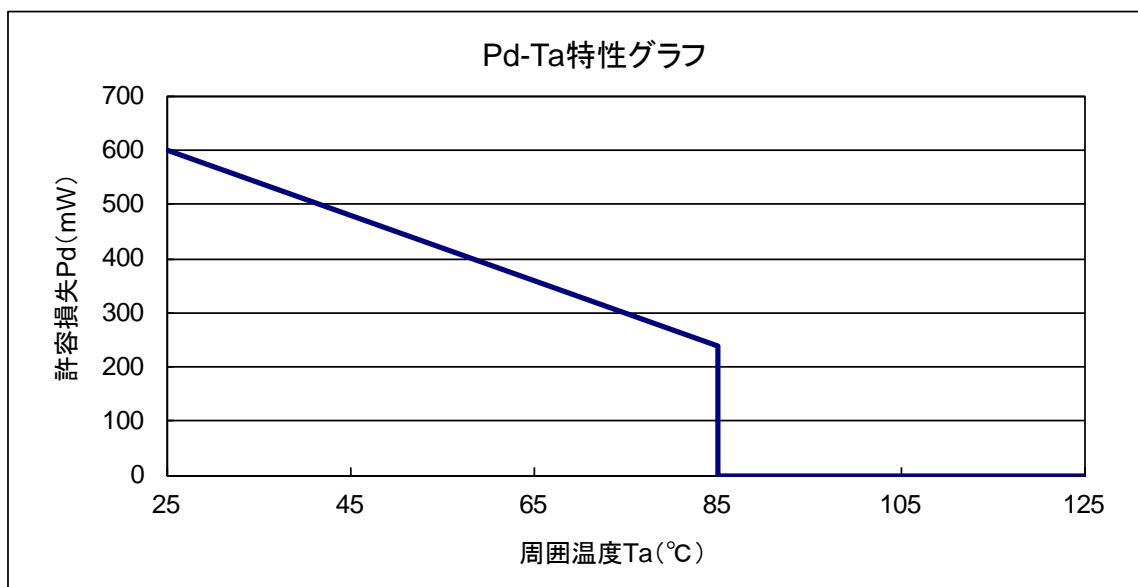


評価基板レイアウト(単位: mm)

2.許容損失-周囲温度特性

基板実装(Tjmax = 125°C)

周囲温度 (°C)	許容損失Pd(mW)	熱抵抗(°C/W)
25	600	166.67
85	240	



XA6118 シリーズ

●USP-4パッケージ許容損失 (40mm X 40mm 標準基板)

USP-4パッケージにおける許容損失特性例となります。

許容損失は実装条件等に影響を受け値が変化するため、下記実装条件にての参考データとなります。

1.測定条件(参考データ)

測定条件: 基板実装状態

雰囲気: 自然対流

実装: Pbフリーはんだ

実装基板: 基板40mm×40mm(片面1600mm²)に対して

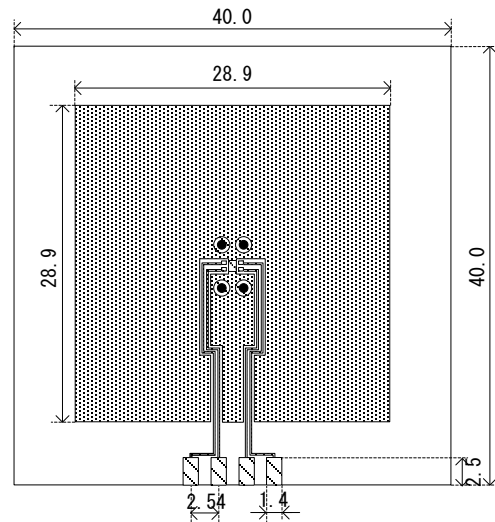
銅箔面積 表面 約50%-裏面 約50%

放熱板と周りの銅箔接続

基板材質: ガラスエポキシ (FR-4)

板厚: 1.6mm

スルーホール: ホール径 0.8mm 4個

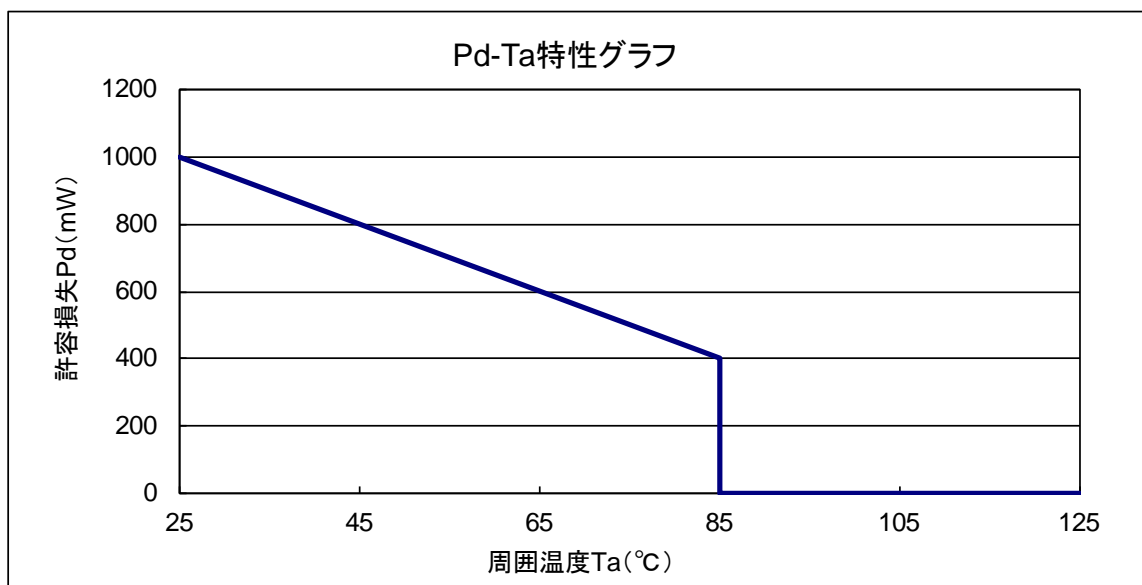


評価基板レイアウト(単位:mm)

2.許容損失-周囲温度特性

基板実装($T_{jmax} = 125^{\circ}\text{C}$)

周囲温度 ($^{\circ}\text{C}$)	許容損失Pd(mW)	熱抵抗($^{\circ}\text{C}/\text{W}$)
25	1000	100.00
85	400	

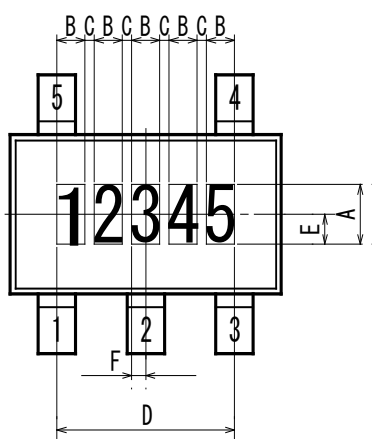


■ マーキング 1

■ SOT25 5桁マーキング

○マーキング文字は以下の仕様にて作製しております。

- ①.マーキング方式:
ガラスマスク方式
- ②.文書書体:
ヘルベチカ・メディウム・コンデンス部分修正
- ③.寸法、位置:
下記に示します。
- ④.モールド樹脂は、黒色を仕様し、表面状態は梨地とします。



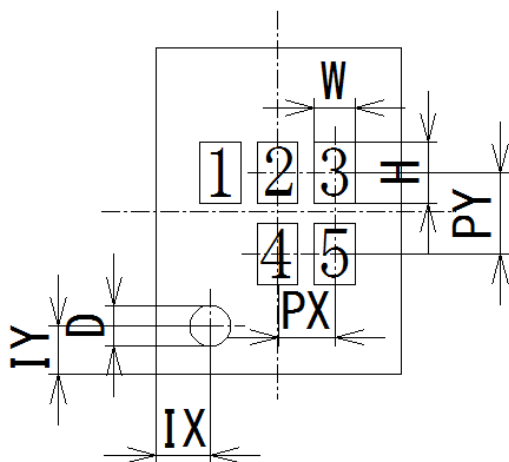
シンボル	寸法(mm)
A	0.60±0.1
B	0.30±0.1
C	0.10±0.1
D	1.90±0.2
E	(0.3)
F	(0.05)

※左記図内 1 2 3 4 5 はマーキングを表し各製品のマーク仕様内。①②③④⑤に対応する。

■ USP-4 5桁マーキング

○マーキング文字は以下の仕様にて作製しております。

- ①.マーキング方式:
一筆書き
- ②.文書書体:
Seibi_Torex 0p5 FONT-3
- ③.寸法、位置:
下記に示します。
- ④.モールド樹脂は、黒色を使用し、表面状態は鏡面とする。



シンボル	寸法(mm)
W	0.2±0.1
H	0.3±0.1
D	0.2±0.1
PX	0.28±0.1
PY	0.4±0.1
IX	0.3±0.15
IY	0.4±0.15

※左記図内 1 2 3 4 5 はマーキングを表し各製品のマーク仕様内。①②③④⑤に対応する。

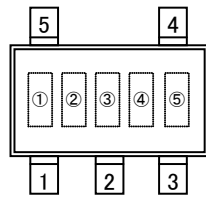
○外観見栄え

文字の発色、太さについては不問とする。

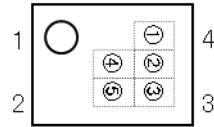
モールド表面へのフィラーの析出、金型のヘラーラインの転写、擦り傷は不問とする。

■ マーキング 2

● SOT-25 / USP-4



SOT-25
(TOP VIEW)



USP-4
(BOTTOM VIEW)

マーク① 出力形態と検出電圧の整数部を表す。

CMOS 出力 (XA6118C シリーズ)

シンボル	電圧(V)
L	0.X
M	1.X
N	2.X
P	3.X
R	4.X
S	5.X

Nch 出力 (XA6118N シリーズ)

シンボル	電圧(V)
T	0.X
U	1.X
V	2.X
X	3.X
Y	4.X
Z	5.X

マーク② 検出電圧の小数点 1 桁目を表す。

例:

シンボル	電圧(V)	品名表記例
3	X.3	XA6118**3***
0	X.0	XA6118**0***

マーク③ オプションを表す。

シンボル	オプション	品名表記例
A	遅延容量端子有&ヒステリシス 5% (TYP.) (標準)	XA6118***A**
B	遅延容量端子有&ヒステリシス 1%以下 (標準)	XA6118***B**
C	遅延容量端子無&ヒステリシス 5% (TYP.) (セミカスタム)	XA6118***C**
D	遅延容量端子無&ヒステリシス 1%以下 (セミカスタム)	XA6118***D**

マーク④,⑤ 製造ロットを表す。01~09、0A~0Z、11...9Z、A1~A9、AA...Z9、ZA~ZZ を繰り返す。
(但し、G, I, J, O, Q, W は除く。反転文字は使用しない。)

1. 本データシートに記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせ下さい。
2. 本データシートに記載された内容は、製品の代表的動作及び特性を説明するものでありそれらの使用に関連して発生した第三者の知的財産権の侵害などに関し当社は一切その責任を負いません。又その使用に際して当社及び第三者の知的財産権の実施許諾を行うものではありません。
3. 本データシートに記載された製品或いは内容の情報を海外へ持ち出される際には、「外国為替及び外国貿易法」その他適用がある輸出関連法令を遵守し、必要な手続きを行って下さい。
4. 本製品は、1)原子力制御機器、2)航空宇宙機器、3)医療機器、4)車両・その他輸送機器、5)各種安全装置及び燃焼制御装置等々のように、その機器が生命、身体、財産等へ重大な損害を及ぼす可能性があるような非常に高い信頼性を要求される用途に使用されることを意図しておりません。これらの用途への使用は当社の事前の書面による承諾なしに使用しないで下さい。
5. 当社は製品の品質及び信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障のために生じる人身事故、財産への損害を防ぐためにも設計上のフェールセーフ、冗長設計及び延焼対策にご留意をお願いします。
6. 本データシートに記載された製品には耐放射線設計はなされていません。
7. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承下さい。
8. 本データシートに記載された内容を当社の事前の書面による承諾なしに転載、複製することは、固くお断りします。

トレックス・セミコンダクター株式会社

■更新履歴

2009/08/19 JTR0219-001

新規作成(XC6118 シリーズの XC->XA に変更)

XC 品からの変更点

PKG は SPT-25 の為、USP-4 は削除。

電気的特性の図面と合わせる為、遅延時間“tDF” -> “TDF”と小文字から大文字に変更。

P.1 ■用途 アミューズメントに変更。

P.10 ■測定回路図 日本語表記から英語表記に変更。

P.18 ■マーキング 1 を追加。

P.19 ■マーキング 2 から USP-4 を削除。

2020/01/21 JTR0219-001

P1 ■特長 パッケージ USP-4 追加

P2 ■ブロック図 XA6118CxxC/D XA6118NxxC/N 追加

P3 ■製品分類 ■端子配列 USP-4 追加

P4 ■端子説明 XA6118CxxC/D XA6118NxxC/N USP-4 追加

■機能表 ■端子の論理条件 追加

P5 ■絶対最大定格 USP-4 追加

P18 ■外形寸法図 USP-4 追加

P19-20 ■許容損失 追加

P21 ■マーキング 1 USP-4 追加

P22 ■マーキング 2 USP-4 追加

P23 免責 修正