

XA6130 シリーズ

JTR02036-004

ウォッチドッグタイムアウト時間 コンデンサ外調タイプ 電圧検出器

2020/06/12

■ 概要

XA6130 シリーズは、ウォッチドッグ機能付き電圧検出器です。外付けコンデンサ 1 つでウォッチドッグタイムアウト時間、解除遅延時間を任意の値に設定できます。マイクロプロセッサの監視に用いられ、電源電圧が検出電圧に達した時、あるいはウォッチドッグタイムアウト時間内にウォッチドッグ端子に L→H のパルスが入力されない場合、RESETB 端子から L レベルの信号を出力します。

XA6130 シリーズにはマニュアルリセット機能がついており、マニュアルリセット端子を任意のタイミングで Low レベルにした時、RESETB 端子から L レベルの信号を出力します。

MRB 端子は内部で V_{IN} にプルアップされていますので使用しない場合はオープンで使用できます。

■ 用途

- アミューズメント

■ 特長

動作温度範囲	: $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$
動作電圧範囲	: 1.5V ~ 6.0V
検出電圧範囲	: 1.6V ~ 5.0V $\pm 1.0\%$
ヒステリシス幅	: $V_{DFL} \times 5\%$
検出電圧温度特性	: $\pm 50\text{ppm}/^{\circ}\text{C}$
出力形態	: Nch オープンドレイン出力
低消費電流	: 8.1 μA 検出時 9.8 μA 解除時

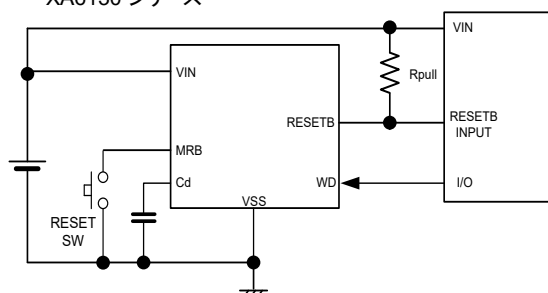
機能 : 強制リセット

WD タイムアウト時間 : 100ms ($C_d = 0.1 \mu\text{F}$)
 解除遅延時間 : 100ms ($C_d = 0.1 \mu\text{F}$) (電源投入時)
 10ms ($C_d = 0.1 \mu\text{F}$) (WD タイムアウト後)

パッケージ : SOT-26
 環境への配慮 : EU RoHS 指令対応、鉛フリー

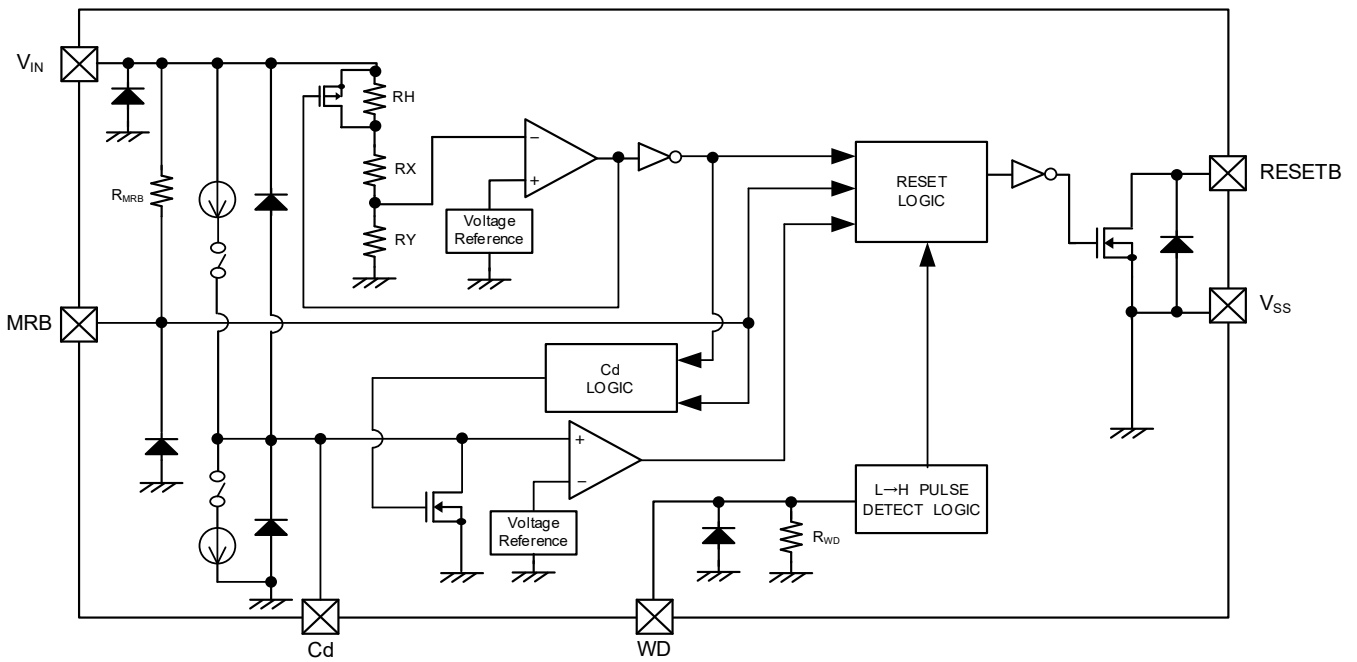
■ 代表標準回路

XA6130 シリーズ



■ブロック図

●XA6130 シリーズ A タイプ



* 図のダイオードは、静電保護用のダイオードと寄生ダイオードです。

■製品分類

●品番ルール

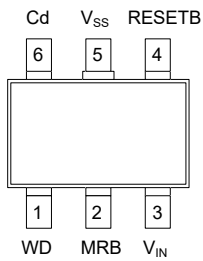
XA6130①②③④⑤⑥-⑦

DESIGNATOR	ITEM	SYMBOL	DESCRIPTION
①	TYPE	A	MRB pin With pull-up resistor
②③	Detect Voltage	16~50	e.g. 1.6V → ②=1, ③=6
④	Detect Accuracy	1	±1.0%
⑤⑥-⑦ ^(*)	Package (Order Unit)	MR-G	SOT-26 ^(**) (3000pcs/Reel)

^(*) “-G”は、ハロゲン&アンチモンフリーかつ EU RoHS 対応製品です。

^(**) SOT-26 リールは防湿梱包状態で出荷されます。

■端子配列



SOT-26
(TOP VIEW)

XA6130 シリーズ

■端子説明

XA6130 シリーズ

PIN NUMBER	PIN NAME	FUNCTIONS
SOT-26		
1	WD	Watchdog Input
2	MRB	Manual Reset Input
3	V _{IN}	Power Input
4	RESETB	Reset Output
5	V _{SS}	Ground
6	Cd	Adjustable Pin for Release Delay Time/Watchdog Timeout

■機能表

1)XA6130 シリーズ

V_{IN}^{*2}	V_{MRB}^{*3}	V_{WD}^{*4}	V_{RESETB}^{*5}
H	H	H	検出/解除を繰り返す(H→L→H・・・)
		L	
		OPEN	
		L⇔H	H
H	L	*1	L
L	L		
H	L		

*1: WD の全ての論理を含む ($V_{WD}=H, L, OPEN, H\rightarrow L, L\rightarrow H$)

*2: $V_{IN}=H$ は解除電圧以上を表す。

$V_{IN}=L$ は検出電圧以下を表す。

*3: $V_{MRB}=H$ は MRB High Level Voltage を表す。

$V_{MRB}=L$ は MRB Low Level Voltage を表す。

XA6130 シリーズは MRB 端子が内部でプルアップされていますので、MR 機能を使用しない場合は MRB=OPEN でも使用できます。

*4: $V_{WD}=H$ は WD High Level Voltage を表す。

$V_{WD}=L$ は WD Low Level Voltage を表す。

*5: $V_{RESETB}=H$ は解除状態を表す。

$V_{RESETB}=L$ は検出状態を表す。

■ 絶対最大定格

XA6130 シリーズ

Ta=25°C

PARAMETER	SYMBOL	RATINGS	UNITS
Input Voltage	V _{IN}	-0.3~+7.0	V
WD Input Voltage	V _{WD}	-0.3~+7.0	V
MRB Input Voltage	V _{M RB}	-0.3~+7.0	V
Cd Pin Voltage	V _{Cd}	-0.3~+V _{IN} +0.3 or +7.0 ^(*)	V
Output Voltage	V _{RESETB}	-0.3~+7.0	V
Cd Pin Current	I _{Cd}	10	mA
Output Current	I _{OUT}	30	mA
Power Dissipation	SOT-26 Pd	250	mW
Operating Ambient Temperature	T _{opr}	-40~+125	°C
Storage Temperature	T _{stg}	-55~+125	°C

各電圧定格は V_{SS} を基準とする。(*) 最大値は V_{IN}+0.3 と +7.0 いずれか低い方になります。

■電気的特性

XA6130 シリーズ

PARAMETER	SYMBOL	CONDITIONS	Ta=25°C			-40°C ≤ Ta ≤ 125°C ⁽⁹⁾			UNITS	CIRCUIT	
			MIN.	TYP.	MAX.	MIN.	TYP.	MAX.			
Operating Voltage	V _{IN}		1.5	-	6.0	1.5	-	6.0	V	①	
Detect Voltage	V _{DFL}	V _{DF(T)} ⁽¹⁾ =1.6~5.0V	V _{DF(T)} ×0.99	V _{DF(T)}	V _{DF(T)} ×1.01	V _{DF(T)} ×0.975	V _{DF(T)}	V _{DF(T)} ×1.025	V		
Temperature Characteristics	$\frac{\Delta V_{DFL}}{(\Delta T_{opr} \cdot V_{DFL})}$	-40°C ≤ Topr ≤ 125°C	-	±50	-	-	±50	-	ppm/°C		
Hysteresis Width	V _{HYS}		V _{DFL} ×0.04	V _{DFL} ×0.05	V _{DFL} ×0.06	V _{DFL} ×0.03	V _{DFL} ×0.05	V _{DFL} ×0.07	V		
Supply Current	I _{SS}	V _{IN} =V _{DF(T)} × 0.9V	-	8.1	12.1	-	8.1	14.0	μA	②	
		V _{IN} =V _{DF(T)} × 1.1V	-	9.8	12.6	-	9.8	13.6			
Output Current	I _{RBOU} T	N-ch. V _{RESE} TB=0.3V	V _{IN} =1.5V	2.6	3.5	-	1.4	3.5	-	mA	③
			V _{IN} =2.0V ⁽²⁾	4.9	6.0	-	3.0	6.0	-		
			V _{IN} =3.0V ⁽³⁾	9.2	10.3	-	5.8	10.3	-		
			V _{IN} =4.0V ⁽⁴⁾	12.3	13.8	-	7.7	13.8	-		
Leak Current	I _{Leak}	V _{IN} =6.0V, V _{RESE} TB=6.0V	-	0.01	0.1	-	0.01	1	μA	④	
Cd Pin Sink Current	I _{cd}	V _{IN} =1.5V, V _{Cd} =0.7V	530	770	-	295	770	-			
Release Delay Time1 ⁽⁵⁾	t _{DR1}	V _{IN} =1.5V → V _{DF(T)} × 1.1V, Cd=0.01 μF	8.5	10.0	11.5	7	10.0	12	ms	⑤	
Release Delay Time2 ⁽⁶⁾	t _{DR2}	V _{IN} =V _{DF(T)} × 1.1V, Cd=0.01 μF	0.85	1.0	1.15	0.7	1.0	1.2			
Watchdog Timeout Period ⁽⁷⁾	t _{WD}	V _{IN} =V _{DF(T)} × 1.1V, Cd=0.01 μF, WD=V _{SS}	8.5	10.0	11.5	7	10.0	12			
Detect Delay Time ⁽⁸⁾	t _{DF}	V _{IN} =V _{DF(T)} × 1.1V → 1.5V, Cd=0.01 μF	-	10.0	50	-	10.0	100	μs		
Watchdog Minimum Pulse Width	t _{WDIN}	V _{IN} =6.0V, Cd=0.01 μF, Apply pulse from 6.0V to 0V to the WD pin.	100	-	-	100	-	-	ns	⑥	
Watchdog High Level Voltage	V _{WDH}	V _{DF(T)} × 1.1V ≤ V _{IN} ≤ 6.0V, Cd=0.01 μF	V _{IN} × 0.7	-	6	V _{IN} × 0.7	-	6	V		
Watchdog Low Level Voltage	V _{WDL}	V _{DF(T)} × 1.1V ≤ V _{IN} ≤ 6.0V, Cd=0.01 μF	0	-	V _{IN} × 0.3	0	-	V _{IN} × 0.3	V		
Watchdog Pull-down Resistance	R _{WD}	V _{WD} =6.0V, R _{WD} =V _{WD} /I _{WD}	280	550	1100	220	550	1350	kΩ	⑦	
MRB High Level Voltage	V _{MRH}	V _{DF(T)} × 1.1V ≤ V _{IN} ≤ 6.0V	1.3	-	V _{IN}	1.3	-	V _{IN}	V	⑧	
MRB Low Level Voltage	V _{MRL}		0	-	0.45	0	-	0.45	V		
MRB Pull-up Resistance	R _{MR}	V _{IN} =6.0V, V _{MRB} =0V, R _{MR} =V _{IN} /I _{MRB}	300	800	1200	230	800	1420	kΩ	⑨	
MRB Minimum Pulse Width	t _{MRIN}	V _{IN} =6.0V, Apply pulse from 6.0V to 0V to the MRB pin.	1.0	-	-	1.0	-	-	μs	⑩	

測定条件に WD 端子、MRB 端子の規定がない場合、オープンとする。

(1)V_{DF(T)}:設定検出電圧値

(2)V_{DF(T)} > 2.0V の製品のみ。

(3)V_{DF(T)} > 3.0V の製品のみ。

(4)V_{DF(T)} > 4.0V の製品のみ。

(5)V_{IN} が解除電圧に達し、リセット出力端子(RESETB)が解除状態になるまでの時間。解除電圧(V_{DR})=検出電圧(V_{DFL})+ヒステリシス幅(V_{HYS})

(6)WD=V_{SS} の条件でウォッチドッグタイムアウトにより、リセット出力端子が検出状態から解除状態になるまでの時間。

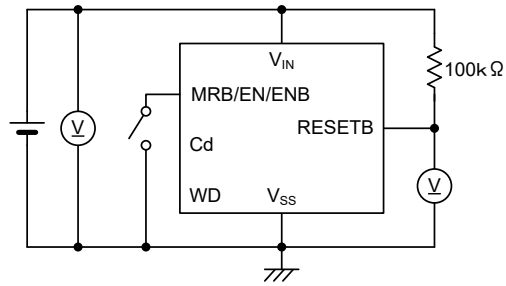
(7)WD=V_{SS} の条件でリセット出力端子が解除状態から検出状態になるまでの時間。

(8)ウォッチドッグタイムアウト時間中に V_{IN} を変化し、V_{IN} が検出電圧に達してからリセット出力端子が検出状態になるまでの時間。

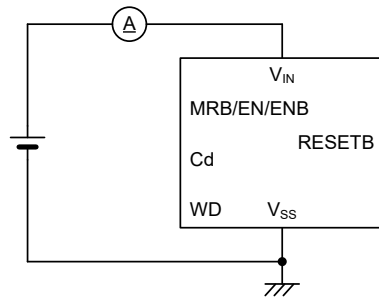
(9)-40°C ≤ Ta ≤ 125°C の規格値は設計値となります。

■ 測定回路図

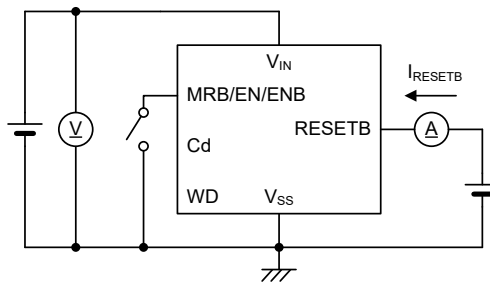
CIRCUIT①



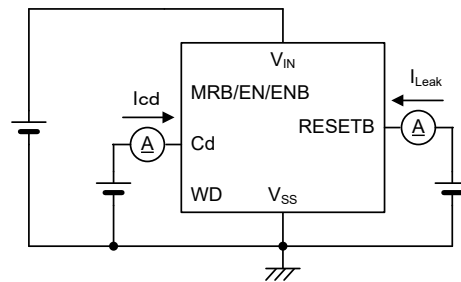
CIRCUIT②



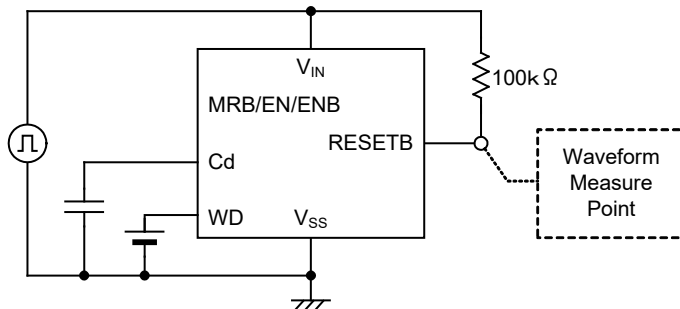
CIRCUIT③



CIRCUIT④

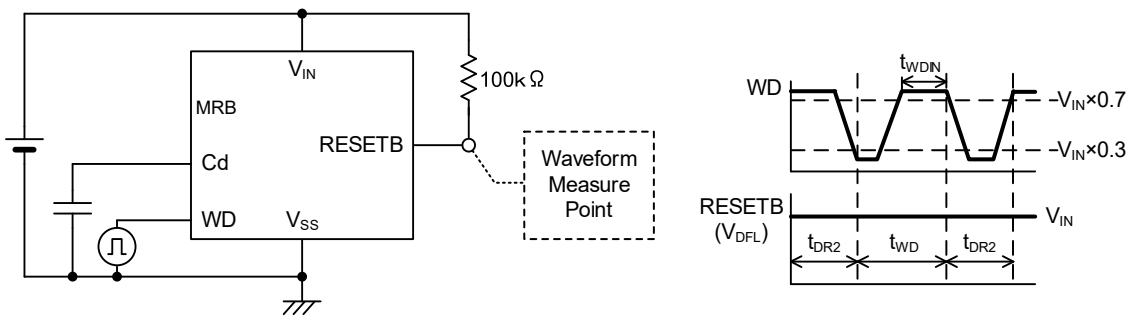


CIRCUIT⑤

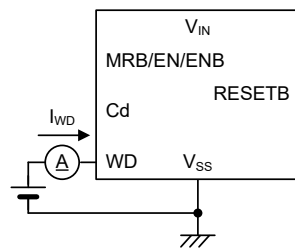


■ 測定回路図

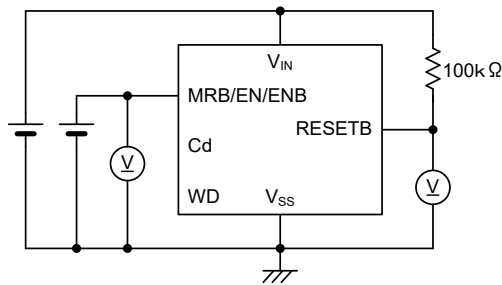
CIRCUIT⑥



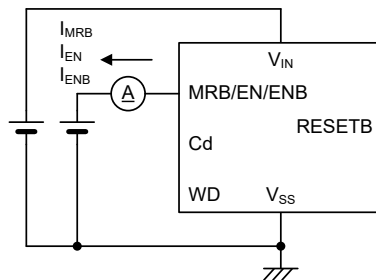
CIRCUIT⑦



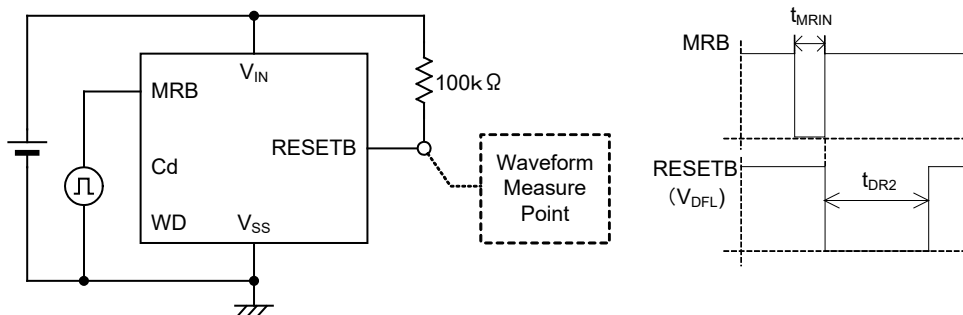
CIRCUIT⑧



CIRCUIT⑨

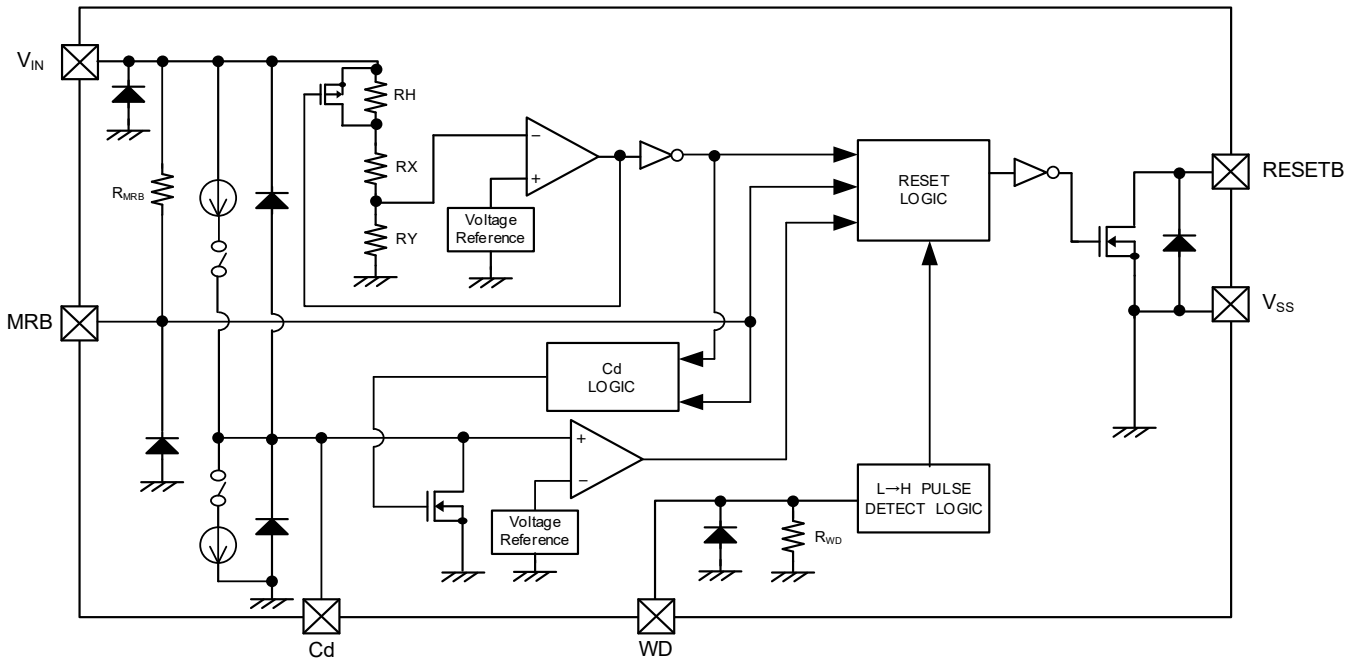


CIRCUIT⑩



■動作説明

XA6130 シリーズは、 V_{IN} 端子に接続された RX,RY,RH によって分割された電圧と内部基準電源の電圧をコンパレータで比較し、その出力信号でウォッチドッグロジック、出力ドライバーを駆動します。 V_{IN} 端子電圧を徐々に下げていき V_{IN} 端子電圧が検出電圧に達すると、リセット出力端子に H→L レベル信号を出力します(V_{DFL} タイプ)。



XA6130 シリーズ ブロック図

<リセット出力端子の出力信号>

V_{IN} 端子電圧が検出電圧以下の場合、リセット出力端子は H→L レベル信号を出力します。

V_{IN} 端子電圧が解除電圧に達してからも、解除遅延時間 $1(t_{DR1})$ の間はリセット出力端子は L レベルを維持します。またウォッチドッグタイムアウト時間内に WD 端子へ立上り信号が入力されない場合、解除遅延時間 $2(t_{DR2})$ の間リセット出力端子は L レベルを維持し、その後 H レベル信号を出力します。

<ヒステリシス>

内部コンパレータが L レベル信号を出力した場合、RH に並列接続されている PMOS トランジスタが ON し、ヒステリシス回路が動作します。ヒステリシスの電圧幅は検出電圧と解除電圧の差より求まります。

ヒステリシス幅は、 $V_{DFL} \times 0.05V$ (TYP.) となります。

<WD 端子>

マイクロプロセッサの異常動作や暴走を検出するためにウォッチドッグタイマーを内蔵しています。ウォッチドッグタイムアウト時間内にマイクロプロセッサからの立上り信号が入力されない場合、解除遅延時間 $2(t_{DR2})$ の間リセット出力端子は検出状態を維持し、その後リセット出力端子に L→H レベル信号を出力します。

また、ウォッチドッグ端子は内部で V_{SS} にプルダウンされており、ウォッチドッグ端子が OPEN の場合、ウォッチドッグタイムアウト時間後にリセット信号を出力します。

ウォッチドッグタイムアウト時間(t_{WD})は、以下の式で設定可能です。

$$t_{WD} = Cd \times 10^6$$

例: Cd を $0.1 \mu F$ とした場合、 $t_{WD} = 0.1 \times 10^{-6} \times 10^6 = 100ms$ (TYP.) となります。

■動作説明

<解除遅延時間 1>

電源投入時、V_{IN} 端子が解除状態になるまでの検出状態の時間が解除遅延時間 1(t_{DR1})です。

解除遅延時間(t_{DR1})は、以下の式で設定可能です。

$$t_{DR1} = Cd \times 10^6$$

例: Cd を 0.1 μF とした場合、t_{DR1} = 0.1 × 10⁻⁶ × 10⁶ = 100ms (TYP.)となります。

<解除遅延時間 2>

ウォッチドッグタイムアウト時間内に WD 端子へ立上り信号が入力されない場合にウォッチドッグ内部のタイマーがリスタートされるまでの検出状態の時間が解除遅延時間 2(t_{DR2})です。

解除遅延時間 2(t_{DR2})は、以下の式で設定可能です。

$$t_{DR2} = Cd \times 10^5$$

例: Cd を 0.1 μF とした場合、t_{DR2} = 0.1 × 10⁻⁶ × 10⁵ = 10ms (TYP.)となります。

<検出遅延時間>

V_{IN} 端子電圧が、検出電圧まで低下しリセット出力端子が検出状態になるまでの時間が、検出遅延時間(t_{DF})です。

<MRB 端子> *XA6130 シリーズ

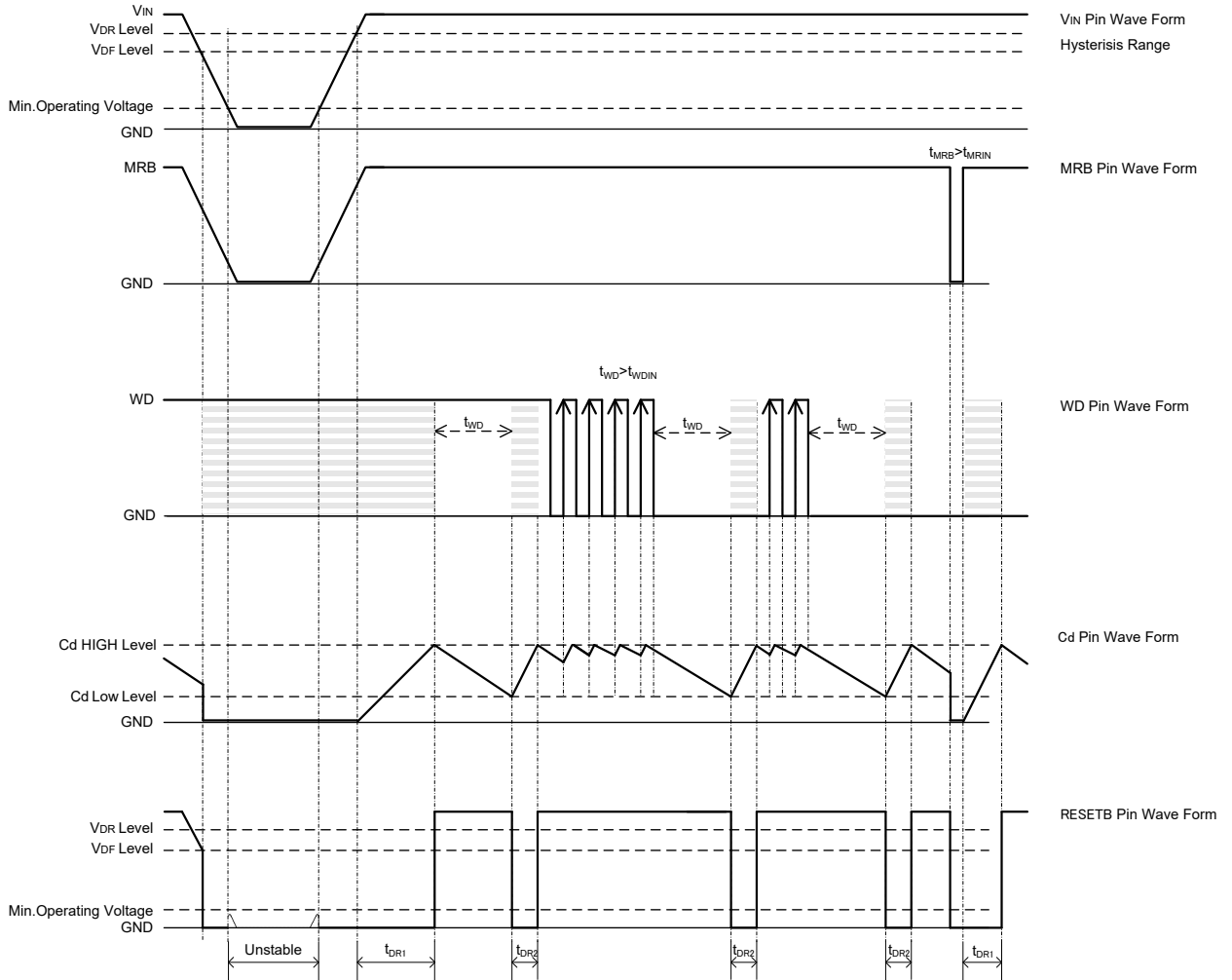
MRB 端子電圧の入力で強制的にリセット出力端子の信号を検出状態にすることができます。

MRB 端子電圧の入力が H→L レベル信号に達した場合、リセット出力端子に H→L レベル信号を出力します。MRB 端子電圧が L→H レベルに達してからも、解除遅延時間 1(t_{DR1})の間、リセット出力端子は検出状態を維持します。

■動作説明

<タイミングチャート 1>

XA6130 シリーズ



■使用上の注意

1. 本 IC のご使用の際には絶対最大定格内でご使用下さい。一時的、過渡的な電圧降下および電圧上昇等の現象について、絶対最大定格値を超えて使用した場合、劣化または破壊する可能性があります。
2. 電源と V_{IN} 端子との間に抵抗を付加した場合、IC 動作時の貫通電流によって V_{IN} 端子の電圧が降下し誤動作の原因となる可能性がありますのでご注意下さい。
3. 最低動作電圧未滿から入力電圧を急峻に立ち上げる場合、解除遅延時間が短くなる場合があります。
4. 電源ノイズはウォッチドッグ動作や電圧検出器の誤動作の原因となることがありますので、 V_{IN} 、GND ラインは十分に強化して下さい。また V_{IN} -GND 間にコンデンサを挿入することをお勧めします。
5. MRB 端子に信号を入力する際は、H レベル電圧、又は L レベル電圧を印加して下さい。
6. ウォッチドッグ機能が安定して動作する為に Cd 端子容量を必ず付けてご使用下さい。また解除遅延時間及びウォッチドッグタイムアウト時間は、使用する Cd 端子容量の精度、温度特性の影響を受けます。
7. 電源が瞬断されてから復帰する際に Cd 端子容量をグラウンドレベルまでディスチャージ出来てない場合、解除遅延が著しく短くなる事がありますのでご注意ください。
8. 出力端子に接続するプルアップ抵抗により検出時と解除時の RESETB 電圧が決まります。以下の事柄を参照して抵抗値を選択して下さい。

$$\text{検出時: } V_{\text{RESETB}} = (V_{\text{pull-Up}}) / (1 + R_{\text{pull}} / R_{\text{ON}})$$

$V_{\text{pull-Up}}$: プルアップ先の電圧

$R_{\text{ON}}^{(*)}$: 出力ドライバの ON 抵抗 (電氣的特性より、 $V_{\text{RESETB}} / I_{\text{RBOU}}$ から算出)^(*)

計算例)

$V_{\text{IN}} = 2.0\text{V}$ 時⁽²⁾ $R_{\text{ON}} = 0.3 / 4.9 \times 10^{-3} \approx 61.2\Omega$ (MAX.) となり、 $V_{\text{pull-Up}}$ が 3.0V で検出時の V_{RESETB} 電圧を 0.1V 以下にしたい場合、 $R_{\text{pull}} = (V_{\text{pull-Up}} / V_{\text{RESETB}} - 1) \times R_{\text{ON}} = (3 / 0.1 - 1) \times 61.2 \approx 1.8\text{k}\Omega$ になるため上記の条件で検出時の出力電圧を 0.1V 以下にするためにはプルアップ抵抗を 1.8kΩ 以上にする必要があります。

^(*) V_{IN} が小さいほど R_{ON} は大きくなりますのでご注意ください。

⁽²⁾ V_{IN} の選択はご使用になる入力電圧の範囲で最低の値で計算してください。

⁽³⁾ 電氣的特性で規定される I_{RBOU} は $T_a = 25^\circ\text{C}$ での値となります。 I_{RBOU} は周囲温度により変化します。

周囲温度を考慮する場合のプルアップ抵抗値については、 I_{RBOU} を $-40^\circ\text{C} \leq T_a \leq 125^\circ\text{C}$ での最低の値で計算してください。

$$\text{解除時: } V_{\text{RESETB}} = (V_{\text{pull-Up}}) / (1 + R_{\text{pull}} / R_{\text{OFF}})$$

$V_{\text{pull-Up}}$: プルアップ先の電圧

R_{OFF} : 出力ドライバの OFF 時抵抗値 60MΩ (MIN.) (電氣的特性より、 $V_{\text{RESETB}} / I_{\text{LEAK}}$ から算出)

計算例)

$V_{\text{pull-Up}}$ が 6.0V で V_{RESETB} を 5.99V 以上にしたい場合

$R_{\text{pull}} = (V_{\text{pull-Up}} / V_{\text{RESETB}} - 1) \times R_{\text{OFF}} = (6 / 5.99 - 1) \times 60 \times 10^6 \approx 100\text{k}\Omega$ になるため

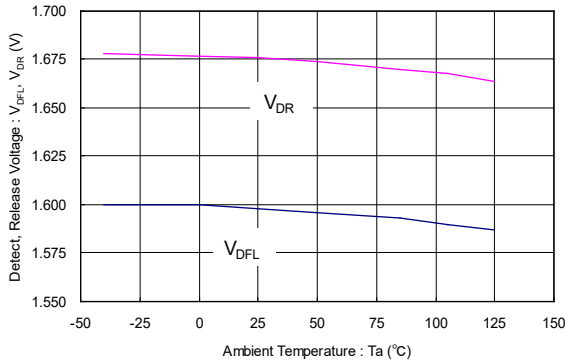
上記の条件で解除時の出力電圧を 5.99V 以上にするためにはプルアップ抵抗を 100kΩ 以下にする必要があります。

9. 当社では製品の改善、信頼性の向上に努めております。しかしながら、万が一のためにフェールセーフとなる設計および エージング処理など、装置やシステム上で十分な安全設計をお願いします。

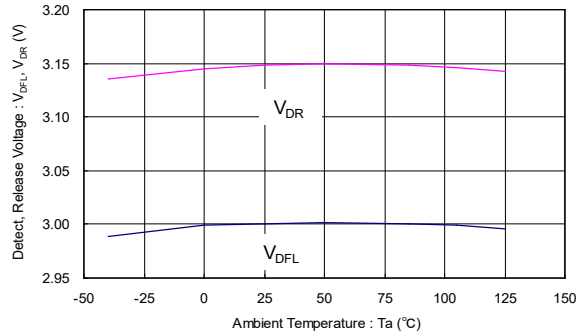
■ 特性例

(1) Detect, Release Voltage vs. Ambient Temperature

XA6130($V_{DF(T)}=1.6V$)

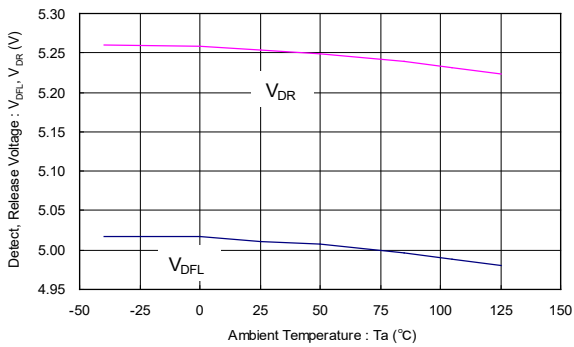


XA6130($V_{DF(T)}=3.0V$)

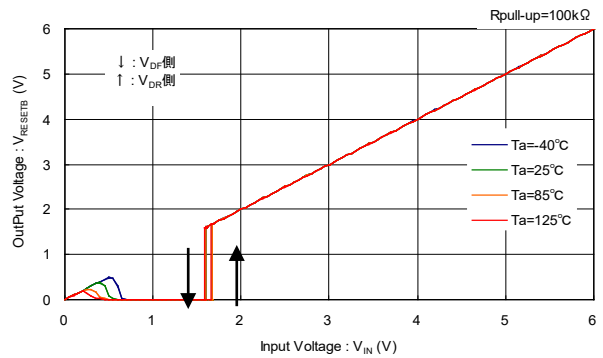


(2) Detect, Release Voltage vs. Input Voltage

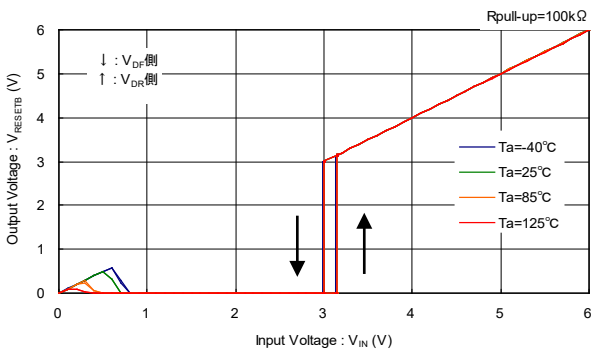
XA6130($V_{DF(T)}=5.0V$)



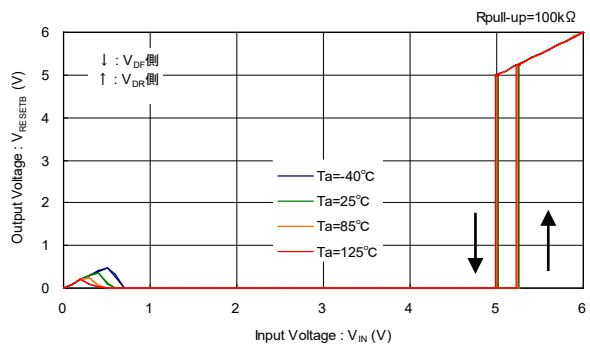
XA6130($V_{DF(T)}=1.6V$)



XA6130($V_{DF(T)}=3.0V$)



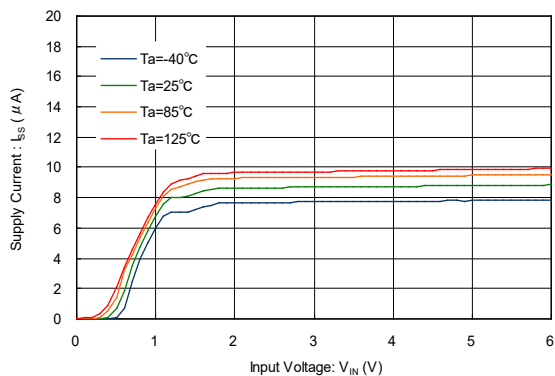
XA6130($V_{DF(T)}=5.0V$)



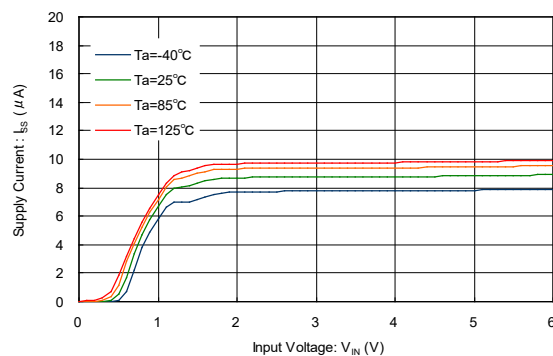
■ 特性例

(3) Supply Current vs. Input Voltage

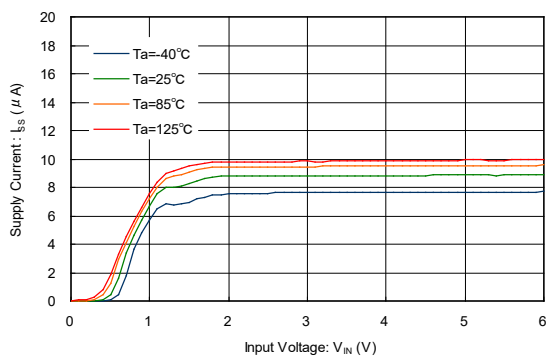
XA6130($V_{DF(T)}=1.6V$)



XA6130($V_{DF(T)}=3.0V$)

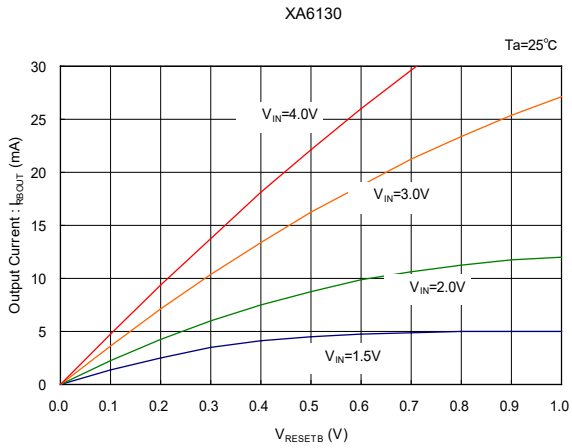


XA6130($V_{DF(T)}=5.0V$)

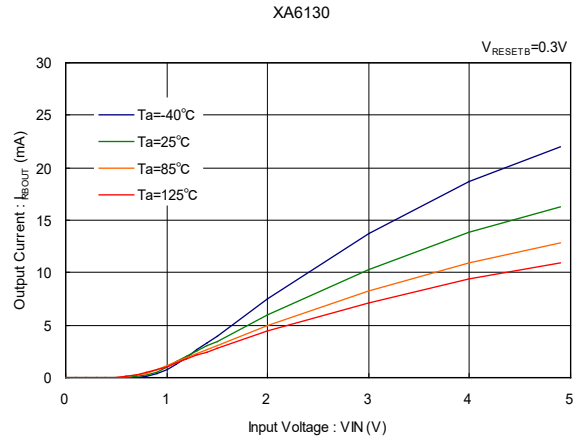


■ 特性例

(4) Output Current vs. V_{RESETB}

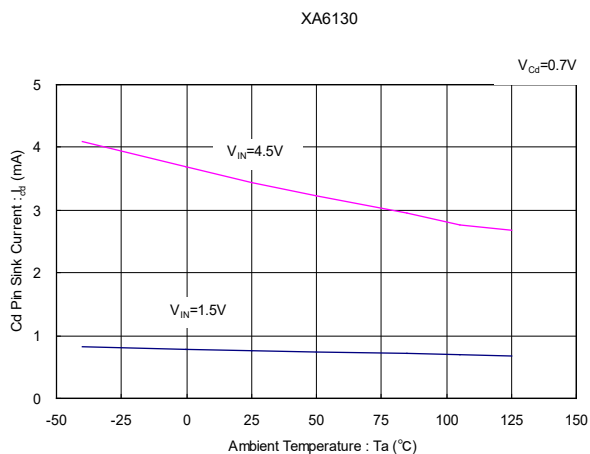


(5) Output Current vs. Input Voltage

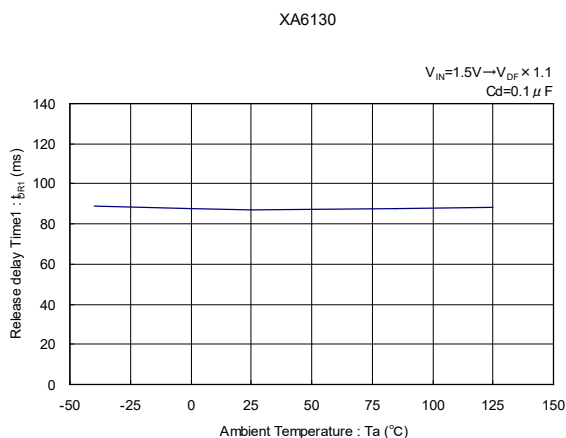
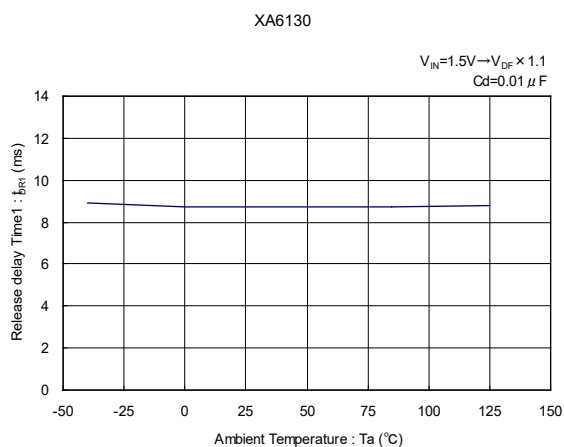


■ 特性例

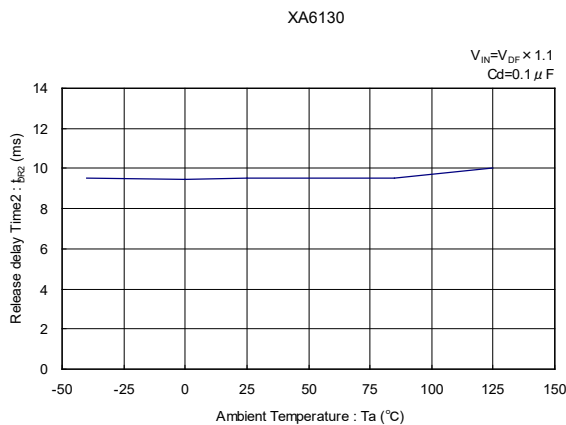
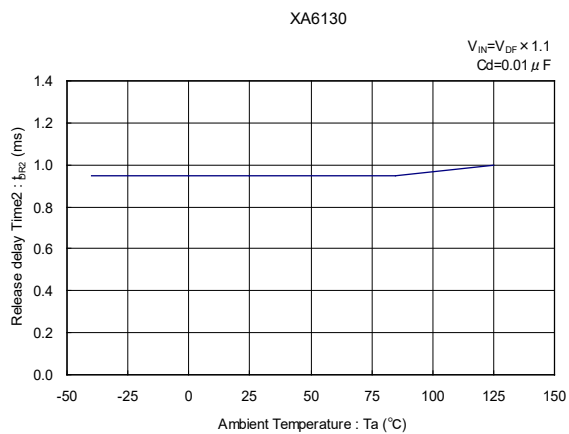
(6) Cd Sink Current vs. Ambient Temperature



(7) Release Delay Time1 vs. Ambient Temperature

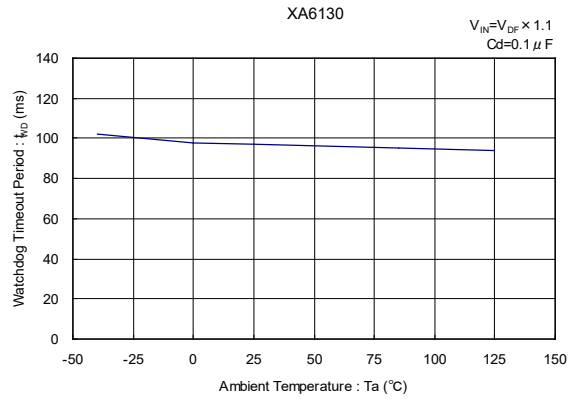
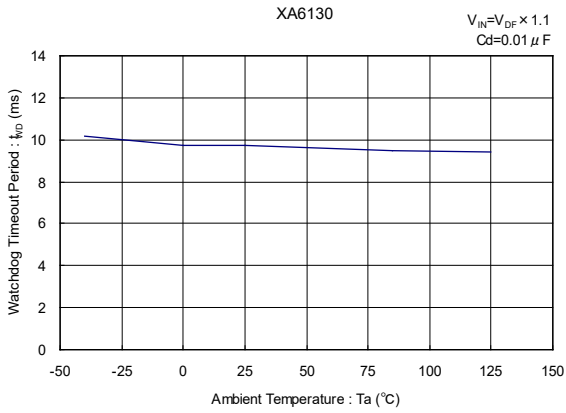


(8) Release Delay Time2 vs. Ambient Temperature

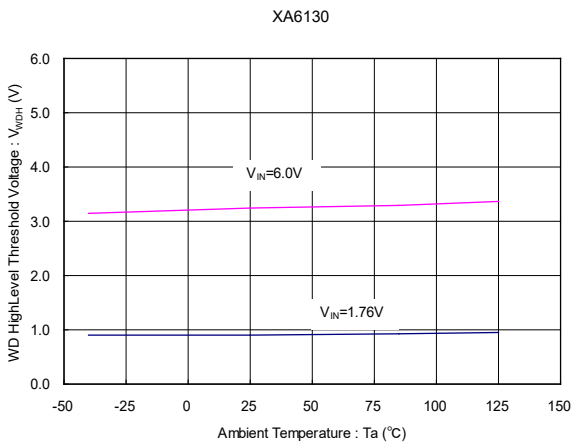


■ 特性例

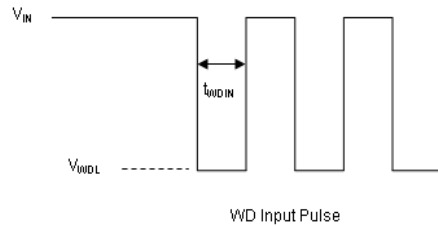
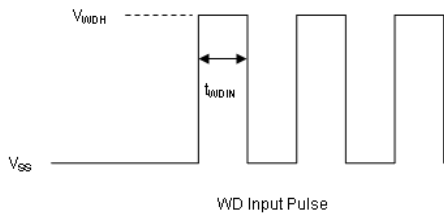
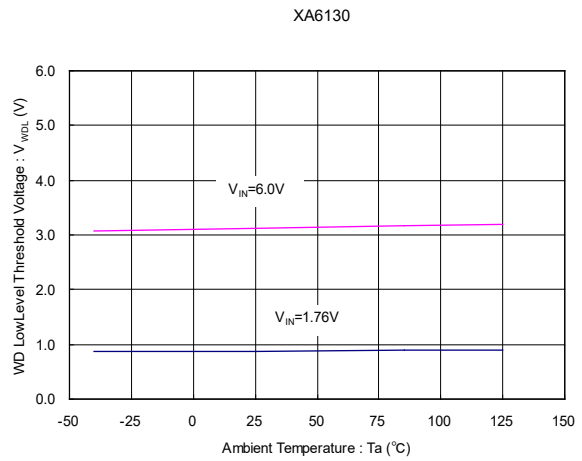
(9) Watchdog Timeout Period vs. Ambient Temperature



(10) WD High Level Threshold Voltage vs. Ambient Temperature

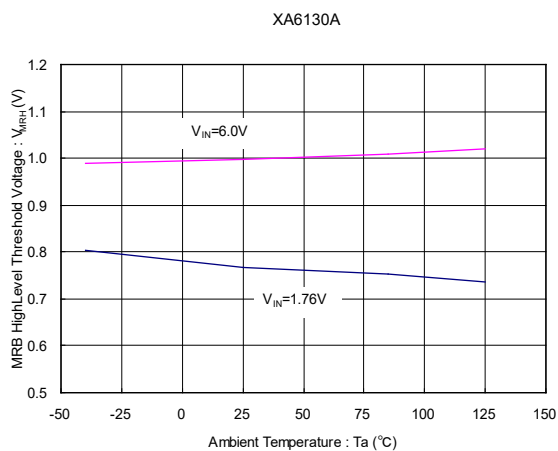


(11) WD Low Level Threshold Voltage vs. Ambient Temperature

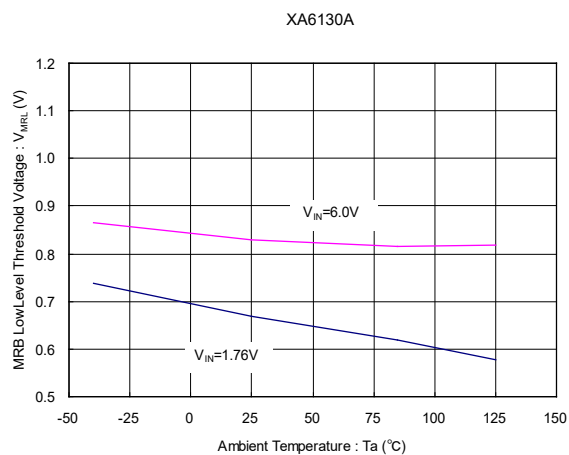


■ 特性例

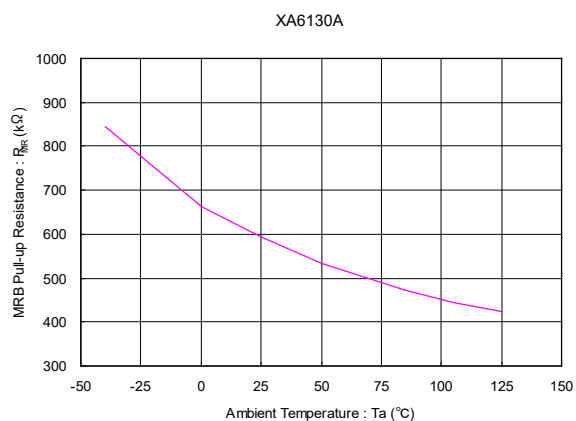
(12) MRB High Level Threshold Voltage vs. Ambient Temperature



(13) MRB Low Level Threshold Voltage vs. Ambient Temperature

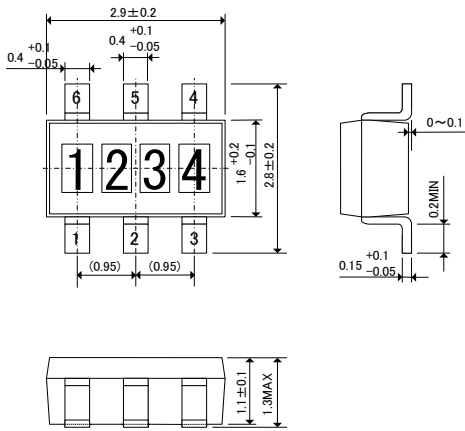


(13) MRB Pull-up Resistance vs. Ambient Temperature

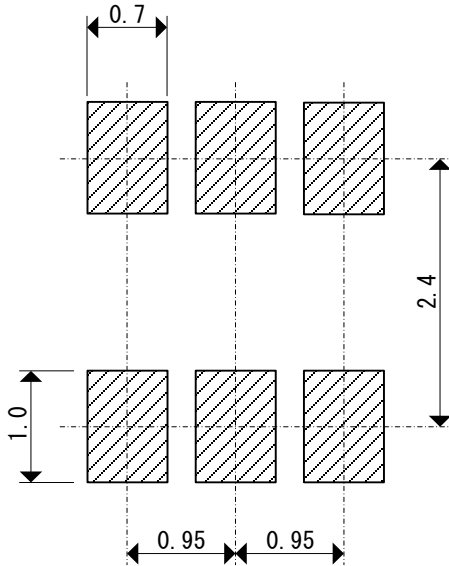


■外形寸法図

●SOT-26 パッケージ寸法 (unit:mm)



●SOT-26 参考パターンレイアウト (unit: mm)



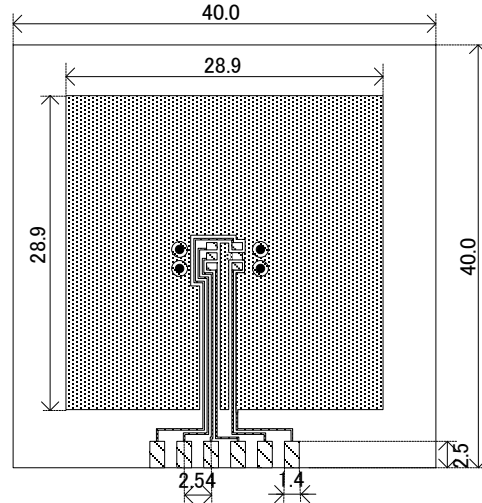
●SOT-26 パッケージ許容損失(Topmax+125°C)

SOT-26 パッケージにおける許容損失特性例となります。

許容損失は実装条件等に影響を受け値が変化するため、下記実装条件にての参考データとなります。

1.測定条件 (参考データ)

- 定条件: 基板実装状態
- 雰囲気: 自然対流
- 実装: Pb フリーはんだ
- 実装基板: 基板 40mm×40mm(片面 1600mm²)に対して
銅箔面積 表面 約 50%-裏面 約 50%
放熱板と周りの銅箔接続
(SOT26 基板を共用)
- 基板材質: ガラスエポキシ(FR-4)
- 板厚: 1.6mm
- スルーホール: ホール径 0.8mm 4 個

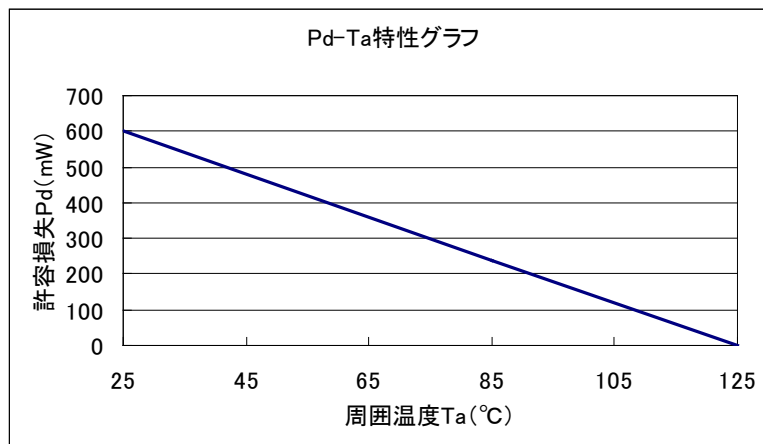


評価基板レイアウト(単位:mm)

2.許容損失-周囲温度特性

基板実装 (Tjmax=125°C)

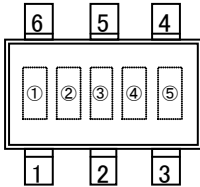
周囲温度 (°C)	許容損失 Pd (mW)	熱抵抗 (°C/W)
25	600	166.67
85	240	



■マーキング

●XA6130 シリーズ

SOT-26



マーク① 製品シリーズを表す。(製品シリーズはマーク①と②の組み合わせで判断する。)

シンボル	品名表記例
4	XA6130*****-G

マーク②

製品タイプ及び検出電圧範囲を表す。

シンボル	電圧範囲 (V)	製品タイプ	品名表記例
1	1.6~2.0	A	XA6130A*****-G
2	2.1~3.0		
3	3.1~4.0		
4	4.1~5.0		

マーク③

検出電圧の小数点 1 桁目を表す。

シンボル	電圧範囲 (V)	シンボル	電圧範囲 (V)
1	x.1	6	x.6
2	x.2	7	x.7
3	x.3	8	x.8
4	x.4	9	x.9
5	x.5	0	x.0

マーク④⑤

製造ロットを表す。01~09、0A~0Z、11~9Z、A1~A9、AA~AZ、B1~ZZ を繰り返す。
(但し、G、I、J、O、Q、W は除く。反転文字は使用しない。)

1. 本データシートに記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせ下さい。
2. 本データシートに記載された内容は、製品の代表的動作及び特性を説明するものでありそれらの使用に関連して発生した第三者の知的財産権の侵害などに関し当社は一切その責任を負いません。又その使用に際して当社及び第三者の知的財産権の実施許諾を行うものではありません。
3. 本データシートに記載された製品或いは内容の情報を海外へ持ち出される際には、「外国為替及び外国貿易法」その他適用がある輸出関連法令を遵守し、必要な手続きを行って下さい。
4. 本製品は、1)原子力制御機器、2)航空宇宙機器、3)医療機器、4)車両・その他輸送機器、5)各種安全装置及び燃焼制御装置等々のように、その機器が生命、身体、財産等へ重大な損害を及ぼす可能性があるような非常に高い信頼性を要求される用途に使用されることを意図しておりません。これらの用途への使用は当社の事前の書面による承諾なしに使用しないで下さい。
5. 当社は製品の品質及び信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障のために生じる人身事故、財産への損害を防ぐためにも設計上のフェールセーフ、冗長設計及び延焼対策にご留意をお願いします。
6. 本データシートに記載された製品には耐放射線設計はなされておりません。
7. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承下さい。
8. 本データシートに記載された内容を当社の事前の書面による承諾なしに転載、複製することは、固くお断りします。

トレックス・セミコンダクター株式会社

●変更履歴

日付	管理番号	変更ページ	変更内容
2015/3/26	JTR02036-001		新規制定
2015/7/16	JTR02036-002	P.8,9,10	■電気的特性 以下3項目の CONDITIONS 欄に Cd=0.01uF を追記 ・ Watchdog Minimum Pulse Width ・ Watchdog High Level Voltage ・ Watchdog Low Level Voltage
		P.12	■測定回路図 CIRCUIT⑥ 回路図修正
2016/4/26	JTR02036-003	P.2,P.3	■ブロック図 修正
		P.13	■動作説明 ブロック図修正
		P.14	<EN 端子><ENB 端子>コメント修正
		P.18	■使用上の注意 コメント修正
		P.30	免責 最新版へ差替
2016/6/24	JTR02036-004	P.15	タイミングチャート1差し替え
2020/06/12	JTR02036-005	全体	XA6130 ステータスを新規設計非推奨品に変更 ステータス変更に伴い、データシートを XA6130/XA6131 共用から XC6131 のみのデータシートに変更