

# XC6109 シリーズ

## 外付けコンデンサ遅延タイプ 電圧検出器

### ■概要

XC6109 シリーズは CMOS プロセスとレーザートリミング技術を用いて、高精度、低消費電流を実現した電圧検出器です。遅延回路を内蔵しており遅延容量端子にコンデンサを装着する事によって、任意の解除遅延を設定する事が可能です。小型パッケージ(SSOT-24)を採用しており、高密度実装に適しています。出力回路は CMOS 出力と Nch オープンドレイン出力の 2 種類があります。

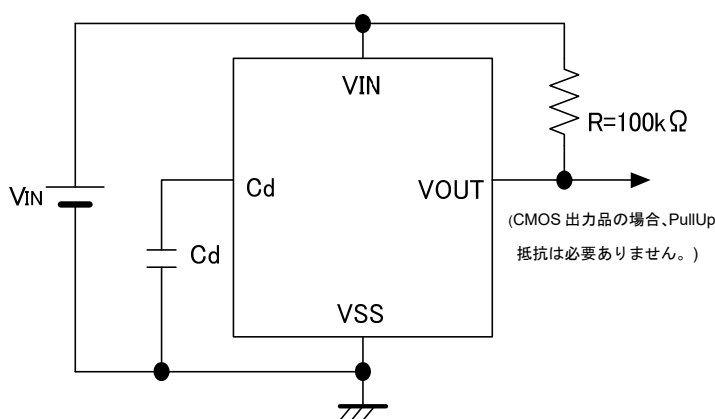
### ■用途

- マイコンシステムのリセット
- バッテリー電圧の監視回路
- バックアップ電源の切換回路
- 停電検出回路

### ■特長

高精度	: ±2%(設定検出電圧 ≥ 1.5V) : ±30mV(設定検出電圧 < 1.5V)
低消費電流	: 0.8 μA(検出時, V <sub>DF</sub> =1.0V V <sub>IN</sub> =0.9V)(TYP.) : 0.9 μA(解除時, V <sub>DF</sub> =1.0V V <sub>IN</sub> =1.1V)(TYP.)
検出電圧範囲	: 0.8V~5.0V(0.1V ステップ)
動作電圧範囲	: 0.7V~6.0V
検出電圧温度特性	: ±100ppm/°C(TYP.)
出力形態	: CMOS 出力 Nch オープンドレイン出力
動作周囲温度	: -40°C~85°C
遅延回路内蔵	遅延容量端子付き
パッケージ	: SSOT-24

### ■代表標準回路



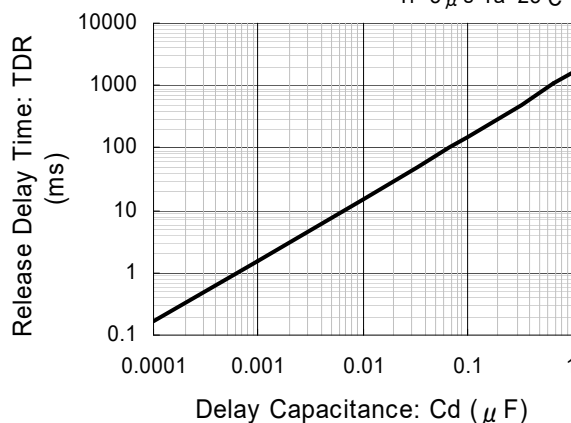
### ■代表特性例

解除遅延-遅延容量特性例

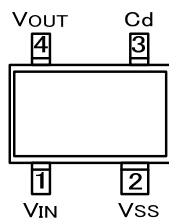
XC6109xxxAN

V<sub>IN</sub>(min)=0.7V V<sub>IN</sub>(max)=6.0V

Tr=5 μs Ta=25°C



## ■端子配列



SSOT-24  
(TOP VIEW)

## ■端子説明

端子番号	端子名	機能
1	V <sub>IN</sub>	入力電圧端子
2	V <sub>SS</sub>	グランド端子
3	Cd	遅延容量端子
4	V <sub>OUT</sub>	出力端子・検出時'L'

## ■製品分類

### ●品番ルール

XC6109①②③④⑤⑥-⑦<sup>(\*1)</sup>

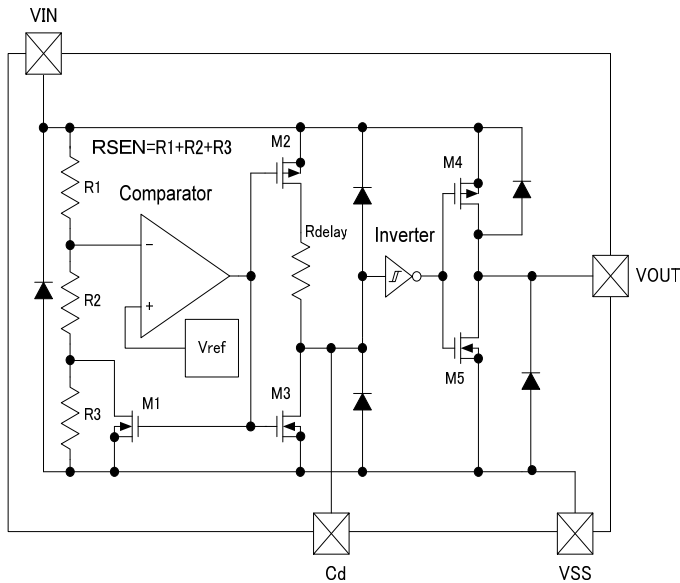
記号	内容	シンボル	詳細内容
①	出力形態	C	:CMOS 出力
		N	:Nch オープンドレイン出力
②③	検出電圧	08~50	:e.g. 18 → 1.8V
④	オプション	A	:遅延端子有 & ヒステリシス 5% (TYP.)
⑤⑥-⑦	パッケージ形状 テーピング仕様 <sup>(*2)</sup>	NR	:SSOT-24
		NR-G	:SSOT-24 (ハロゲン&アンチモンフリー)

(\*1) 末尾に"-G"が付く場合は、ハロゲン&アンチモンフリーかつ RoHS 対応製品になります。

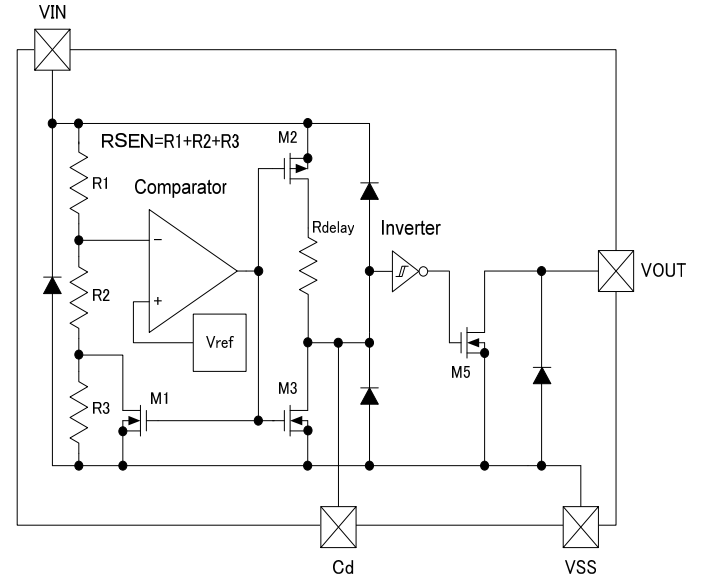
(\*2) エンボステープポケットへのデバイス挿入方向は定まっております。標準とは別に逆挿入を要望される場合は弊社営業に相談ください。  
(標準:⑤R-⑦、逆挿入:⑤L-⑦)

## ■ ブロック図

(1) XC6109C(CMOS 出力)



(2) XC6109N(Nch オープンドレイン出力)



## ■ 絶対最大定格

Ta=25°C

項目	記号	定格	単位
入力電圧	V <sub>IN</sub>	V <sub>SS</sub> -0.3~+7.0	V
出力電流	I <sub>OUT</sub>	10	mA
出力電圧	V <sub>OUT</sub>	XC6109C(※1)	V <sub>SS</sub> -0.3~V <sub>IN</sub> +0.3
		XC6109N(※2)	V <sub>SS</sub> -0.3~+7.0
遅延端子電圧	V <sub>CD</sub>	V <sub>SS</sub> -0.3~V <sub>IN</sub> +0.3	V
遅延端子電流	I <sub>CD</sub>	5.0	mA
許容損失	Pd	150	mW
動作周囲温度	Ta	-40~+85	°C
保存温度	Tstg	-55~+125	°C

(※1)CMOS 出力 (※2)Nch オープンドレイン出力

## 電気的特性

Ta=25°C

電気的特性	記号	測定条件	規格値			単位	測定回路
			MIN.	TYP.	MAX.		
動作電圧	V <sub>IN</sub>	V <sub>DF(T)</sub> =0.8~5.0V(※1)	0.7		6.0	V	-
検出電圧	V <sub>DF</sub>	V <sub>DF(T)</sub> =0.8~5.0V	E-1			V	①
ヒステリシス幅	V <sub>HYS</sub>	V <sub>IN</sub> =1.0~6.0V	V <sub>DF</sub> ×0.02	V <sub>DF</sub> ×0.05	V <sub>DF</sub> ×0.08	V	①
消費電流 1	I <sub>SS1</sub>	V <sub>IN</sub> =V <sub>DF</sub> × 0.9 V <sub>DF(T)</sub> =0.8~1.9V V <sub>DF(T)</sub> =2.0~3.9V V <sub>DF(T)</sub> =4.0~5.0V		0.80 0.90 1.00	1.70 1.90 2.00	μA	②
消費電流 2	I <sub>SS2</sub>	V <sub>IN</sub> =V <sub>DF</sub> × 1.1 V <sub>DF(T)</sub> =0.8~1.9V V <sub>DF(T)</sub> =2.0~3.9V V <sub>DF(T)</sub> =4.0~5.0V		0.90 1.10 1.20	1.80 2.00 2.20	μA	②
出力電流	I <sub>OUT1</sub>	V <sub>IN</sub> =0.7V V <sub>DS</sub> =0.5V(Nch)	0.01	0.36		mA	③
		V <sub>IN</sub> =1.0V(※2) V <sub>DS</sub> =0.5V(Nch)	0.1	0.7			
		V <sub>IN</sub> =2.0V(※3) V <sub>DS</sub> =0.5V(Nch)	0.8	1.6			
		V <sub>IN</sub> =3.0V(※4) V <sub>DS</sub> =0.5V(Nch)	1.2	2.0			
		V <sub>IN</sub> =4.0V(※5) V <sub>DS</sub> =0.5V(Nch)	1.6	2.3			
	I <sub>OUT2</sub> (※6)	V <sub>IN</sub> =V <sub>DF</sub> × 1.1 V <sub>DS</sub> =0.5V(Pch)	E-2			mA	④
リーク電流	CMOS 出力品	I <sub>LEAK</sub>	V <sub>IN</sub> =6.0V, V <sub>OUT</sub> =6.0V, Cd: Open	0.20		μA	③
	Nch オープン ドレイン出力品			0.20	0.40		
温度特性	$\frac{\Delta V_{DF}}{(\Delta T_{opr} \cdot V_{DF})}$	-40°C ≤ T <sub>a</sub> ≤ 85°C		±100		ppm/°C	①
遅延抵抗(※7)	R <sub>delay</sub>	V <sub>IN</sub> =6.0V Cd=0V	1.6	2.0	2.4	MΩ	⑤
遅延端子シンク電流	I <sub>CD</sub>	Cd=0.5V, V <sub>IN</sub> =0.7V	8	60		μA	⑤
遅延容量端子閾値	V <sub>TCD</sub>	V <sub>IN</sub> =1.0V	0.4	0.5	0.6	V	⑥
		V <sub>IN</sub> =6.0V	2.9	3.0	3.1		
不定動作電圧(※8)	V <sub>UNS</sub>	V <sub>IN</sub> =0~0.7V		0.3	0.4	V	⑦
検出遅延(※9)	t <sub>DF0</sub>	V <sub>IN</sub> =6.0→0.7V Cd: Open		30	230	μs	⑧
解除遅延(※10)	t <sub>DR0</sub>	V <sub>IN</sub> =0.7V→6.0V Cd: Open		30	200	μs	⑧

(※1)V<sub>DF(T)</sub>:設定検出電圧値

(※2)V<sub>DF(T)</sub>>1.0Vの製品で規格保証。

(※3)V<sub>DF(T)</sub>>2.0Vの製品で規格保証。

(※4)V<sub>DF(T)</sub>>3.0Vの製品で規格保証。

(※5)V<sub>DF(T)</sub>>4.0Vの製品で規格保証。

(※6)XC6109C(CMOS出力)のみ

(※7)抵抗値は抵抗の両端の電圧値と電流値から算出

(※8)V<sub>IN</sub>が0~0.7Vの範囲におけるV<sub>OUT</sub>の最大電圧。XC6109Cシリーズ(CMOS出力)のみ

(※9)遅延容量端子がオープン状態でV<sub>IN</sub>が立ち下がる時、V<sub>IN</sub>=V<sub>DF</sub>からV<sub>OUT</sub>=0.6Vになるまでの時間。

(※10)遅延容量端子がオープン状態でV<sub>IN</sub>が立ち上がる時、V<sub>IN</sub>=V<sub>DF</sub>+V<sub>HYS</sub>からV<sub>OUT</sub>=5.4Vになるまでの時間。

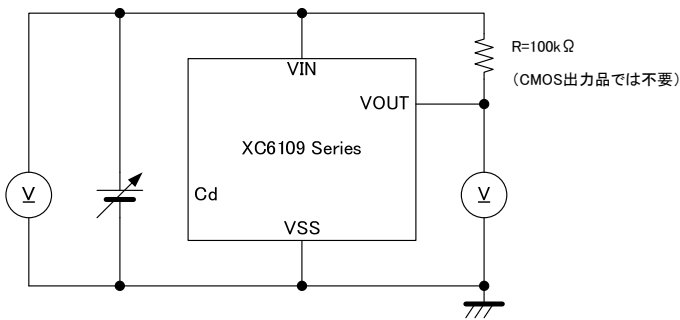
■設定電圧別規格表

記号	E-1			E-2	
項目	検出電圧値(V) (※1)			出力電流値(mA) (※2)	
設定検出電圧	$V_{DF}$			$I_{OUT2}$	
$V_{DF(T)}$	MIN.	TYP.	MAX.	MIN.	TYP.
0.8	0.770	0.8	0.830	-0.40	-0.20
0.9	0.870	0.9	0.930		
1.0	0.970	1.0	1.030		
1.1	1.070	1.1	1.130	-0.60	-0.30
1.2	1.170	1.2	1.230		
1.3	1.270	1.3	1.330		
1.4	1.370	1.4	1.430		
1.5	1.470	1.5	1.530	-0.80	-0.40
1.6	1.568	1.6	1.632		
1.7	1.666	1.7	1.734		
1.8	1.764	1.8	1.836		
1.9	1.862	1.9	1.938		
2.0	1.960	2.0	2.040	-1.00	-0.50
2.1	2.058	2.1	2.142		
2.2	2.156	2.2	2.244		
2.3	2.254	2.3	2.346		
2.4	2.352	2.4	2.448		
2.5	2.450	2.5	2.550		
2.6	2.548	2.6	2.652		
2.7	2.646	2.7	2.754		
2.8	2.744	2.8	2.856		
2.9	2.842	2.9	2.958		
3.0	2.940	3.0	3.060	-1.20	-0.60
3.1	3.038	3.1	3.162		
3.2	3.136	3.2	3.264		
3.3	3.234	3.3	3.366		
3.4	3.332	3.4	3.468		
3.5	3.430	3.5	3.570		
3.6	3.528	3.6	3.672		
3.7	3.626	3.7	3.774		
3.8	3.724	3.8	3.876		
3.9	3.822	3.9	3.978		
4.0	3.920	4.0	4.080	-1.30	-0.65
4.1	4.018	4.1	4.182		
4.2	4.116	4.2	4.284		
4.3	4.214	4.3	4.386		
4.4	4.321	4.4	4.488		
4.5	4.410	4.5	4.590		
4.6	4.508	4.6	4.692		
4.7	4.606	4.7	4.794		
4.8	4.704	4.8	4.896		
4.9	4.802	4.9	4.998		
5.0	4.900	5.0	5.100		

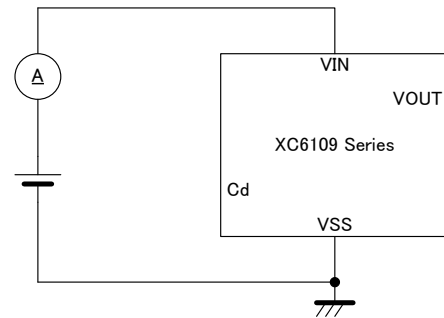
(※1) $V_{DF(T)} \leq 1.4V$  の時  $\pm 30mV$ 、 $V_{DF(T)} \geq 1.5V$  の時  $\pm 2\%$  の精度 (※2)XC6109C シリーズ(CMOS 出力)のみ

## ■ 測定回路

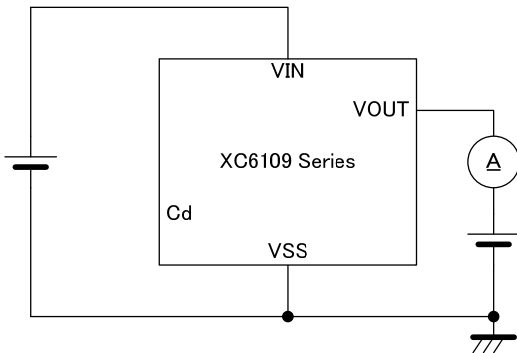
測定回路 1



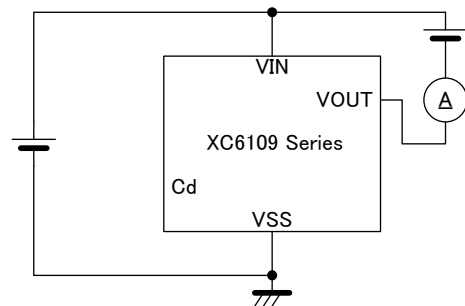
測定回路 2



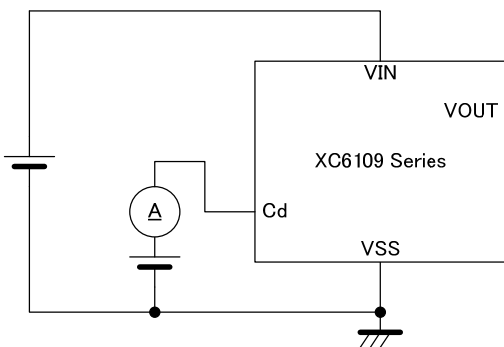
測定回路 3



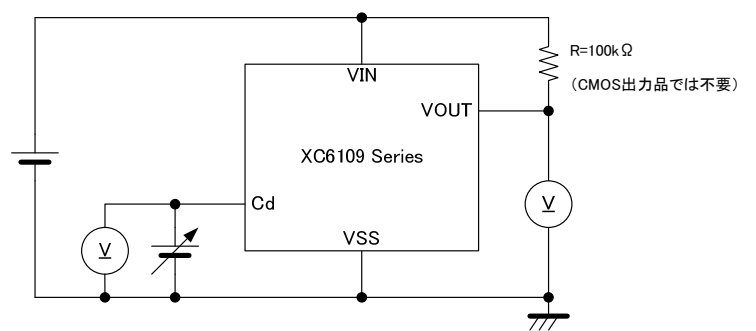
測定回路 4



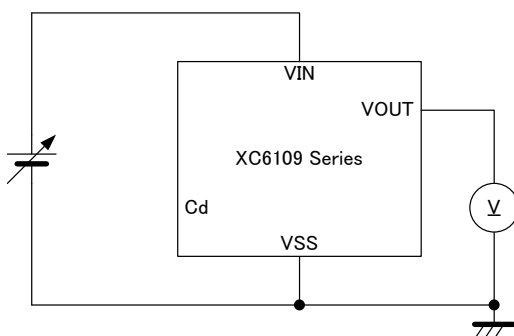
測定回路 5



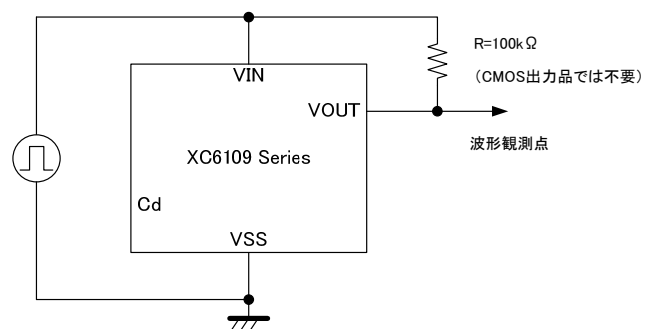
測定回路 6



測定回路 7



測定回路 8



## ■動作説明

図 1 に代表的な回路例、図 2 に図 1 のタイミングチャートを示します。

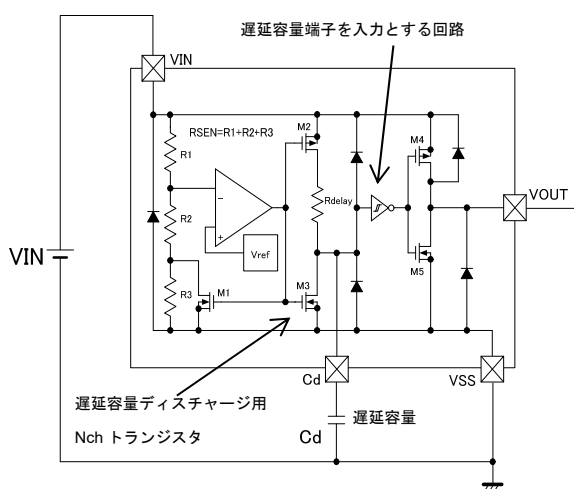


図 1: 代表的な回路例

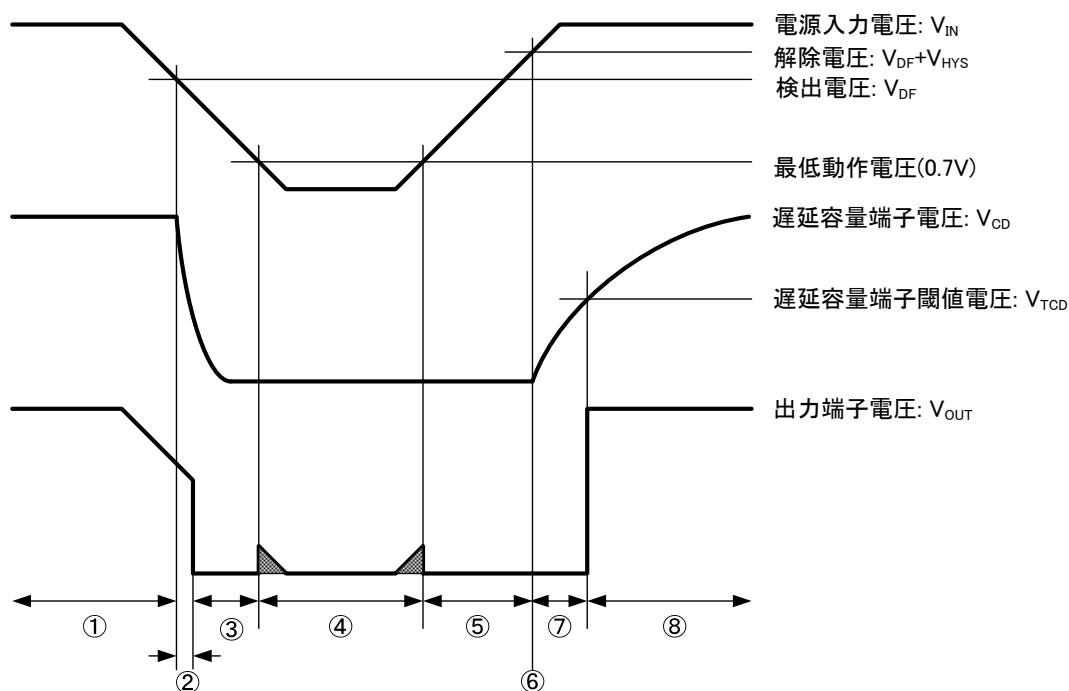


図 2: 図 1 のタイミングチャート

- ① 初期状態として電源入力端子  $V_{IN}$  には解除電圧に対して十分に高い電圧が印加されており、遅延容量  $C_d$  は電源入力端子電圧まで充電されているものとします。電源入力端子電圧が降下し始め、検出電圧に達するまでの間 ( $V_{IN} > V_{DF}$ )、出力電圧  $V_{OUT}$  は High レベル ( $=V_{IN}$ ) となっています。
- ② 電源入力端子電圧が降下し続け検出電圧となった ( $V_{IN} = V_{DF}$ ) 時、遅延容量ディスチャージ用 Nch トランジスタが ON し、遅延容量  $C_d$  のディスチャージを開始します。遅延容量端子  $C_d$  を入力とする内部回路は基準電圧が  $V_{IN}$  のコンパレータとして動作し、出力電圧  $V_{OUT}$  は Low レベル ( $\leq V_{IN} \times 0.1$ ) に変化します。  $V_{IN} = V_{DF}$  から、  $V_{OUT}$  が Low レベルになるまでの時間を検出遅延  $t_{DF}$  (特に遅延容量端子がオープンの際の検出時間を  $t_{DF0}$ ) とします。

## ■動作説明

- ③ 電源入力端子電圧がさらに低下し、検出電圧  $V_{DF}$  以下かつ  $0.7V$  以上の間、遅延容量  $C_d$  はグラウンドレベルまでディスチャージされ、出力電圧  $V_{OUT}$  は Low レベルを保持します。
- ④ 電源入力端子電圧が  $0.7V$  以下となり、再び  $0.7V$  以上となるまでの間、出力電圧  $V_{OUT}$  は Low レベルを保持できなくなる可能性が生じます。この間の動作を不定動作と呼び、 $V_{OUT}$  に現れる電圧を不定動作電圧  $V_{UNS}$  と呼びます。
- ⑤ 電源入力端子電圧が上昇し、 $0.7V$  以上かつ解除電圧に達するまでの間 ( $V_{IN} < V_{DF} + V_{HYS}$ )、出力電圧  $V_{OUT}$  は Low レベルを保持します。
- ⑥ 電源入力端子電圧が上昇し続け、解除電圧 ( $V_{DF} + V_{HYS}$ ) になった時、遅延容量ディスチャージ用 Nch トランジスタが OFF し、遅延抵抗  $R_{delay}$  を介して遅延容量  $C_d$  のチャージを開始します。遅延容量端子  $C_d$  を入力とする内部回路はこの時点から電源入力端子電圧が検出電圧より高い ( $V_{IN} > V_{DF}$ ) 間、立上がり論理閾値  $V_{TLH} = V_{TCD}$ 、立下り論理閾値  $V_{THL} = V_{SS}$  のヒステリシスコンパレータとして動作します。
- ⑦ 電源入力端子電圧が解除電圧を超え、検出電圧以上を保持し続ける間、遅延容量  $C_d$  は電源入力端子電圧までチャージされます。遅延容量端子電圧が  $V_{TCD}$  になった時、出力電圧  $V_{OUT}$  は High レベルに変化します。 $V_{IN} = V_{DF} + V_{HYS}$  から  $V_{OUT}$  が High レベルに変化するまでの時間を解除遅延  $t_{DR}$  (特に  $C_d$  端子がオープンの際の解除時間を  $t_{DR0}$ ) とします。解除遅延  $t_{DR}$  は式(1)により算出されます。(ln は自然対数)

$$t_{DR} = -R_{delay} \times C_d \times \ln(1 - V_{TCD}/V_{IN}) + t_{DR0} \quad \dots(1)$$

遅延抵抗  $R_{delay} = 2.0 \text{ M}\Omega$  (TYP.)、遅延容量端子閾値電圧  $V_{TCD} = V_{IN}/2$  (TYP.) となっておりますので、 $t_{DR0}$  が無視できる時、簡易的には式(2)で算出する事が可能です。

$$t_{DR} = R_{delay} \times C_d \times 0.69 \quad \dots(2)$$

\* :  $R_{delay}$  は  $2.0 \text{ M}\Omega$  (TYP.) になります。

例として遅延容量  $C_d$  を  $0.68 \mu\text{F}$  とした時の解除遅延  $t_{DR}$  は  $2.0 \times 10^6 \times 0.68 \times 10^{-6} \times 0.69 = 938(\text{ms})$  となります。

注:③の時間が短く、遅延容量  $C_d$  をグラウンドレベルまでディスチャージできない場合、解除遅延が著しく短くなる事があります。ご注意ください。

- ⑧ 電源入力端子電圧が検出電圧より高い ( $V_{IN} > V_{DF}$ ) 間、出力電圧  $V_{OUT}$  は High ( $=V_{IN}$ ) レベルを保持します。

## 解除遅延表

遅延容量 $C_d$ ( $\mu\text{F}$ )	解除遅延 $t_{DR}$ (TYP.) (ms)	解除遅延 $t_{DR}$ (MIN.~MAX.) (ms) ※1
0.01	13.8	11.0 ~ 16.6
0.022	30.4	24.3 ~ 36.4
0.047	64.9	51.9 ~ 77.8
0.1	138	110 ~ 166
0.22	304	243 ~ 364
0.47	649	519 ~ 778
1	1380	1100 ~ 1660

解除遅延表の値は式(2)より求めた計算値となります。

※1 解除遅延  $t_{DR}$  の値は遅延容量  $C_d$  の実容量値により変わるのでご注意ください。



## ■使用上の注意

1. 本 IC をご使用の際には絶対最大定格内でご使用ください。絶対最大定格を超えて使用した場合、劣化または破壊する可能性があります。
2. 電源-電源入力端子間の抵抗成分と IC 動作時の貫通電流により電源入力端子電圧が降下します。この時、動作電圧範囲を下回ると誤動作の原因となる可能性があります。CMOS 出力の場合、出力電流でも同様に電源入力端子電圧の降下が起こります。IC 動作時の貫通電流により生じた電源入力端子の電圧降下がヒステリシス電圧を上回ると回路が発振する可能性があります。電源入力端子に抵抗を接続してご使用になる場合は特にご注意下さい。
3. 電源入力端子電圧が急峻かつ大きく変動すると誤動作を起こす可能性がありますので、ご注意ください。
4. 電源ノイズは誤動作の原因となることがありますので、VIN-GND 間にコンデンサを挿入するなど実機での評価を十分にして下さい
5. 遅延容量端子にコンデンサを接続した状態で、解除動作時に電源入力端子電圧が急激に低下(例:6.0V から 0V)する事が想定される場合は、図 3 のように電源入力端子-遅延容量端子間にショットキーダイオードを接続してご使用ください。
6. Nch オープンドレイン出力の時、出力端子に接続するプルアップ抵抗より検出時と解除時の VOUT 電圧が決まります。以下の事柄を参照して抵抗値を選択して下さい。(図 4 参照)

検出時 :  $V_{OUT} = V_{pull} / (1 + R_{pull} / R_{ON})$

V<sub>pull</sub> : プルアップ先の電圧

R<sub>ON</sub>(※1) : Nch ドライバ- M5 の ON 抵抗 (電気的特性より、V<sub>DS</sub>/I<sub>OUT1</sub> から算出)

計算例 : V<sub>IN</sub>=2.0V 時(※2)R<sub>ON</sub>=0.5/0.8 × 10<sup>-3</sup>=625Ω (MIN.) となり、V<sub>pull</sub> が 3.0V で検出時の V<sub>OUT</sub> 電圧を 0.1V 以下にしたい場合、

$R_{pull} = (V_{pull} / V_{OUT} - 1) \times R_{ON} = (3/0.1 - 1) \times 625 \approx 18k\Omega$  になるため

上記の条件で検出時の出力電圧を 0.1V 以下にするためにはプルアップ抵抗を 18kΩ 以上にする必要があります。

(※1)V<sub>IN</sub> が小さいほど R<sub>ON</sub> は大きくなりますのでご注意ください。

(※2)V<sub>IN</sub> の選択はご使用になる入力電圧の範囲で最低の値で計算してください。

解除時 :  $V_{OUT} = V_{pull} / (1 + R_{pull} / R_{off})$

V<sub>pull</sub> : プルアップ先の電圧

R<sub>off</sub> : Nch ドライバ- M5 の OFF 時抵抗値 15MΩ (MIN.) (電気的特性より、V<sub>OUT</sub>/I<sub>LEAK</sub> から算出)

計算例 : V<sub>pull</sub> が 6.0V で V<sub>OUT</sub> を 5.99V 以上にしたい場合

$R_{pull} = (V_{pull} / V_{OUT} - 1) \times R_{off} = (6/5.99 - 1) \times 15 \times 10^6 \approx 25k\Omega$  になるため

上記の条件で解除時の出力電圧を 5.99V 以上にするためにはプルアップ抵抗を 25kΩ 以下にする必要があります。

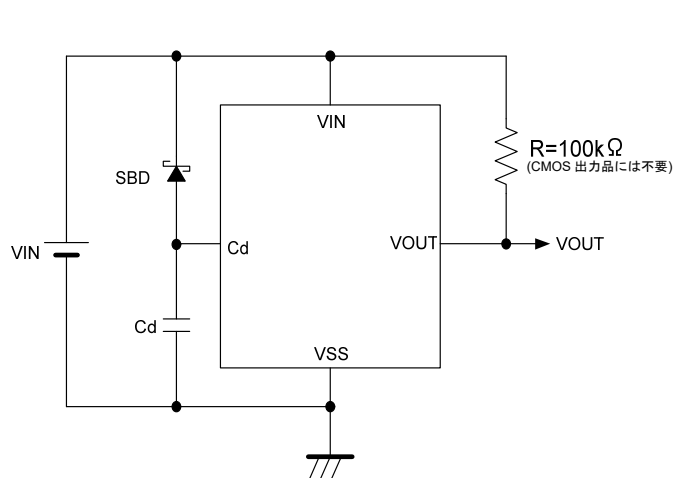
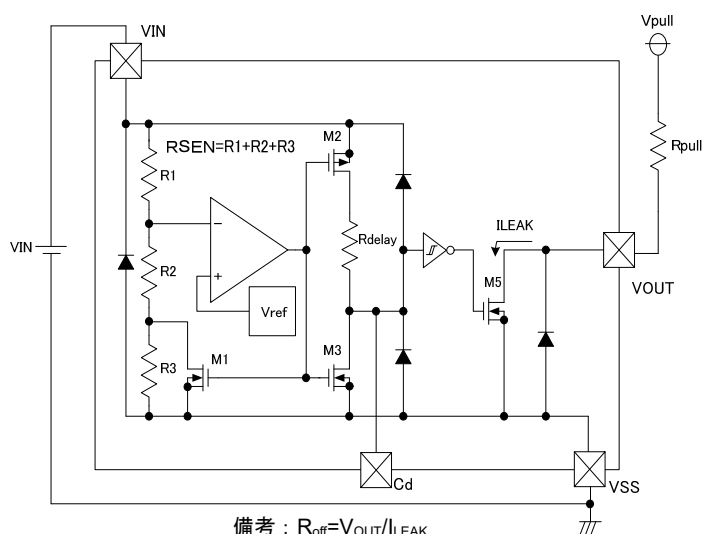


図 3:遅延容量端子にショットキーダイオードを接続した回路例

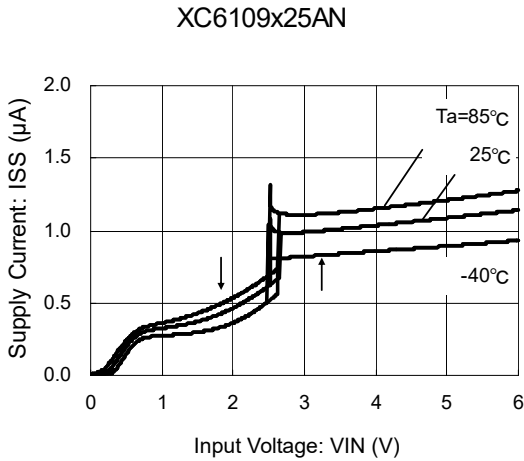


備考 :  $R_{off} = V_{OUT} / I_{LEAK}$

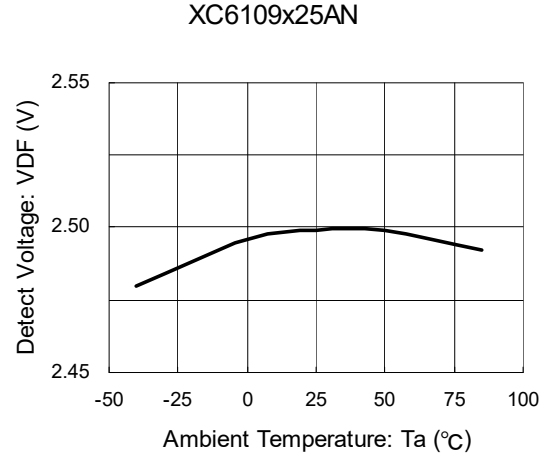
図 4:XC6109N シリーズ 代表的な回路例

## ■ 特性例

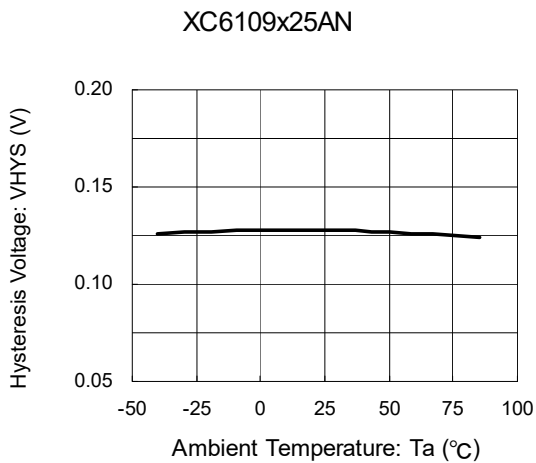
(1)消費電流-入力電圧特性例



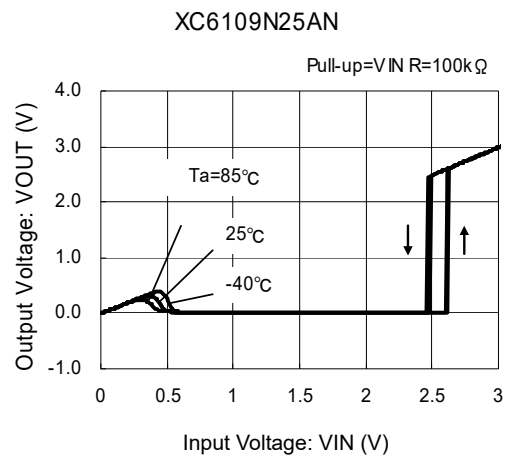
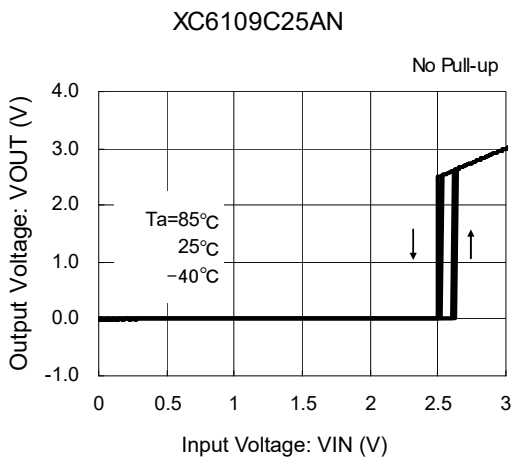
(2)検出電圧-周囲温度特性例



(3)ヒステリシス電圧-周囲温度特性例

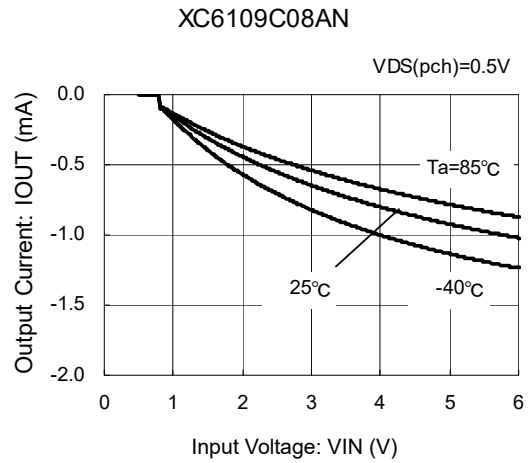
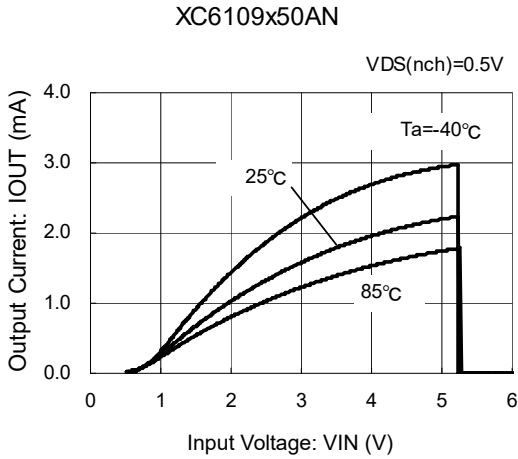


(4)出力電圧-入力電圧特性例

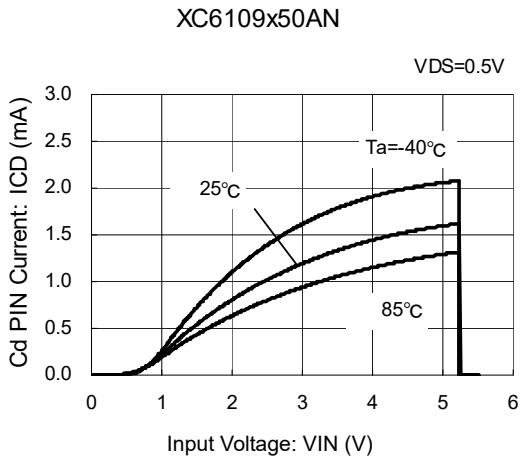


■ 特性例

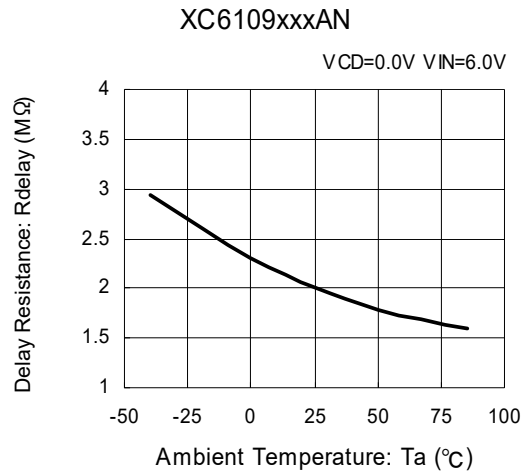
(5) 出力電流-入力電圧特性例



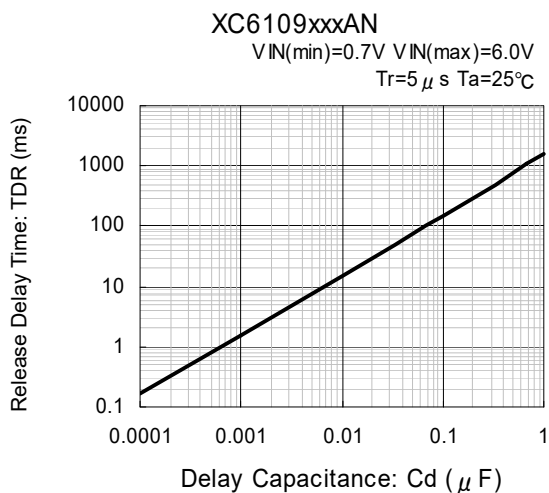
(6) 遅延容量端子シンク電流-入力電圧特性例



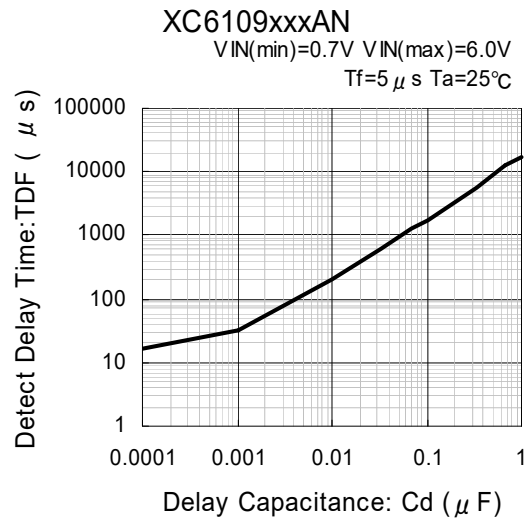
(7) 遅延抵抗-周囲温度特性例



(8) 解除遅延時間-遅延容量特性例

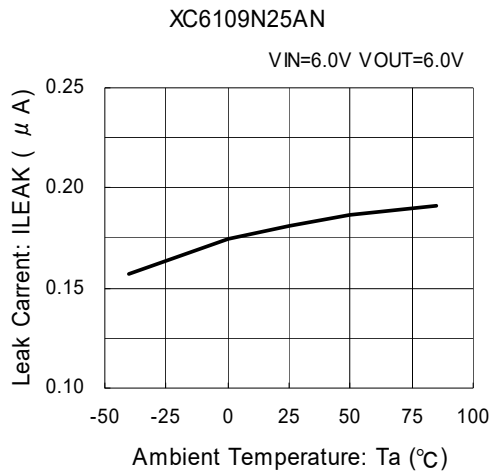


(9) 検出遅延時間-遅延容量特性例

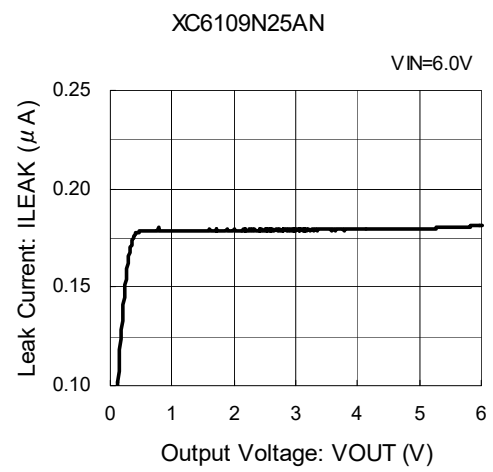


## ■ 特性例

(10) リーク電流-周囲温度特性例



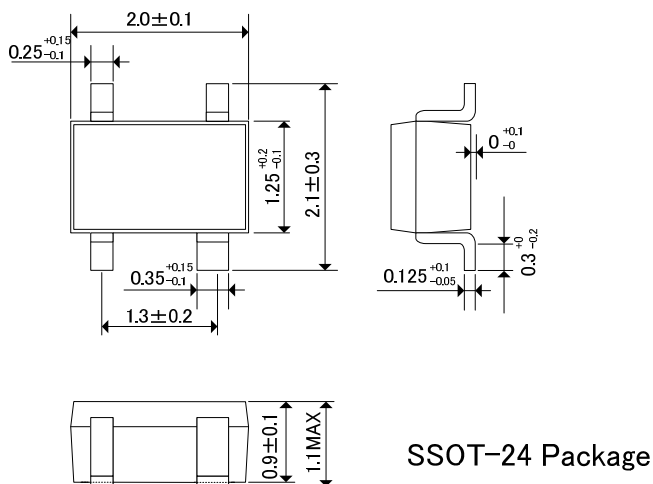
(11) リーク電流-出力電圧特性例



## ■外形寸法図

### ●SSOT-24

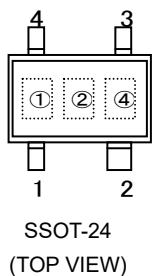
(unit : mm)



## ■マーキング

### ●SSOT-24

- ① 出力形態と検出電圧の整数部を表す。



CMOS 出力( XC6109C シリーズ)

シンボル	電圧(V)	品名表記例
A	0.X	XC6109C0**N*
B	1.X	XC6109C1**N*
C	2.X	XC6109C2**N*
D	3.X	XC6109C3**N*
E	4.X	XC6109C4**N*
F	5.X	XC6109C5**N*

Nch 出力( XC6109N シリーズ)

シンボル	電圧(V)	品名表記例
K	0.X	XC6109N0**N*
L	1.X	XC6109N1**N*
M	2.X	XC6109N2**N*
N	3.X	XC6109N3**N*
P	4.X	XC6109N4**N*
R	5.X	XC6109N5**N*

- ② 検出電圧の小数点 1 桁目を表す。

シンボル	電圧(V)	品名表記例
N	X.0	XC6109**0*N*
P	X.1	XC6109**1*N*
R	X.2	XC6109**2*N*
S	X.3	XC6109**3*N*
T	X.4	XC6109**4*N*
U	X.5	XC6109**5*N*
V	X.6	XC6109**6*N*
X	X.7	XC6109**7*N*
Y	X.8	XC6109**8*N*
Z	X.9	XC6109**9*N*

- ④ 製造ロットを表す。0~9,A~Z 及び反転文字 0~9,A~Z を繰り返す。  
(但し G,I,J,O,Q,W は除く。)

1. 本書に記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせ下さい。
2. 本書に記載された技術情報は、製品の代表的動作・応用を説明するものであり、工業所有権、その他の権利に対する保証または許諾するものではありません。
3. 本書に記載された製品は、通常の信頼度が要求される一般電子機器(情報機器、オーディオ/ビジュアル機器、計測機器、通信機器(端末)、ゲーム機器、パーソナルコンピュータおよびその周辺機器、家電製品等)用に設計・製造しております。
4. 本書に記載の製品を、その故障や誤作動が直接人命を脅かしたり、人体に危害を脅かす恐れのある装置やシステム(原子力制御、航空宇宙機器、輸送機器、交通信号機器、燃焼制御、生命維持装置を含む医療機器、各種安全装置など)へ使用する場合には、事前に当社へご連絡下さい。
5. 当社では製品の改善、信頼性の向上に努めております。しかしながら、万が一のためにフェールセーフとなる設計およびエージング処理など、装置やシステム上で十分な安全設計をお願いします。
6. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承下さい。
7. 本書に記載された内容を当社に無断で転載、複製することは、固くお断り致します。

トレックス・セミコンダクター株式会社