

XC6127 シリーズ

超小型/高精度遅延回路内蔵 MR 付電圧検出器

JTR0217-010

■概要

XC6127 シリーズは超小型、高精度の遅延回路内蔵電圧検出器 IC です。CMOS プロセス、高精度基準電源、レーザートリミング技術の採用により温度ドリフトも含め高精度、低消費電流、高精度遅延時間を実現しています。解除遅延時間は内部トリミングにより 50ms から最長 800ms まで設定されており長時間のリセット時間を確保できます。

マニュアルリセット端子(MRB)により強制リセット機能も利用できます。

出力は N-ch オープンドレイン及び CMOS の 2 種類あり、出力論理も RESETB(Active Low)と RESET(Active High)から選択できます。

パッケージは超小型 USPN-4 及び SSOT-24、SOT-25 の 3 種類を用意しており、携帯機器での小型化、高密度実装ならびに従来製品からの置き換えを可能としています。

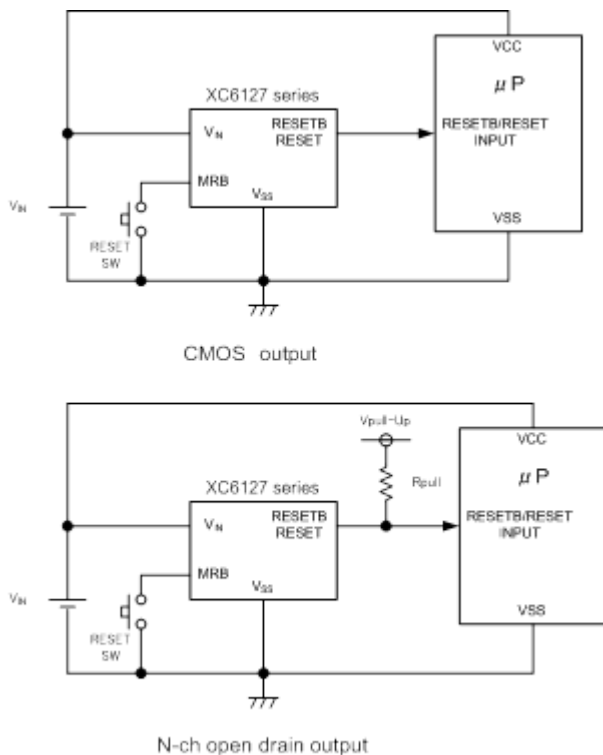
■用途

- マイコン、ロジック回路のリセット
- バッテリーチェック、充電検出
- メモリーバックアップ
- システムのパワーオンリセット
- 停電検出

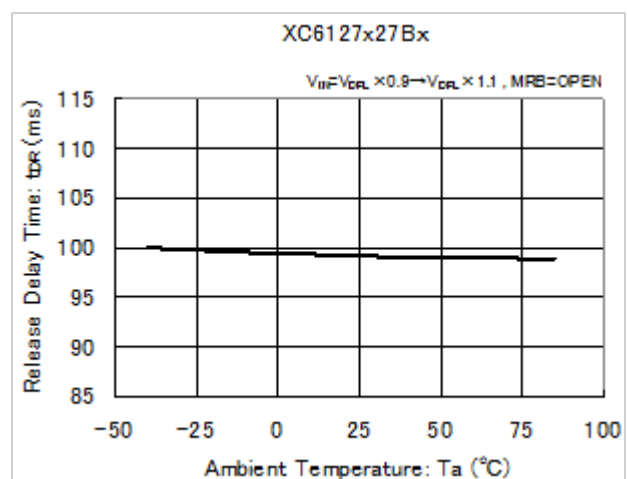
■特長

検出電圧精度	±0.8% (25°C)
検出電圧温度特性	±50ppm/°C
消費電流	0.6 μ A TYP. (検出時 $V_{DF}=1.8V$, $V_{IN}=1.62V$) 0.7 μ A TYP. (解除時 $V_{DF}=1.8V$, $V_{IN}=1.98V$)
動作電圧範囲	0.7V ~ 6.0V
検出電圧選択範囲	1.5V ~ 5.5V (0.1V ステップ)
マニュアルリセット入力	MRB 端子 (プルアップ抵抗内蔵)
出力形態	N-ch オープンドレイン出力 / CMOS 出力
出力論理	RESETB (Active Low) RESET (Active High)
解除遅延時間	50ms/100ms/200ms/400ms/800ms \pm 15% の 5 種類より選択可能。
動作周囲温度	-40°C ~ 85°C
パッケージ	USPN-4, SSOT-24, SOT-25
環境への配慮	EU RoHS 指令対応、鉛フリー

■代表標準回路

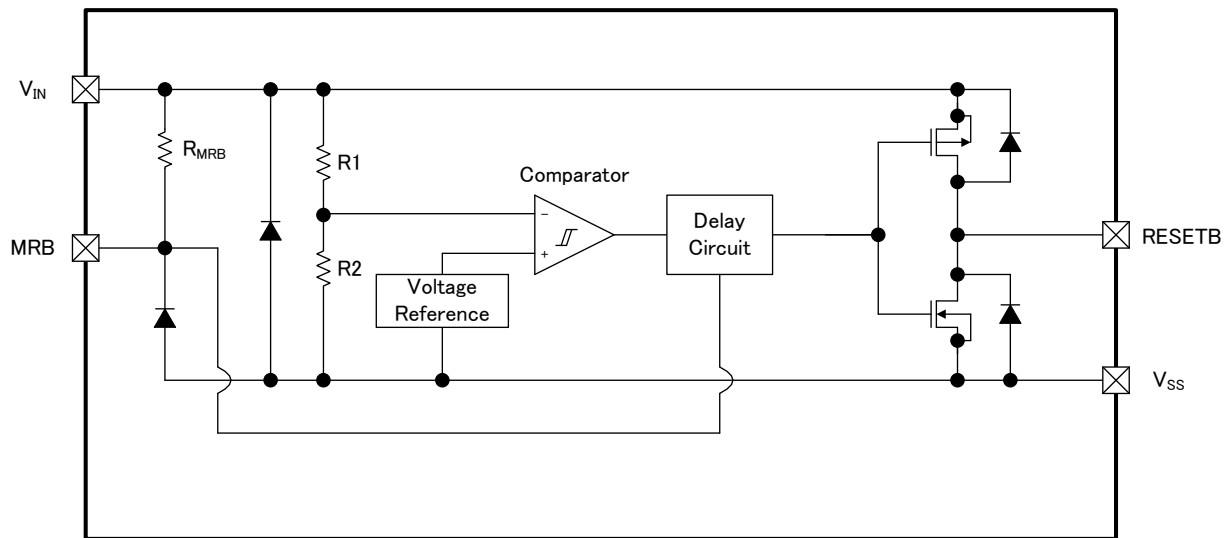


■代表特性例



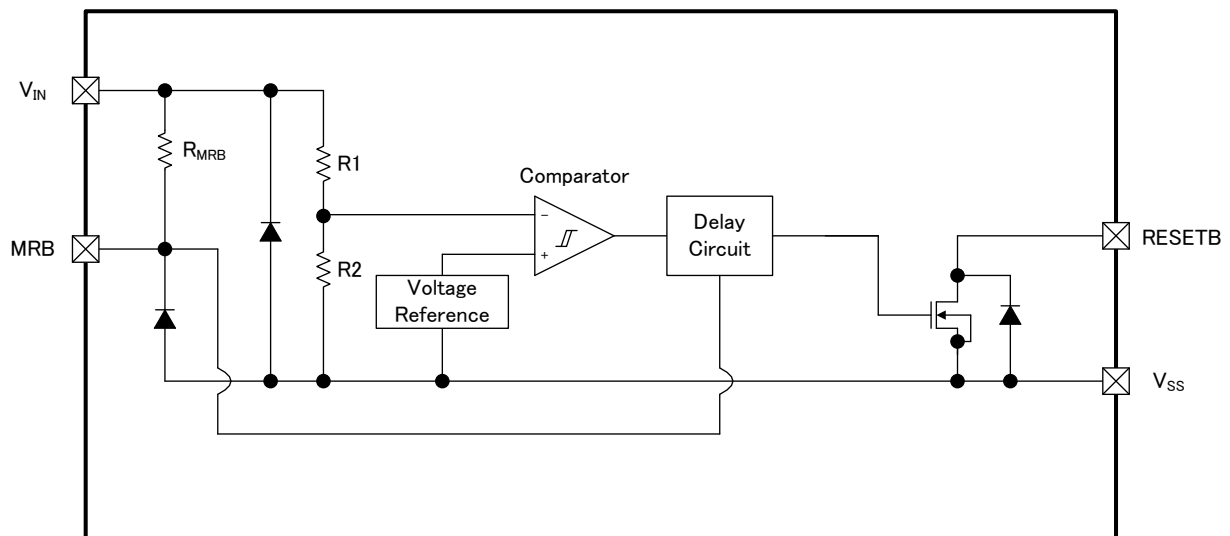
■ブロック図

1) XC6127 シリーズ CxxA/CxxB/CxxC/CxxD/CxxE タイプ(CMOS 出力、出力論理: Active Low 品)



* 上図のダイオードは、静電保護用のダイオードと寄生ダイオードです

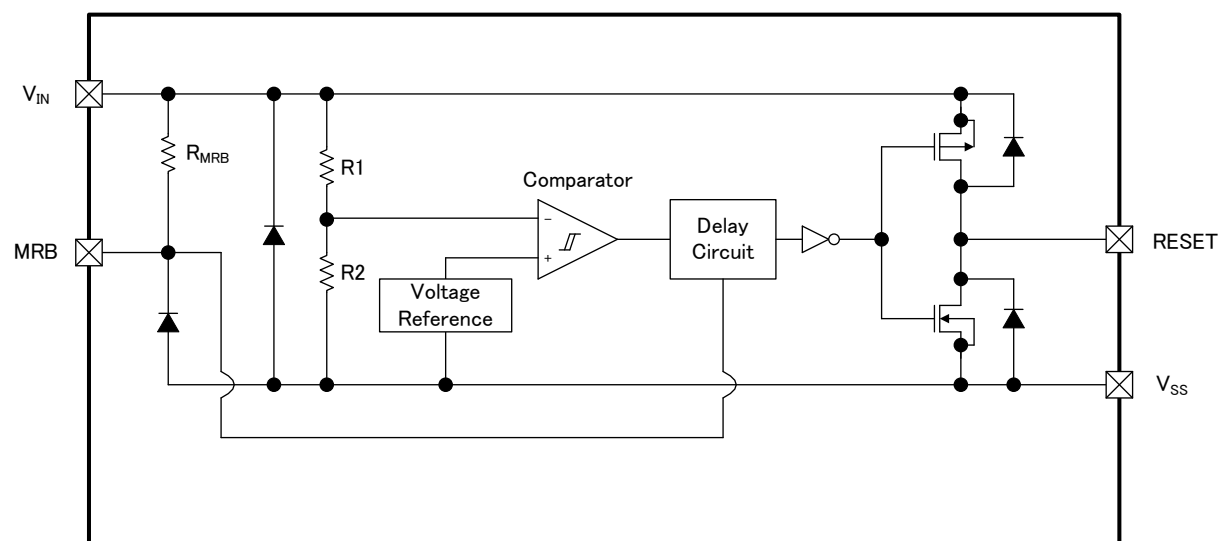
2) XC6127 シリーズ NxxA/NxxB/NxxC/NxxD/NxxE タイプ(Nch オープンドレイン出力、出力論理: Active Low 品)



* 上図のダイオードは、静電保護用のダイオードと寄生ダイオードです。

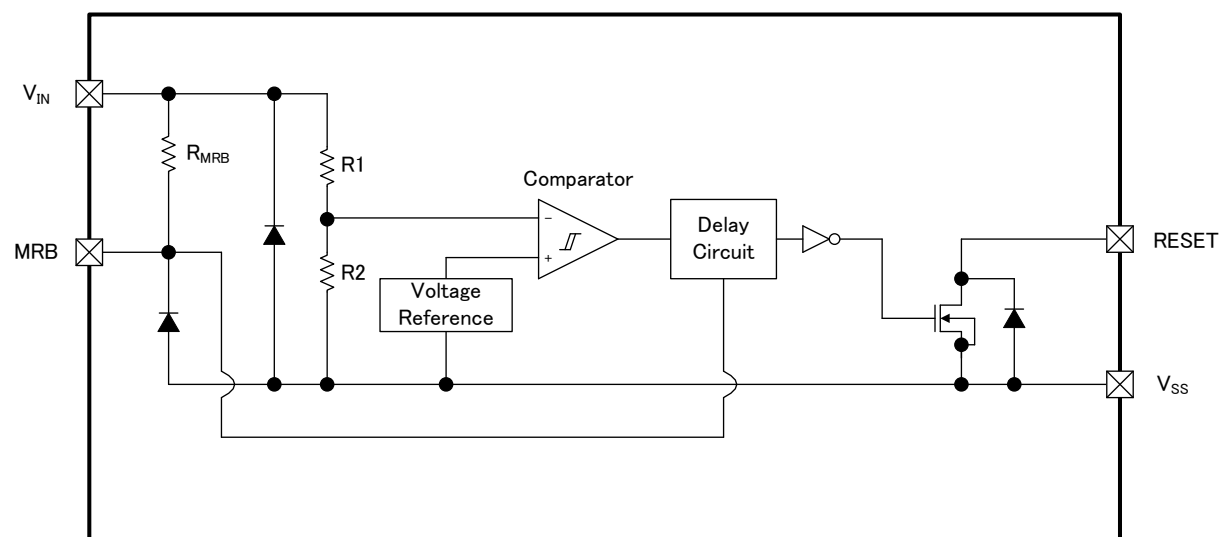
■ブロック図

3) XC6127 シリーズ CxxF/CxxG/CxxH/CxxJ/CxxK タイプ (CMOS 出力、出力論理: Active High 品)



* 上図のダイオードは、静電保護用のダイオードと寄生ダイオードです。

4) XC6127 シリーズ NxxF/NxxG/NxxH/NxxJ/NxxK タイプ (Nch オープンドレイン出力、出力論理: Active High 品)



*上記のダイオードは静電保護用のダイオードとなります

■製品分類

●品番ルール

XC6127①②③④⑤⑥-⑦(*1)

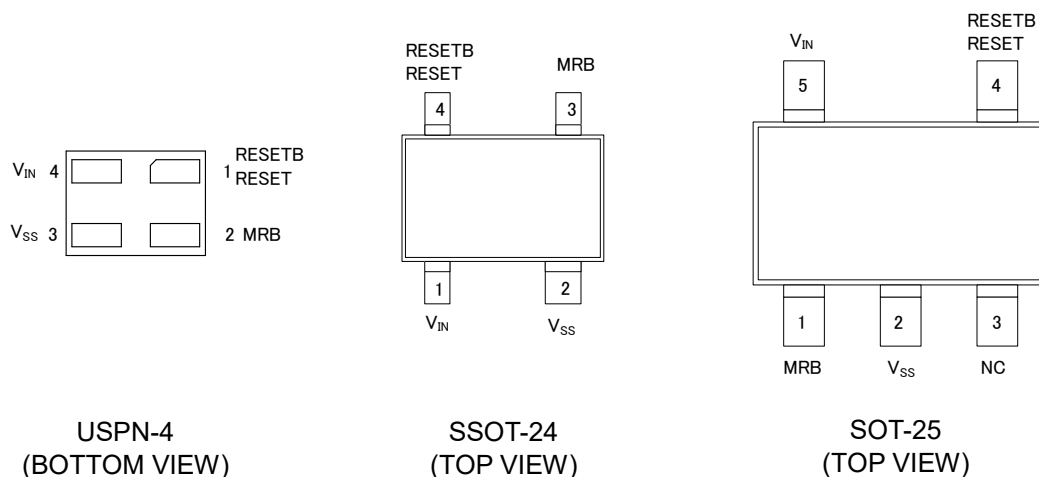
DESIGNATOR	ITEM	SYMBOL	DESCRIPTION
①	Output Configuration	C	CMOS output
		N	N-ch open drain output
②③	Detect Voltage	15~55	e.g. 2.7V → ②=2, ③=7
④	Type	A	Reset Active Low, Release Delay Time: 50ms
		B	Reset Active Low, Release Delay Time: 100ms
		C	Reset Active Low, Release Delay Time: 200ms
		D	Reset Active Low, Release Delay Time: 400ms
		E	Reset Active Low, Release Delay Time: 800ms
		F	Reset Active High, Release Delay Time: 50ms
		G	Reset Active High, Release Delay Time: 100ms
		H	Reset Active High, Release Delay Time: 200ms
		J	Reset Active High, Release Delay Time: 400ms
		K	Reset Active High, Release Delay Time: 800ms
⑤⑥-⑦(*1)	Packages (Order Unit)	7R-G	USPN-4 (5,000pcs/Reel)
		MR-G	SOT-25 (3,000pcs/Reel)
		NR-G	SSOT-24 (3,000pcs/Reel)

(*1) "-G"は、ハロゲン&アンチモンフリーかつ EU RoHS 対応製品です。

2) セレクションガイド (Selection Guide)

TYPE	Release Delay Time	Output Logic
A	50ms	Active Low
B	100ms	Active Low
C	200ms	Active Low
D	400ms	Active Low
E	800ms	Active Low
F	50ms	Active High
G	100ms	Active High
H	200ms	Active High
J	400ms	Active High
K	800ms	Active High

■端子配列



■端子説明

PIN NUMBER			PIN NAME	FUNCTIONS
USPN-4	SSOT-24	SOT-25		
1	4	4	RESETB	Signal Output (Active Low) ^(*1)
			RESET	Signal Output (Active High) ^(*2)
2	3	1	MRB	Manual Reset Input
3	2	2	V _{SS}	Ground
4	1	5	V _{IN}	Power Input
-	-	3	NC	No Connection

(*1) Type A ~ E (品番ルール④参照)

(*2) Type F ~ K (品番ルール④参照)

■機能表

PIN NAME	SIGNAL	STATUS
MRB	L	Forced Reset
	H	Normal Operation
	OPEN	Normal Operation

■絶対最大定格

PARAMETER		SYMBOL	RATINGS	UNITS
Input Voltage		V_{IN}	$V_{SS} - 0.3 \sim V_{SS} + 6.5$	V
MRB Input Voltage		V_{MRB}	$V_{SS} \sim V_{SS} + 6.5$	V
Output Current		(^{*1})	20	mA
Output Voltage	XC6127C (^{*2})	(^{*4})	$V_{SS} - 0.3 \sim V_{IN} + 0.3 \leq V_{SS} + 6.5$	V
	XC6127N (^{*3})		$V_{SS} - 0.3 \sim V_{SS} + 6.5$	
Power Dissipation ($T_a=25^\circ\text{C}$)	USPN-4	Pd	100	mW
			600 (40mm x 40mm 標準基板) (^{*5})	
	SOT-25		250	
			600 (40mm x 40mm 標準基板) (^{*5})	
	SSOT-24		760 (JESD51-7 基板) (^{*5})	
			150	
			500 (40mm x 40mm 標準基板) (^{*5})	
Operating Ambient Temperature		T_{opr}	-40 ~ 85	$^\circ\text{C}$
Storage Temperature		T_{stg}	-55 ~ 125	$^\circ\text{C}$

(^{*1}) 製品タイプにより下記 SYMBOL となります。

$I_{R\text{BOUT}}$: XC6127CxxA/CxxB/CxxC/CxxD/CxxE タイプ、XC6127NxxA/NxxB/NxxC/NxxD/NxxE タイプ

I_{ROUT} : XC6127CxxF/CxxG/CxxH/CxxJ/CxxK タイプ、XC6127NxxF/NxxG/NxxH/NxxJ/NxxK タイプ

(^{*2}) CMOS 出力

(^{*3}) Nch オープンドレイン出力

(^{*4}) 製品タイプにより下記 SYMBOL となります。

V_{RESETB} : XC6127CxxA/CxxB/CxxC/CxxD/CxxE タイプ、XC6127NxxA/NxxB/NxxC/NxxD/NxxE タイプ

V_{RESET} : XC6127CxxF/CxxG/CxxH/CxxJ/CxxK タイプ、XC6127NxxF/NxxG/NxxH/NxxJ/NxxK タイプ

(^{*5}) 基板実装時の許容損失の参考データとなります。実装条件はパッケージインフォメーションをご参照下さい。

■電気的特性

XC6127CxxA/CxxB/CxxC/CxxD/CxxE タイプ、XC6127NxxA/NxxB/NxxC/NxxD/NxxE タイプ(出力論理: Active Low 品)

Ta=25°C

PARAMETER	SYMBOL	CONDITIONS	MIN.	TYP.	MAX.	UNITS	CIRCU
Operating Voltage	V _{IN}	V _{DF(T)} ^(*) =1.5~5.5V, MRB=OPEN ⁽²⁾	0.7 ⁽³⁾		6.0	V	-
Detect Voltage	V _{DFL}	V _{DF(T)} =1.5~5.5V, MRB=OPEN	V _{DF(T)} ×0.992	V _{DF(T)}	V _{DF(T)} ×1.008	V	①
			E-1 ⁽⁴⁾				
Hysteresis Width	V _{HYS}		V _{DFL} ×0.02	V _{DFL} ×0.05	V _{DFL} ×0.08	V	①
Supply Current 1	I _{SS1}	V _{IN} =V _{DFL} ×0.9, MRB=OPEN				μA	②
		V _{DF(T)} =1.5~1.8V	-	0.6	1.4		
		V _{DF(T)} =1.9~3.0V	-	0.7	1.6		
		V _{DF(T)} =3.1~5.5V	-	1.0	1.9		
Supply Current 2	I _{SS2}	V _{IN} =V _{DFL} ×1.1 ⁽⁵⁾ , MRB=OPEN				μA	②
		V _{DF(T)} =1.5~1.8V	-	0.7	1.6		
		V _{DF(T)} =1.9~3.0V	-	0.8	1.9		
		V _{DF(T)} =3.1~5.5V	-	1.1	2.35		
RESETB Output Current	I _{RBOU1}	V _{IN} =0.7V, V _{RESETB} =0.5V(Nch), MRB=OPEN	0.014	0.2	-	mA	③
		V _{IN} =1.0V, V _{RESETB} =0.5V(Nch), MRB=OPEN	0.5	1.6	-		
		V _{IN} =2.0V ⁽⁶⁾ , V _{RESETB} =0.5V(Nch), MRB=OPEN	4.4	7.0	-		
		V _{IN} =3.0V ⁽⁷⁾ , V _{RESETB} =0.5V(Nch), MRB=OPEN	7.0	9.0	-		
		V _{IN} =4.0V ⁽⁸⁾ , V _{RESETB} =0.5V(Nch), MRB=OPEN	8.5	11.0	-		
		V _{IN} =5.0V ⁽⁹⁾ , V _{RESETB} =0.5V(Nch), MRB=OPEN	9.0	12.0	-		
	I _{RBOU2} ⁽¹⁰⁾	V _{IN} =6.0V, V _{RESETB} =5.5V(Pch), MRB=OPEN	-	-4.5	-3.0	mA	③
RESETB Leakage Current	CMOS Output(Pch)	I _{LEAK}	V _{IN} =V _{DFL} ×0.9, V _{RESETB} =0V, MRB=OPEN	-	-0.01	μA	③
	Nch Open Drain Output		V _{IN} =6.0V, V _{RESETB} =6.0V, MRB=OPEN	-	0.01	0.15	
Temperature Characteristics	ΔV _{DFL} / (ΔT _{opr} ·V _{DFL})	-40°C ≤ T _{opr} ≤ 85°C	-	±50	-	ppm/ °C	①
Detect Delay Time ⁽¹¹⁾	t _{DF}	V _{IN} =V _{DFL} ×1.1→V _{DFL} ×0.9 ⁽¹¹⁾ , MRB=OPEN	-	-	100	μs	④
Release Delay Time ⁽¹²⁾	t _{DR}	V _{IN} =V _{DFL} ×0.9→V _{DFL} ×1.1 ⁽¹²⁾ , MRB=OPEN	E-2 ⁽¹³⁾			ms	④
MRB "Low" Level Voltage ⁽¹⁴⁾	V _{MRL}	V _{DFL} ×1.1 ≤ V _{IN} ≤ 6.0V	V _{SS}	-	0.3	V	⑤
MRB "High" Level Voltage ⁽¹⁴⁾	V _{MRH}	V _{DFL} ×1.1 ≤ V _{IN} ≤ 6.0V	1.0	-	6.0	V	⑤
MRB pull-up Resistance	R _{MRB}		0.4	0.8	3.0	MΩ	⑥
Minimum MRB Pulse Width	T _{MRB}	V _{IN} =6.0V, Applied pulse to MRB pin,	150	-	-	ns	⑦

(*) V_{DF(T)}: 設定検出電圧値

(2) Nch オープンドレイン出力品の場合、R_{pull}=100kΩ、V_{pull-Up}=V_{IN}とする。

R_{pull}: 外付けプルアップ抵抗

V_{pull-Up}: プルアップ電圧

(3) 検出状態で V_{OUT} ≤ 0.3V となる V_{IN} 電圧。

(4) 各設定検出電圧での詳細な値は設定電圧別一覧表参照。

(5) V_{DF(T)} = 5.5V のみ V_{IN} = 6.0V

(6) V_{DF(T)} > 2.0V の製品のみ。

(7) V_{DF(T)} > 3.0V の製品のみ。

(8) V_{DF(T)} > 4.0V の製品のみ。

(9) V_{DF(T)} > 5.0V の製品のみ。

(10) XC6127C(CMOS 出力)のみ。

(11) V_{IN} 立ち下げ時、V_{IN}=V_{DFL} から V_{RESETB}=V_{DFL}×0.45 になるまでの時間。

(12) V_{IN} 立ち上げ時、V_{IN}=V_{DFL}+V_{HYS} から V_{RESETB}=V_{DFL}×0.55 になるまでの時間。

(13) 各製品タイプでの詳細な値は解除遅延時間一覧表参照。

(14) MRB 端子には V_{SS} より低い電圧を印加しないで下さい。

■電気的特性

XC6127CxxF/CxxG/CxxH/CxxJ/CxxK タイプ、XC6127NxxF/NxxG/NxxH/NxxJ/NxxK タイプ(出力論理: Active High 品)

Ta=25°C

PARAMETER	SYMBOL	CONDITIONS	MIN.	TYP.	MAX.	UNITS	CIRCUIT
Operating Voltage	V _{IN}	V _{DF(T)} ⁽¹⁾ =1.5~5.5V, MRB=OPEN ⁽²⁾	0.7 ⁽³⁾		6.0	V	-
Detect Voltage	V _{DFH}	V _{DF(T)} =1.5~5.5V, MRB=OPEN	V _{DF(T)} ×0.992	V _{DF(T)}	V _{DF(T)} ×1.008	V	①
			E-1 ⁽⁴⁾				
Hysteresis Width	V _{HYS}		V _{DFH} ×0.02	V _{DFH} ×0.05	V _{DFH} ×0.08	V	①
Supply Current 1	I _{SS1}	V _{IN} =V _{DFH} ×0.9, MRB=OPEN	-	0.6	1.4	μA	②
		V _{DF(T)} =1.5~1.8V	-	0.7	1.6		
		V _{DF(T)} =1.9~3.0V	-	1.0	1.9		
Supply Current 2	I _{SS2}	V _{IN} =V _{DFH} ×1.1 ⁽⁵⁾ , MRB=OPEN	-	0.7	1.6	μA	②
		V _{DF(T)} =1.5~1.8V	-	0.8	1.9		
		V _{DF(T)} =1.9~3.0V	-	1.1	2.35		
RESET Output Current	I _{ROUT1}	V _{IN} =1.65V ⁽⁶⁾ , V _{RESET} =0.5V(Nch), MRB=OPEN	0.5	1.6	-	mA	③
		V _{IN} =2.0V ⁽⁷⁾ , V _{RESET} =0.5V(Nch), MRB=OPEN	4.4	7.0	-		
		V _{IN} =3.0V ⁽⁸⁾ , V _{RESET} =0.5V(Nch), MRB=OPEN	7.0	9.0	-		
		V _{IN} =4.0V ⁽⁹⁾ , V _{RESET} =0.5V(Nch), MRB=OPEN	8.5	11.0	-		
		V _{IN} =5.0V ⁽¹⁰⁾ , V _{RESET} =0.5V(Nch), MRB=OPEN	9.0	12.0	-		
		V _{IN} =6.0V, V _{RESET} =0.5V(Nch), MRB=OPEN	9.0	12.0	-		
	I _{ROUT2} ⁽¹¹⁾	V _{IN} =0.7V, V _{RESET} =0.2V(Pch), MRB=OPEN	-	-0.07	-0.001	mA	③
		V _{IN} =1.0V, V _{RESET} =0.5V(Pch), MRB=OPEN	-	-0.4	-0.09		
		V _{IN} =2.0V ⁽¹²⁾ , V _{RESET} =1.5V(Pch), MRB=OPEN	-	-2.0	-1.3		
		V _{IN} =3.0V ⁽¹³⁾ , V _{RESET} =2.5V(Pch), MRB=OPEN	-	-3.0	-1.8		
		V _{IN} =4.0V ⁽¹⁴⁾ , V _{RESET} =3.5V(Pch), MRB=OPEN	-	-4.0	-2.5		
		V _{IN} =5.0V ⁽¹⁵⁾ , V _{RESET} =4.5V(Pch), MRB=OPEN	-	-4.5	-3.0		
RESET Leakage Current	CMOS Output (P-ch)	I _{LEAK}	V _{IN} =6.0V, V _{RESET} =0V, MRB=OPEN	-	-0.01	μA	③
	N-ch Open Drain Output		V _{IN} =V _{DFH} ×0.9, V _{RESET} =6.0V, MRB=OPEN	-	0.01	0.15	
Temperature Characteristics	ΔV _{DFH} / (ΔT _{opr} ·V _{DFH})	-40°C ≤ T _{opr} ≤ 85°C	-	±50	-	ppm/ °C	①
Detect Delay Time ⁽¹⁶⁾	t _{DF}	V _{IN} =V _{DFH} ×1.1→V _{DFH} ×0.9 ⁽¹⁶⁾ , MRB=OPEN	-	-	E-3 ⁽¹⁷⁾	μs	④
Release Delay Time ⁽¹⁸⁾	t _{DR}	V _{IN} =V _{DFH} ×0.9→V _{DFH} ×1.1 ⁽¹⁸⁾ , MRB=OPEN	E-2 ⁽¹⁹⁾			ms	④
MRB "Low" Level Voltage ⁽²⁰⁾	V _{MRL}	V _{DFH} ×1.1 ≤ V _{IN} ≤ 6.0V	V _{SS}	-	0.3	V	⑤
MRB "High" Level Voltage ⁽²⁰⁾	V _{MRH}	V _{DFH} ×1.1 ≤ V _{IN} ≤ 6.0V	1.0	-	6.0	V	⑤
MRB pull-up Resistance	R _{MRB}		0.4	0.8	3.0	MΩ	⑥
Minimum MRB Pulse Width	T _{MRB}	V _{IN} =6.0V, Applied pulse to MRB pin, 6.0V→0V	150	-	-	ns	⑦

■電気的特性

- (*1) $V_{DF(T)}$: 設定検出電圧値
- (*2) Nch オープンドレイン出力品の場合、 $R_{pull}=100k\Omega$ 、 $V_{pull-Up}=V_{IN}$ とする。
 R_{pull} : 外付けプルアップ抵抗
 $V_{pull-Up}$: プルアップ電圧
- (*3) 検出状態で $V_{OUT} \geq 0.4V$ となる V_{IN} 電圧。
- (*4) 各設定検出電圧での詳細な値は設定電圧別一覧表参照。
- (*5) $V_{DF(T)} = 5.5V$ のみ $V_{IN} = 6.0V$
- (*6) $V_{DF(T)} = 1.5V$ の製品のみ。
- (*7) $V_{DF(T)} \leq 1.8V$ の製品のみ。
- (*8) $V_{DF(T)} \leq 2.7V$ の製品のみ。
- (*9) $V_{DF(T)} \leq 3.6V$ の製品のみ。
- (*10) $V_{DF(T)} \leq 4.6V$ の製品のみ。
- (*11) XC6127C(CMOS 出力)のみ
- (*12) $V_{DF(T)} > 2.0V$ の製品のみ。
- (*13) $V_{DF(T)} > 3.0V$ の製品のみ。
- (*14) $V_{DF(T)} > 4.0V$ の製品のみ。
- (*15) $V_{DF(T)} > 5.0V$ の製品のみ。
- (*16) V_{IN} 立ち下げ時、 $V_{IN} = V_{DFH}$ から $V_{RESET} = V_{DFH} \times 0.45$ になるまでの時間。
- (*17) 各製品タイプでの詳細な値は検出遅延時間一覧表参照。
- (*18) V_{IN} 立ち上げ時、 $V_{IN} = V_{DFH} + V_{HYS}$ から $V_{RESET} = V_{DFH} \times 0.55$ になるまでの時間。
- (*19) 各製品タイプでの詳細な値は解除遅延時間一覧表参照。
- (*20) MRB 端子には V_{SS} より低い電圧を印加しないで下さい。

■電気的特性

設定電圧別一覧表 1

NOMINAL DETECT VOLTAGE (V)	DETECT VOLTAGE (V) E-1	
	V _{DFL} or V _{DFH}	
	MIN.	MAX.
V _{DF(T)}		
1.50	1.4880	1.5120
1.60	1.5872	1.6128
1.70	1.6864	1.7136
1.80	1.7856	1.8144
1.90	1.8848	1.9152
2.00	1.9840	2.0160
2.10	2.0832	2.1168
2.20	2.1824	2.2176
2.30	2.2816	2.3184
2.40	2.3808	2.4192
2.50	2.4800	2.5200
2.60	2.5792	2.6208
2.70	2.6784	2.7216
2.80	2.7776	2.8224
2.90	2.8768	2.9232
3.00	2.9760	3.0240
3.10	3.0752	3.1248
3.20	3.1744	3.2256
3.30	3.2736	3.3264
3.40	3.3728	3.4272
3.50	3.4720	3.5280
3.60	3.5712	3.6288
3.70	3.6704	3.7296
3.80	3.7696	3.8304
3.90	3.8688	3.9312
4.00	3.9680	4.0320

設定電圧別一覧表 2

NOMINAL DETECT VOLTAGE (V)	DETECT VOLTAGE (V) E-1	
	V _{DFL} or V _{DFH}	
	MIN.	MAX.
V _{DF(T)}		
4.10	4.0672	4.1328
4.20	4.1664	4.2336
4.30	4.2656	4.3344
4.40	4.3648	4.4352
4.50	4.4640	4.5360
4.60	4.5632	4.6368
4.70	4.6624	4.7376
4.80	4.7616	4.8384
4.90	4.8608	4.9392
5.00	4.9600	5.0400
5.10	5.0592	5.1408
5.20	5.1584	5.2416
5.30	5.2576	5.3424
5.40	5.3568	5.4432
5.50	5.4560	5.5440

■電気的特性

解除遅延時間一覧表

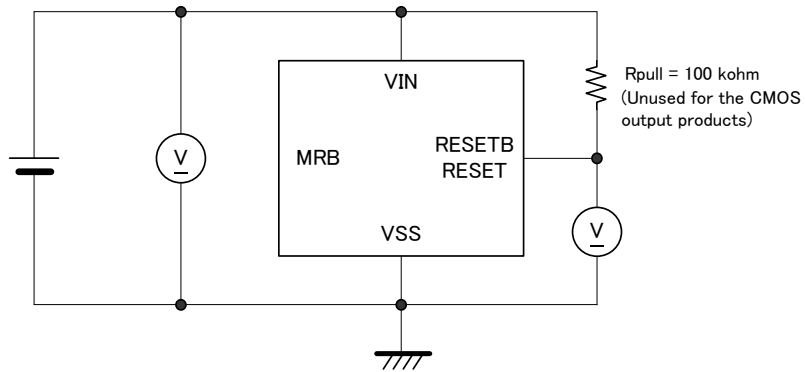
TYPE	RELEASE DELAY TIME (ms) E-2		
	t _{DR}		
	MIN.	TYP.	MAX.
XC6127CxxA / XC6127NxxA	42.5	50	57.5
XC6127CxxB / XC6127NxxB	85	100	115
XC6127CxxC / XC6127NxxC	170	200	230
XC6127CxxD / XC6127NxxD	340	400	460
XC6127CxxE / XC6127NxxE	680	800	920
XC6127CxxF / XC6127NxxF	42.5	50	57.5
XC6127CxxG / XC6127NxxG	85	100	115
XC6127CxxH / XC6127NxxH	170	200	230
XC6127CxxJ / XC6127NxxJ	340	400	460
XC6127CxxK / XC6127NxxK	680	800	920

検出遅延時間一覧表

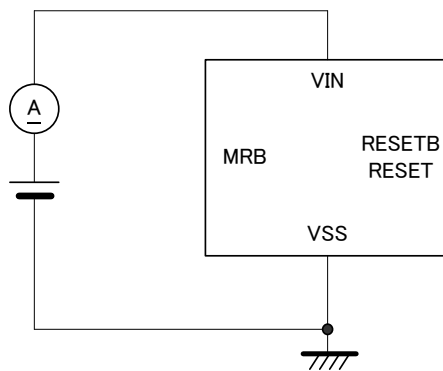
TYPE	DETECT DELAY TIME (μ s) E-3
	t _{DF}
	MAX.
XC6127CxxF/CxxG/CxxH/CxxJ/CxxK	100
XC6127NxxF/NxxG/NxxH/NxxJ/NxxK	200

■測定回路図

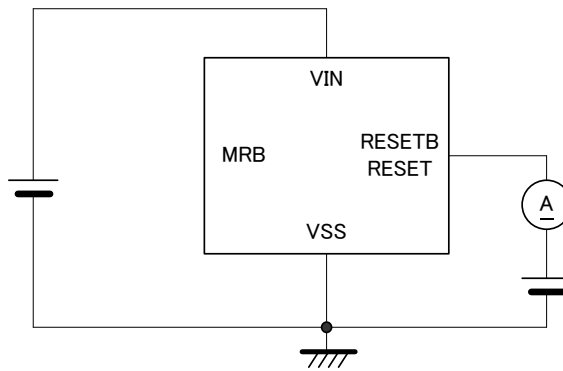
測定回路図①



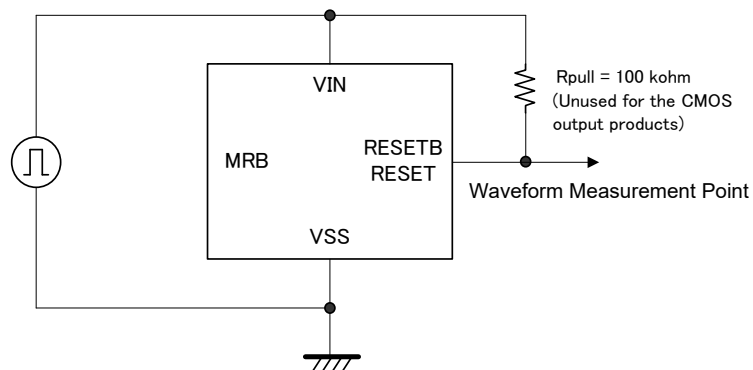
測定回路図②



測定回路図③

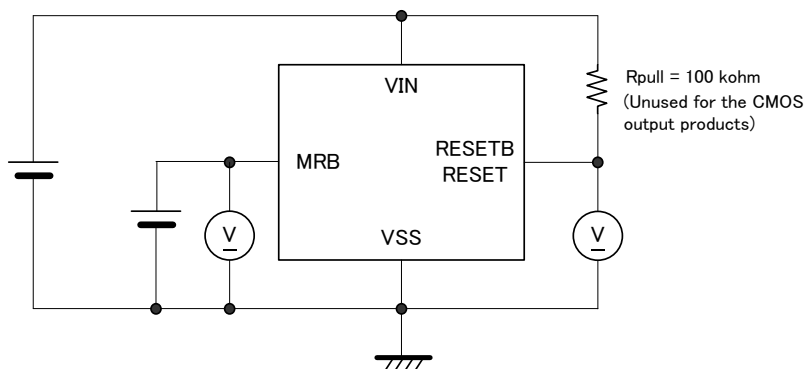


測定回路図④

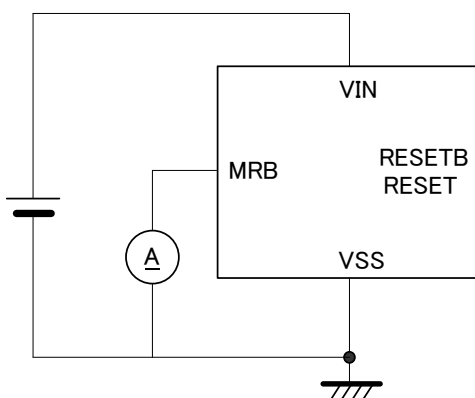


■測定回路図

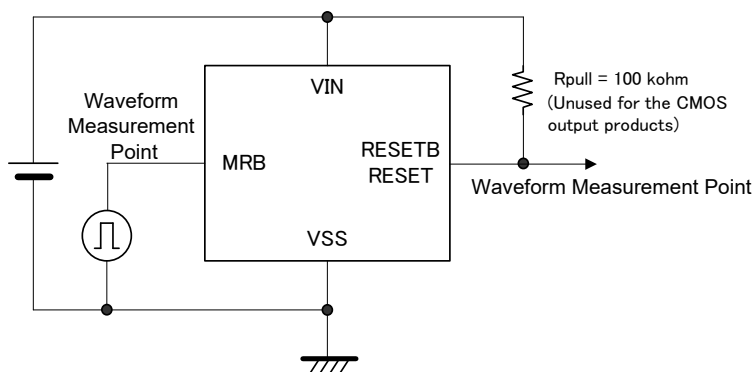
測定回路図⑤



測定回路図⑥



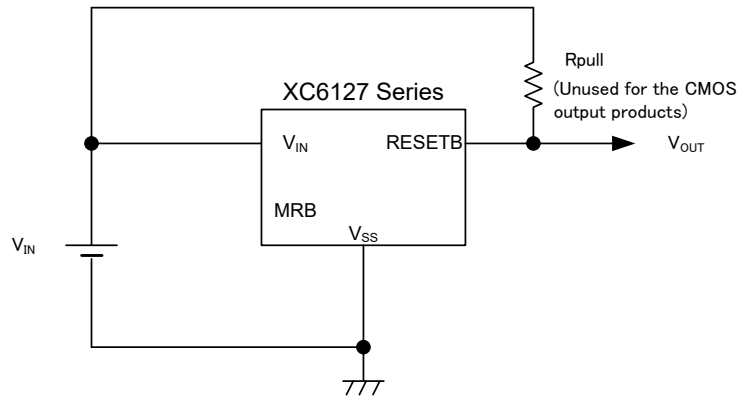
測定回路図⑦



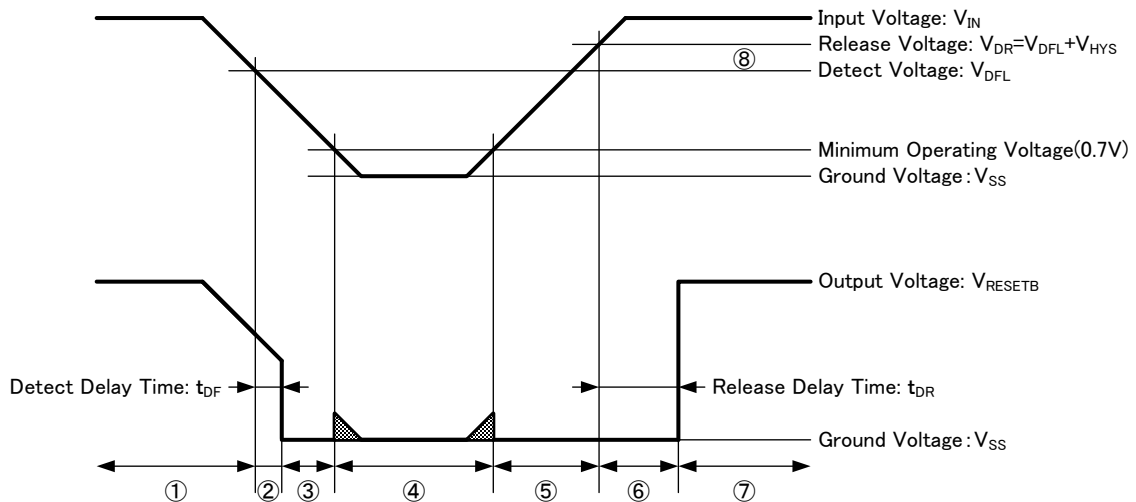
■動作説明

1) XC6127CxxA/CxxB/CxxC/CxxD/CxxE タイプ、XC6127NxxA/NxxB/NxxC/NxxD/NxxE タイプ(出力論理: Active Low 品)

動作説明回路図



タイミングチャート



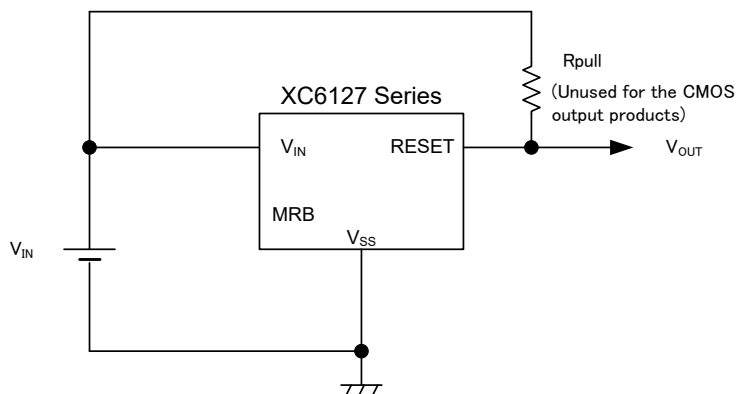
上記、動作説明回路図に示す MRB オープン時の回路動作はタイミングチャートを用いて説明します。

- ① 初期状態の入力電圧(V_{IN})は解除電圧(V_{DR})以上が印加されているものとし、 V_{IN} が徐々に低下するものとし、入力電圧(V_{IN})に検出電圧(V_{DFL})より高い電圧が印加される状態では、出力電圧(V_{RESETB})は入力電圧(V_{IN})が出力されます。
*N-ch オープンドレイン出力品の場合では RESETB 端子はハイインピーダンス状態となり、出力がプルアップされている場合は、出力電圧(V_{RESETB})はプルアップ電圧が出力されます。
- ②③ 入力電圧(V_{IN})が低下して検出電圧(V_{DFL})以下になってから検出遅延時間(t_{DF})経過後、出力電圧(V_{RESETB})はグラウンド電位(V_{SS})が出力されます。(検出状態)
*N-ch オープンドレイン出力品も同様です。
- ④ 入力電圧(V_{IN})がさらに低下し、最低動作電圧(0.7V)未満となった場合、出力は不定となります。
* N-ch オープンドレイン出力品で出力端子がプルアップされている場合の出力電圧(V_{RESETB})はプルアップ電圧が出力される場合があります。
- ⑤ 入力電圧(V_{IN})が最低動作電圧(0.7V)を超えて上昇し、解除電圧(V_{DR})になるまで、出力電圧(V_{RESETB})はグラウンド電位となります。
- ⑥ 入力電圧(V_{IN})が解除電圧(V_{DR})以上となってから解除遅延時間(t_{DR})が経過するまでは、遅延回路により出力電圧(V_{RESETB})はグラウンド電位を維持します。
- ⑦ 解除遅延時間(t_{DR})経過後、出力電圧(V_{RESETB})は入力電圧(V_{IN})が出力されます。(解除状態)
*N-ch オープンドレイン出力品の場合、①と同様に RESETB 端子はハイインピーダンス状態となり、出力がプルアップされている場合は、出力電圧(V_{RESETB})はプルアップ電圧が出力されます。
- ⑧ 解除電圧(V_{DR})と検出電圧(V_{DFL})の差がヒステリシス幅(V_{HYS})です。

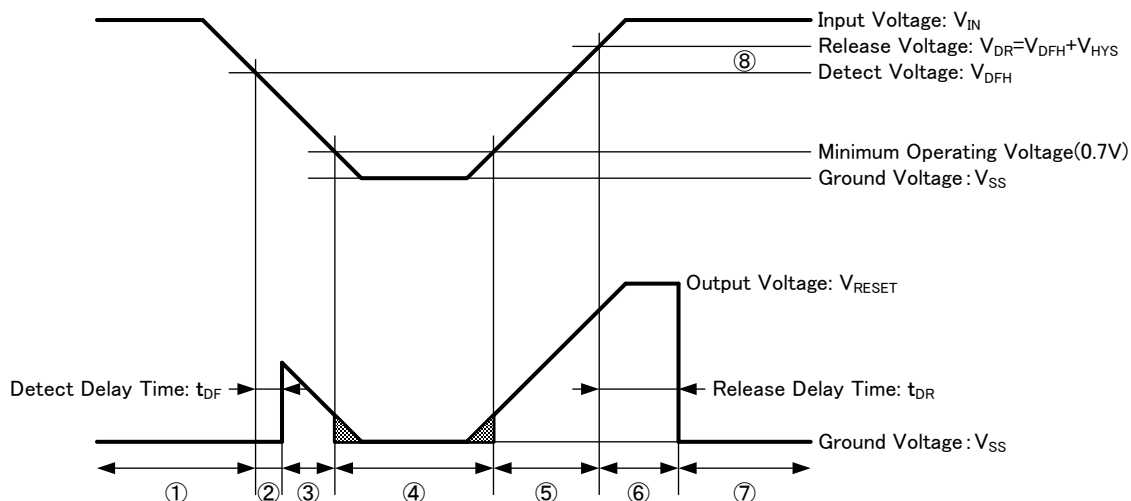
■動作説明 ($V_{IN}=V_{SEN}$ の場合)

2) XC6127CxxF/CxxG/CxxH/CxxJ/CxxK タイプ、XC6127NxxF/NxxG/NxxH/NxxJ/NxxK タイプ(出力論理: Active High 品)

動作説明回路図



タイミングチャート



上記、動作説明回路図に示す MRB オープン時の回路動作はタイミングチャートを用いて説明します。

- ① 初期状態の入力電圧(V_{IN})は解除電圧(V_{DR})以上が印加されているものとし、 V_{IN} が徐々に低下するものとし、
入力電圧(V_{IN})に検出電圧(V_{DFH})より高い電圧が印加される状態では、出力電圧(V_{RESET})はグランド電位(V_{SS})が出力されます。
*N-ch オープンドレイン出力品も同様です。
- ②③ 入力電圧(V_{IN})が低下して検出電圧(V_{DFH})以下になってから検出遅延時間(t_{DF})経過後、出力電圧(V_{RESET})は入力電圧(V_{IN})が出力されます。(検出状態)
* N-ch オープンドレイン出力品の場合では $RESET$ 端子はハイインピーダンス状態となり、出力がプルアップされている場合は、出力電圧(V_{RESET})はプルアップ電圧が出力されます。
- ④ 入力電圧(V_{IN})がさらに低下し、最低動作電圧(0.7V)未満となった場合、出力は不定となります。
- ⑤ 入力電圧(V_{IN})が最低動作電圧(0.7V)を超えて上昇し、解除電圧(V_{DR})になるまで、出力電圧(V_{RESET})は V_{IN} 電位となります。
*N-ch オープンドレイン出力品の場合、 $RESET$ 端子はハイインピーダンス状態となり、出力がプルアップされている場合は、出力電圧(V_{RESET})はプルアップ電圧が出力されます。
- ⑥ 入力電圧(V_{IN})が解除電圧(V_{DR})以上となったから解除遅延時間(t_{DR})が経過するまでは、遅延回路により出力電圧(V_{RESET})は V_{IN} 電位を維持します。
- ⑦ 解除遅延時間(t_{DR})経過後、出力電圧(V_{RESET})はグランド電位(V_{SS})が出力されます。(解除状態)
- ⑧ 解除電圧(V_{DR})と検出電圧(V_{DFH})の差がヒステリシス幅(V_{HYS})です。

■動作説明

3. MRB 端子

MRB 端子への入力信号によって強制的に出力端子の信号を検出状態にすることが出来ます。
MRB 信号入力時の回路動作はタイミングチャートを用いて説明します。

入力電圧 V_{IN} に V_{DR} 以上の電圧が印加された状態で MRB 入力電圧 (V_{MRB}) に H レベル (V_{MRH}) → L レベル (V_{MRL}) 以下の信号が入力された場合、出力端子は解除状態^{(*)1} → 検出状態^{(*)2} の信号を出力します。

その状態から MRB 入力電圧 (V_{MRB}) が L レベル (V_{MRL}) → H レベル (V_{MRH}) に達してからは解除遅延時間 (t_{DR}) の間、出力端子は検出状態を維持し解除遅延時間 (t_{DR}) 経過後、解除状態の信号を出力します。

(*)1 製品タイプにより解除状態での出力電圧は下記の電圧となります。

XC6127xxxA/xxxB/xxxC/xxxD/xxxE タイプ (出力論理: Active Low 品) : 入力電圧 (V_{IN})^{(*)3}

XC6127xxxF/xxxG/xxxH/xxxJ/xxxK タイプ (出力論理: Active High 品) : グランド電位 (V_{SS})

(*)2 製品タイプにより検出状態での出力電圧は下記の電圧となります。

XC6127xxxA/xxxB/xxxC/xxxD/xxxE タイプ (出力論理: Active Low 品) : グランド電位 (V_{SS})

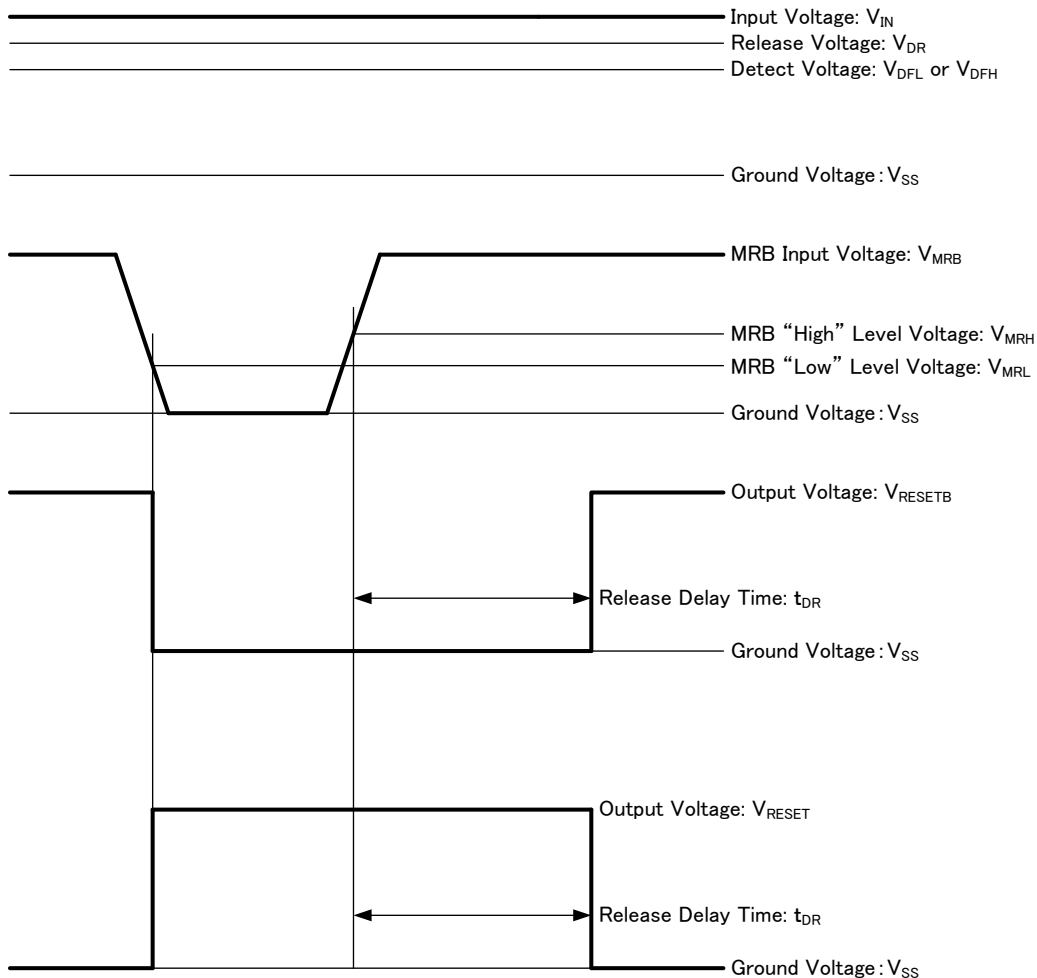
XC6127xxxF/xxxG/xxxH/xxxJ/xxxK タイプ (出力論理: Active High 品) : 入力電圧 (V_{IN})^{(*)3}

(*)3 N-ch オープンドレイン出力品の場合で出力がプルアップされている場合は、プルアップ電圧となります。

(*)4 MRB 端子と V_{IN} 端子の間には pull-up 抵抗 (R_{MRB}) が内蔵されていますので MRB 端子に電圧が印加された場合には V_{IN} 端子から MRB 端子に電流が流れます。

(*)5 MRB 端子には $V_{SS} \sim 6.0V$ の範囲の電圧を入力してご使用下さい。

タイミングチャート



■使用上の注意

1. 一時的、過渡的な電圧降下および電圧上昇等の現象について。
絶対最大定格を超える場合には、劣化または破壊する可能性があります。
2. 入力電圧が急峻な変動をする場合や入力電圧が周期的な変動を繰り返す条件下では誤動作を起こす可能性がありますのでご注意ください。
3. V_{IN} 端子と電源入力 V_{DD} の間に抵抗 R_{IN} を接続すると、内部回路の貫通電流と R_{IN} による電圧降下で解除動作時に発振する場合がありますのでご注意ください。CMOS 出力品では R_{IN} と貫通電流の影響により解除/検出動作に関わらず発振する場合がありますので R_{IN} を接続して使用しないで下さい。
4. N-ch オープンドレイン出力の時、出力端子に接続するプルアップ抵抗より検出時の出力電圧が決まります。以下の事柄を参照して抵抗値を選択して下さい。

XC6127NxxA/NxxB/NxxC/NxxD/NxxE タイプ(出力論理:Active Low 品)

検出時: $V_{RESETB} = (V_{pull-Up}) / (1 + R_{pull} / R_{ON})$

$V_{pull-Up}$: プルアップ先の電圧

$R_{ON}^{(1)}$: Nch ドライバの ON 抵抗(電気的特性より、 V_{RESETB} / I_{RBOU1} から算出)⁽³⁾

計算例)

$V_{IN} = 2.0V$ 時⁽²⁾ $R_{ON} = 0.5 / 4.4 \times 10^{-3} \approx 114\Omega$ (MAX.)となり、 $V_{pull-Up}$ が $3.0V$ で検出時の V_{RESETB} 電圧を $0.1V$ 以下にしたい場合、

$$R_{pull} = (V_{pull-Up} / V_{RESETB-1}) \times R_{ON} = (3 / 0.1 - 1) \times 114 \approx 3.3k\Omega \text{ になるため}$$

上記の条件で検出時の出力電圧を $0.1V$ 以下にするためにはプルアップ抵抗を $3.3k\Omega$ 以上にする必要があります。

⁽¹⁾ V_{IN} が小さいほど R_{ON} は大きくなりますのでご注意ください。

⁽²⁾ V_{IN} の選択はご使用になる入力電圧の範囲で最低の値で計算してください。

⁽³⁾ 電気的特性で規定される I_{RBOU1} は $T_a = 25^\circ C$ での値となります。 I_{RBOU1} は周囲温度により変化します。

周囲温度を考慮する場合のプルアップ抵抗値については弊社営業へ問い合わせ下さい。

解除時: $V_{RESETB} = (V_{pull-Up}) / (1 + R_{pull} / R_{OFF})$

$V_{pull-Up}$: プルアップ先の電圧

R_{OFF} : Nch ドライバの OFF 時抵抗値 $40M\Omega$ (MIN.) (電気的特性より、 V_{RESETB} / I_{LEAK} から算出)

計算例)

$V_{pull-Up}$ が $6.0V$ で V_{RESETB} を $5.99V$ 以上にした場合

$$R_{pull} = (V_{pull-Up} / V_{RESETB-1}) \times R_{OFF} = (6 / 5.99 - 1) \times 40 \times 10^6 \approx 66k\Omega \text{ になるため}$$

上記の条件で解除時の出力電圧を $5.99V$ 以上にするためにはプルアップ抵抗を $66k\Omega$ 以下にする必要があります。

XC6127NxxF/NxxG/NxxH/NxxJ/NxxK タイプ(出力論理:Active High 品)

検出時: $V_{RESET} = (V_{pull-Up}) / (1 + R_{pull} / R_{OFF})$

$V_{pull-Up}$: プルアップ先の電圧

R_{OFF} : Nch ドライバの OFF 時抵抗値 $40M\Omega$ (MIN.) (電気的特性より、 V_{RESET} / I_{LEAK} から算出)

計算例)

$V_{pull-Up}$ が $6.0V$ で V_{RESET} を $5.99V$ 以上にした場合

$$R_{pull} = (V_{pull-Up} / V_{RESET-1}) \times R_{OFF} = (6 / 5.99 - 1) \times 40 \times 10^6 \approx 66k\Omega \text{ になるため}$$

上記の条件で検出時の出力電圧を $5.99V$ 以上にするためにはプルアップ抵抗を $66k\Omega$ 以下にする必要があります。

解除時: $V_{RESET} = (V_{pull-Up}) / (1 + R_{pull} / R_{ON})$

$V_{pull-Up}$: プルアップ先の電圧

$R_{ON}^{(1)}$: Nch ドライバの ON 抵抗 (電気的特性より、 V_{RESET} / I_{ROUT1} から算出)⁽³⁾

計算例)

$V_{IN} = 2.0V$ 時⁽²⁾ $R_{ON} = 0.5 / 4.4 \times 10^{-3} \approx 114\Omega$ (MAX.)となり、 $V_{pull-Up}$ が $3.0V$ で検出時の V_{RESET} 電圧を $0.1V$ 以下にしたい場合、

$$R_{pull} = (V_{pull-Up} / V_{RESET-1}) \times R_{ON} = (3 / 0.1 - 1) \times 114 \approx 3.3k\Omega \text{ になるため}$$

上記の条件で解除時の出力電圧を $0.1V$ 以下にするためにはプルアップ抵抗を $3.3k\Omega$ 以上にする必要があります。

⁽¹⁾ V_{IN} が小さいほど R_{ON} は大きくなりますのでご注意ください。

⁽²⁾ V_{IN} の選択はご使用になる入力電圧の範囲で最低の値で計算してください。

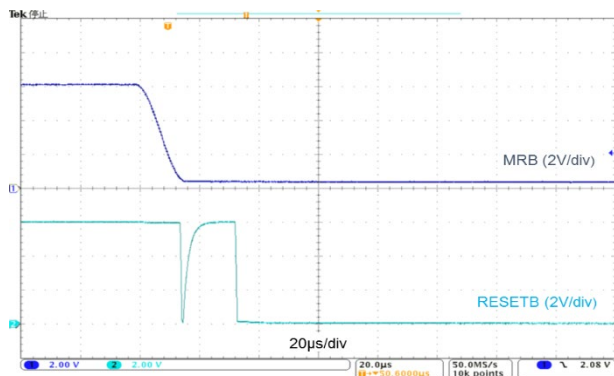
⁽³⁾ 電気的特性で規定される I_{ROUT1} は $T_a = 25^\circ C$ での値となります。 I_{ROUT1} は周囲温度により変化します。

周囲温度を考慮する場合のプルアップ抵抗値については弊社営業へ問い合わせ下さい。

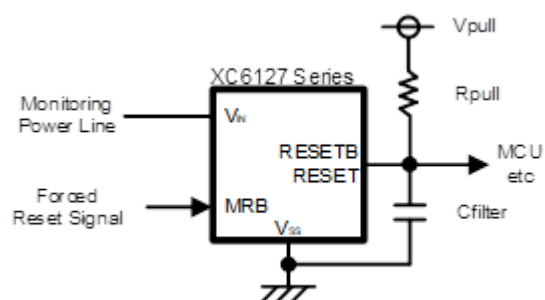
■使用上の注意

5. MRB 端子への入力信号によって強制的に検出状態にした場合、出力端子が検出信号を定常的に出力するまでの期間内に、誤って出力に検出信号をパルス出力する場合があります。(下図参照)

上記対策を行う場合は、出力端子に出力容量を接続して出力信号を平滑化し対策してください。
出力容量(Cfilter)は $0.1 \mu F$ 以上を接続してください。



出力信号 誤出力例 (Active Low 品)

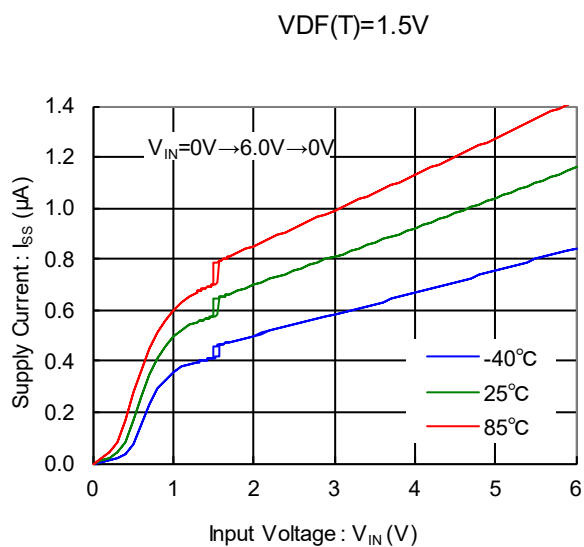


対策回路例 (Nch open drain)

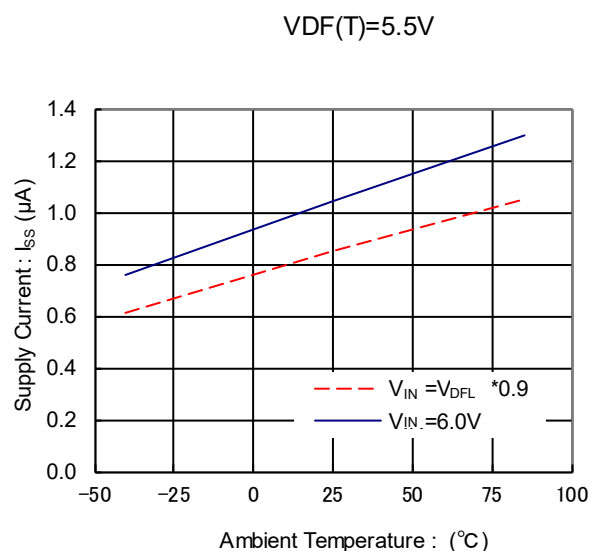
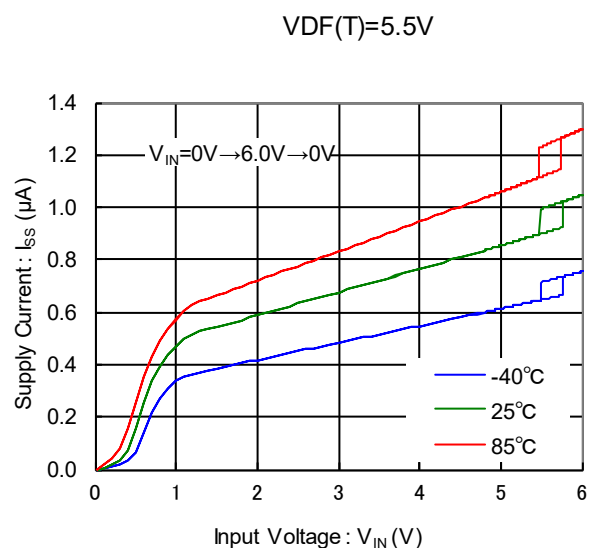
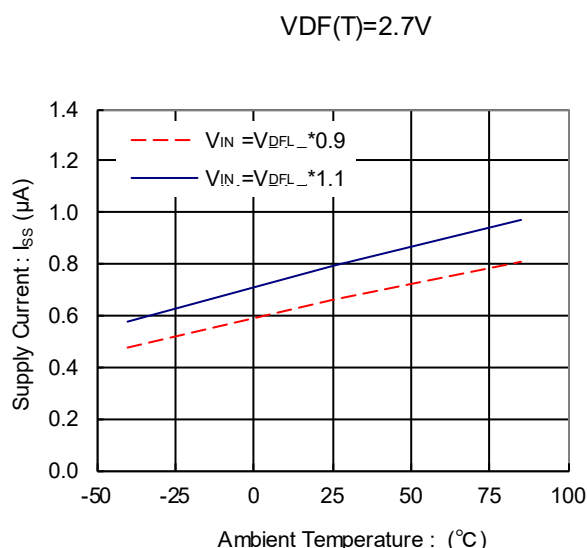
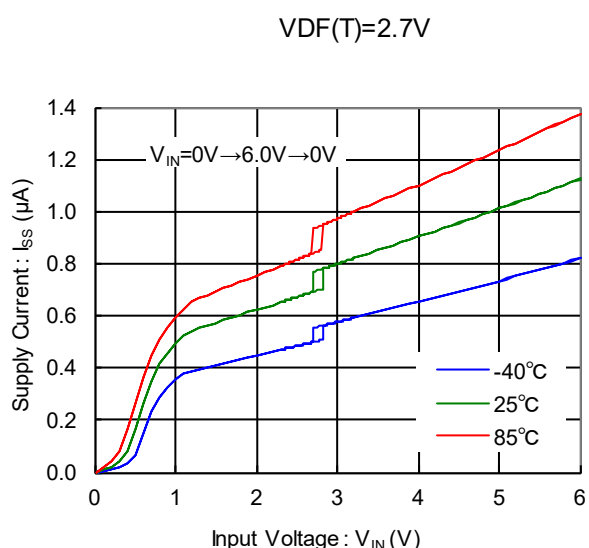
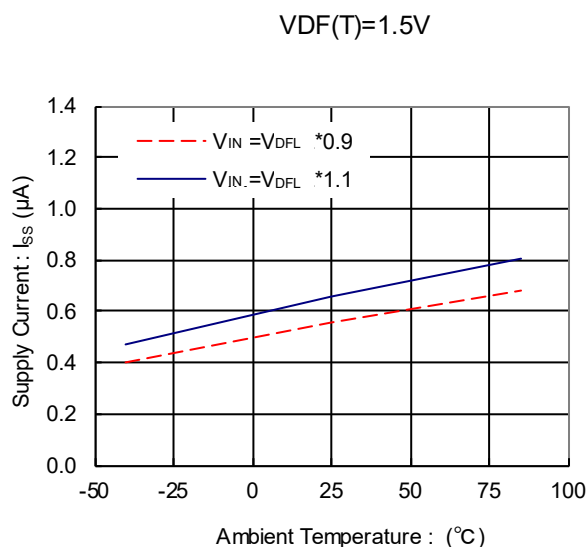
6. 当社では製品の改善、信頼性の向上に努めております。しかしながら、万が一のためにフェールセーフとなる設計およびエージング処理など、装置やシステム上で十分な安全設計をお願いします。

■ 特性例

(1) Supply Current vs. Input Voltage

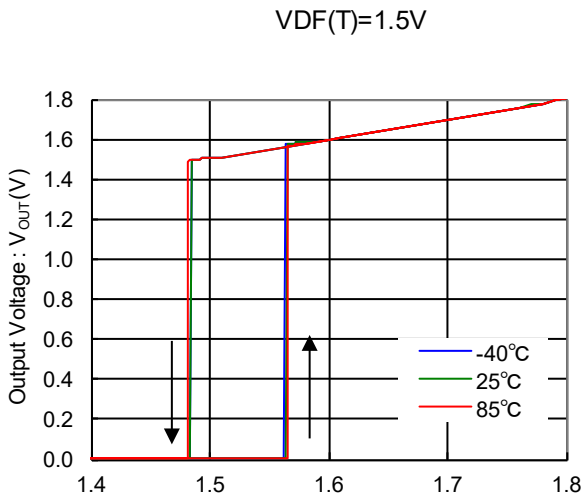


(2) Supply Current vs. Ambient Temperature

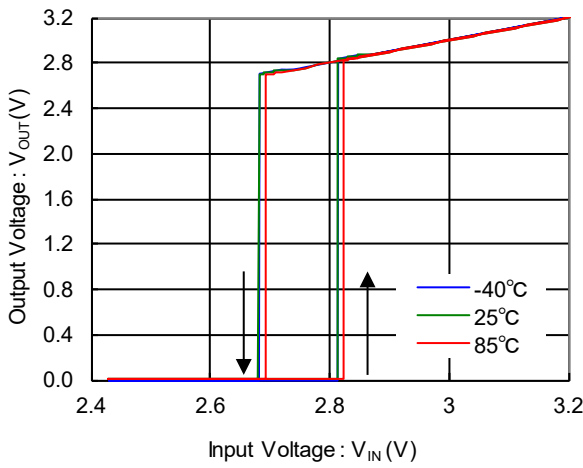


■ 特性例

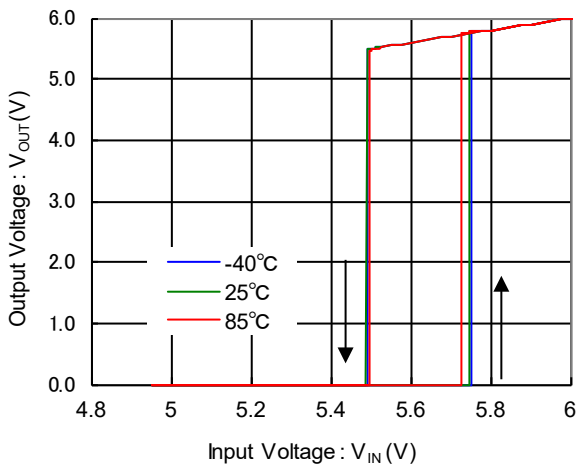
(3) Output Voltage vs. Input Voltage₁



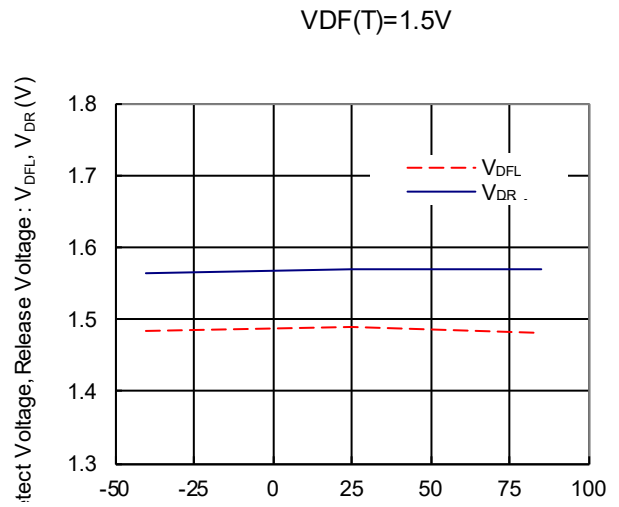
VDF(T)=2.7V



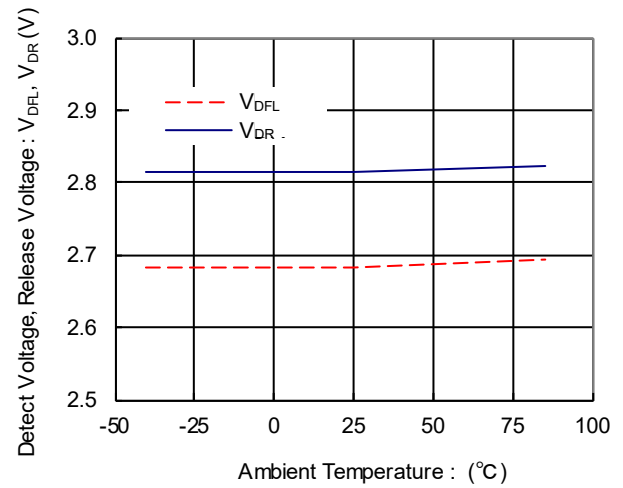
VDF(T)=5.5V



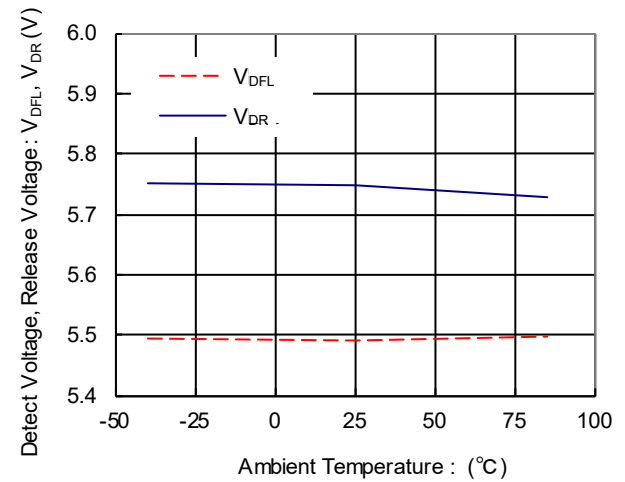
(4) Detect Voltage, Release Voltage vs. Ambient Temperature



VDF(T)=2.7V



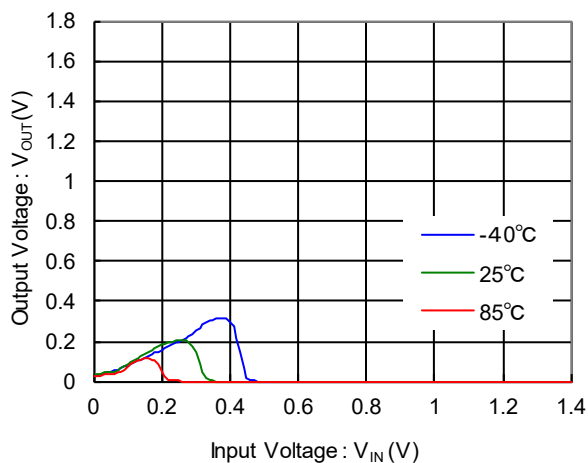
VDF(T)=5.5V



■ 特性例

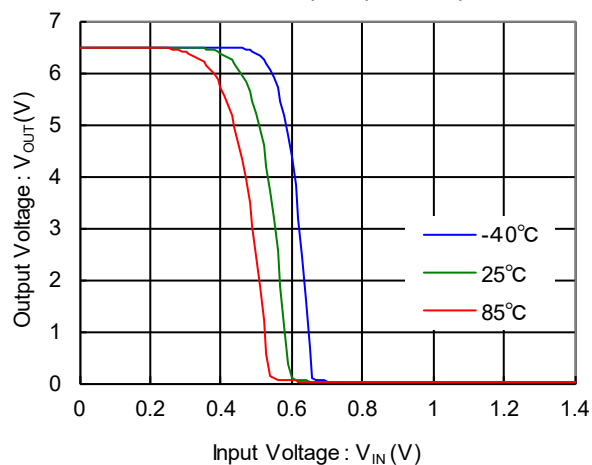
(5) Output Voltage vs. Input Voltage2

CMOS Output



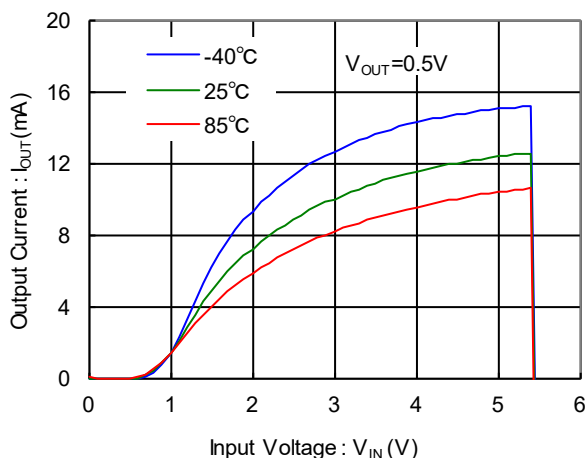
N-ch Open Drain Output

$V_{pull-Up}=6.5V, R_{pull}=100k\Omega$



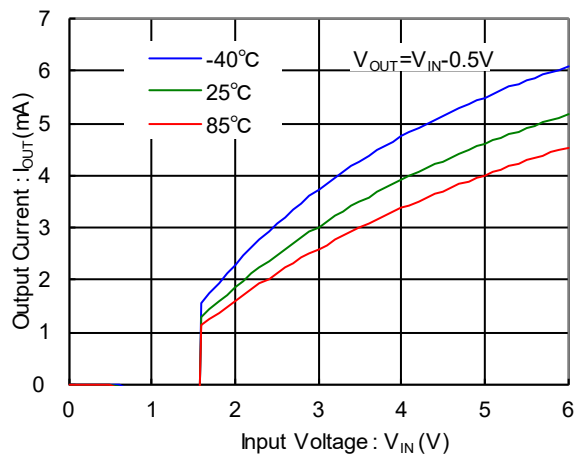
(6) Output Current (Nch Driver) vs. Input Voltage

$V_{DF}(T)=5.5V$



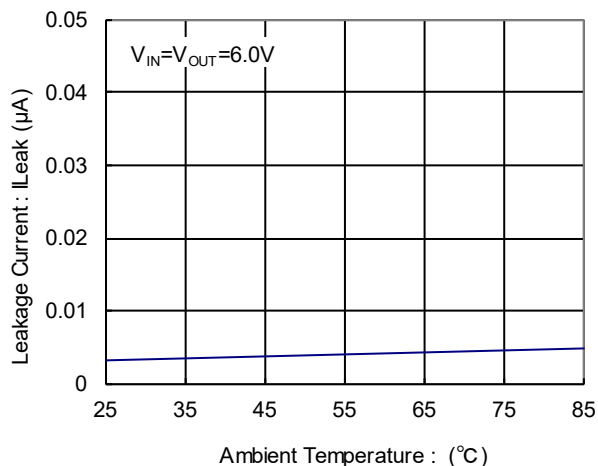
(7) Output Current (Pch Driver) vs. Input Voltage

$V_{DF}(T)=1.5V$



(8) Leakage Current vs. Ambient temperature

N-ch Open Drain Output



■ パッケージインフォメーション

XC6127 シリーズ

最新のパッケージ情報については www.torex.co.jp/technical-support/packages/ をご覧ください。

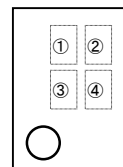
PACKAGE	OUTLINE / LAND PATTERN	THERMAL CHARACTERISTICS	
SOT-25	SOT-25 PKG	Standard Board	SOT-25 Power Dissipation
		JESD51-7 Board	
SSOT-24	SSOT-24 PKG	Standard Board	SSOT-24 Power Dissipation
		JESD51-7 Board	
USPN-4	USPN-4 PKG	Standard Board	USPN-4 Power Dissipation

■マーキング

●USPN-4

① 製品シリーズと出力形態を表す

シンボル	出力形態	品名表記例
F	CMOS	XC6127C****-G
H	Nch	XC6127N****-G



② 検出電圧を表す

シンボル	検出電圧(V)		シンボル	検出電圧(V)		シンボル	検出電圧(V)	
A	1.5	1.6	K	2.9	3.0	T	4.3	4.4
B	1.7	1.8	L	3.1	3.2	U	4.5	4.6
C	1.9	2.0	M	3.3	3.4	V	4.7	4.8
D	2.1	2.2	N	3.5	3.6	X	4.9	5.0
E	2.3	2.4	P	3.7	3.8	Y	5.1	5.2
F	2.5	2.6	R	3.9	4.0	Z	5.3	5.4
H	2.7	2.8	S	4.1	4.2	0	5.5	-

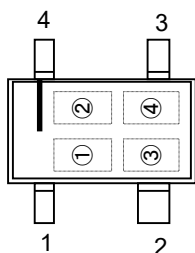
③ 検出電圧範囲と解除遅延時間/検出論理を表す。

シンボル	検出電圧[V]	解除遅延時間/検出論理	品名表記例	
A	奇数	50ms/Low	XC6127*15A**-G ~ XC6127*55A**-G	
B		100ms/Low	XC6127*15B**-G ~ XC6127*55B**-G	
C		200ms/Low	XC6127*15C**-G ~ XC6127*55C**-G	
D		400ms/Low	XC6127*15D**-G ~ XC6127*55D**-G	
E		800ms/Low	XC6127*15E**-G ~ XC6127*55E**-G	
F		50ms/High	XC6127*15F**-G ~ XC6127*55F**-G	
H		100ms/High	XC6127*15G**-G ~ XC6127*55G**-G	
K		200ms/High	XC6127*15H**-G ~ XC6127*55H**-G	
L		400ms/High	XC6127*15J**-G ~ XC6127*55J**-G	
M		800ms/High	XC6127*15K**-G ~ XC6127*55K**-G	
N		偶数	50ms/Low	XC6127*16A**-G ~ XC6127*54A**-G
P			100ms/Low	XC6127*16B**-G ~ XC6127*54B**-G
R			200ms/Low	XC6127*16C**-G ~ XC6127*54C**-G
S			400ms/Low	XC6127*16D**-G ~ XC6127*54D**-G
T	800ms/Low		XC6127*16E**-G ~ XC6127*54E**-G	
U	50ms/High		XC6127*16F**-G ~ XC6127*54F**-G	
V	100ms/High		XC6127*16G**-G ~ XC6127*54G**-G	
X	200ms/High		XC6127*16H**-G ~ XC6127*54H**-G	
Y	400ms/High		XC6127*16J**-G ~ XC6127*54J**-G	
Z	800ms/High		XC6127*16K**-G ~ XC6127*54K**-G	

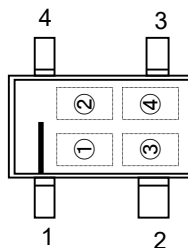
④ 製造ロットを表す。0~9, A~Zを繰り返す。
(但し、G, I, J, O, Q, Wは除く。)

■マーキング

●SSOT-24



SSOT24(方向上バー付きタイプ)



SSOT24(方向下バー付きタイプ)

①-1 製品シリーズを表す。検出電圧範囲、出力形態を表す。

シンボル	出力形態	検出電圧[V]	解除遅延時間/検出論理	品名表記例
5	CMOS	奇数	50ms/Low	XC6127C15A**-G ~ XC6127C55A**-G
6			100ms/Low	XC6127C15B**-G ~ XC6127C55B**-G
7			200ms/Low	XC6127C15C**-G ~ XC6127C55C**-G
8			400ms/Low	XC6127C15D**-G ~ XC6127C55D**-G
9			800ms/Low	XC6127C15E**-G ~ XC6127C55E**-G
A			50ms/High	XC6127C15F**-G ~ XC6127C55F**-G
B			100ms/High	XC6127C15G**-G ~ XC6127C55G**-G
C			200ms/High	XC6127C15H**-G ~ XC6127C55H**-G
D			400ms/High	XC6127C15J**-G ~ XC6127C55J**-G
E			800ms/High	XC6127C15K**-G ~ XC6127C55K**-G
F		偶数	50ms/Low	XC6127C16A**-G ~ XC6127C54A**-G
H			100ms/Low	XC6127C16B**-G ~ XC6127C54B**-G
K			200ms/Low	XC6127C16C**-G ~ XC6127C54C**-G
N			400ms/Low	XC6127C16D**-G ~ XC6127C54D**-G
P			800ms/Low	XC6127C16E**-G ~ XC6127C54E**-G
R			50ms/High	XC6127C16F**-G ~ XC6127C54F**-G
S			100ms/High	XC6127C16G**-G ~ XC6127C54G**-G
T			200ms/High	XC6127C16H**-G ~ XC6127C54H**-G
U			400ms/High	XC6127C16J**-G ~ XC6127C54J**-G
V			800ms /Low	XC6127C16K**-G ~ XC6127C54K**-G

※CMOS 品は、上方向バー仕様とする。

■マーキング

①-2 製品シリーズを表す。検出電圧範囲、出力形態を表す。

シンボル	出力形態	検出電圧[V]	解除遅延時間/検出論理	品名表記例
0	Nch	奇数	50ms/Low	XC6127N15A**-G ~ XC6127N55A**-G
1			100ms/Low	XC6127N15B**-G ~ XC6127N55B**-G
2			200ms/Low	XC6127N15C**-G ~ XC6127N55C**-G
3			400ms/Low	XC6127N15D**-G ~ XC6127N55D**-G
4			800ms/Low	XC6127N15E**-G ~ XC6127N55E**-G
5			50ms/High	XC6127N15F**-G ~ XC6127N55F**-G
6			100ms/High	XC6127N15G**-G ~ XC6127N55G**-G
7			200ms/High	XC6127N15H**-G ~ XC6127N55H**-G
8			400ms/High	XC6127N15J**-G ~ XC6127N55J**-G
9			800ms/High	XC6127N15K**-G ~ XC6127N55K**-G
A		偶数	50ms/Low	XC6127N16A**-G ~ XC6127N54A**-G
B			100ms/Low	XC6127N16B**-G ~ XC6127N54B**-G
C			200ms/Low	XC6127N16C**-G ~ XC6127N54C**-G
D			400ms/Low	XC6127N16D**-G ~ XC6127N54D**-G
E			800ms/Low	XC6127N16E**-G ~ XC6127N54E**-G
F			50ms/High	XC6127N16F**-G ~ XC6127N54F**-G
H			100ms/High	XC6127N16G**-G ~ XC6127N54G**-G
K			200ms/High	XC6127N16H**-G ~ XC6127N54H**-G
L			400ms/High	XC6127N16J**-G ~ XC6127N54J**-G
M			800ms/High	XC6127N16K**-G ~ XC6127N54K**-G

※Nch 品は、下方向バー仕様とする。

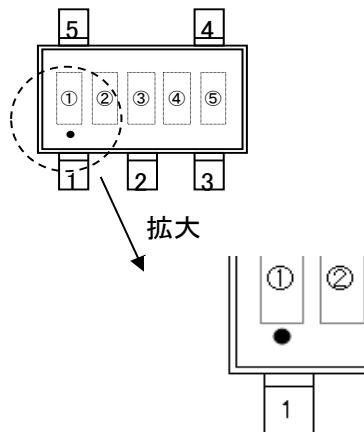
② 検出電圧を表す

シンボル	検出電圧(V)		シンボル	検出電圧(V)		シンボル	検出電圧(V)	
A	1.5	1.6	K	2.9	3.0	T	4.3	4.4
B	1.7	1.8	L	3.1	3.2	U	4.5	4.6
C	1.9	2.0	M	3.3	3.4	V	4.7	4.8
D	2.1	2.2	N	3.5	3.6	X	4.9	5.0
E	2.3	2.4	P	3.7	3.8	Y	5.1	5.2
F	2.5	2.6	R	3.9	4.0	Z	5.3	5.4
H	2.7	2.8	S	4.1	4.2	0	5.5	-

③④ 製造ロットを表す。01~09, 0A~0Z, 11~9Z, A1~A9, AA~AZ, B1~ZZ を繰り返す。
(但し、G, I, J, O, Q, W は除く。反転文字は使用しない。)

■マーキング

●SOT-25



① 製品シリーズと出力形態を表す

シンボル	出力形態	品名表記例
5	CMOS	XC6127C****-G
6	Nch	XC6127N****-G

② 検出電圧を表す

シンボル	検出電圧(V)		シンボル	検出電圧(V)		シンボル	検出電圧(V)	
A	1.5	1.6	K	2.9	3.0	T	4.3	4.4
B	1.7	1.8	L	3.1	3.2	U	4.5	4.6
C	1.9	2.0	M	3.3	3.4	V	4.7	4.8
D	2.1	2.2	N	3.5	3.6	X	4.9	5.0
E	2.3	2.4	P	3.7	3.8	Y	5.1	5.2
F	2.5	2.6	R	3.9	4.0	Z	5.3	5.4
H	2.7	2.8	S	4.1	4.2	0	5.5	-

③ 検出電圧範囲と解除遅延時間/検出論理を表す。

シンボル	検出電圧[V]	解除遅延時間/検出論理	品名表記例
A	奇数	50ms/Low	XC6127*15A**-G ~ XC6127*55A**-G
B		100ms/Low	XC6127*15B**-G ~ XC6127*55B**-G
C		200ms/Low	XC6127*15C**-G ~ XC6127*55C**-G
D		400ms/Low	XC6127*15D**-G ~ XC6127*55D**-G
E		800ms/Low	XC6127*15E**-G ~ XC6127*55E**-G
F		50ms/High	XC6127*15F**-G ~ XC6127*55F**-G
H		100ms/High	XC6127*15G**-G ~ XC6127*55G**-G
K		200ms/High	XC6127*15H**-G ~ XC6127*55H**-G
L		400ms/High	XC6127*15J**-G ~ XC6127*55J**-G
M		800ms/High	XC6127*15K**-G ~ XC6127*55K**-G
N	偶数	50ms/Low	XC6127*16A**-G ~ XC6127*54A**-G
P		100ms/Low	XC6127*16B**-G ~ XC6127*54B**-G
R		200ms/Low	XC6127*16C**-G ~ XC6127*54C**-G
S		400ms/Low	XC6127*16D**-G ~ XC6127*54D**-G
T		800ms/Low	XC6127*16E**-G ~ XC6127*54E**-G
U		50ms/High	XC6127*16F**-G ~ XC6127*54F**-G
V		100ms/High	XC6127*16G**-G ~ XC6127*54G**-G
X		200ms/High	XC6127*16H**-G ~ XC6127*54H**-G
Y		400ms/High	XC6127*16J**-G ~ XC6127*54J**-G
Z		800ms/High	XC6127*16K**-G ~ XC6127*54K**-G

④⑤ 製造ロットを表す。01~09, 0A~0Z, 11~9Z, A1~A9, AA~AZ, B1~ZZ を繰り返す。
(但し、G, I, J, O, Q, W は除く。反転文字は使用しない。)

1. 本データシートに記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせ下さい。
2. 本データシートに記載された内容は、製品の代表的動作及び特性を説明するものでありそれらの使用に関連して発生した第三者の知的財産権の侵害などに関し当社は一切その責任を負いません。又その使用に際して当社及び第三者の知的財産権の実施許諾を行うものではありません。
3. 本データシートに記載された製品或いは内容の情報を海外へ持ち出される際には、「外国為替及び外国貿易法」その他適用がある輸出関連法令を遵守し、必要な手続きを行って下さい。
4. 本製品は、1)原子力制御機器、2)航空宇宙機器、3)医療機器、4)車両・その他輸送機器、5)各種安全装置及び燃焼制御装置等々のように、その機器が生命、身体、財産等へ重大な損害を及ぼす可能性があるような非常に高い信頼性を要求される用途に使用されることを意図しておりません。これらの用途への使用は当社の事前の書面による承諾なしに使用しないで下さい。
5. 当社は製品の品質及び信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障のために生じる人身事故、財産への損害を防ぐためにも設計上のフェールセーフ、冗長設計及び延焼対策にご留意をお願いします。
6. 本データシートに記載された製品には耐放射線設計はなされていません。
7. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承下さい。
8. 本データシートに記載された内容を当社の事前の書面による承諾なしに転載、複製することは、固くお断りします。

トレックス・セミコンダクター株式会社