

XC9515 シリーズ

同期整流降圧 DC/DC コンバータ × 2 + VD

■概要

XC9515シリーズは、2CH同期整流降圧DC-DCと遅延付VDの構成になります。DC-DCは、 0.35Ω (TYP.) PchドライバTr、および 0.35Ω (TYP.) Nch同期整流スイッチTrを内蔵した降圧同期整流DC/DCコンバータです。内蔵Trのオン抵抗を小さくすることにより最大800mAまで高効率で安定した電流を供給することが出来ます。

スイッチング周波数は1MHzと高いので、小型のインダクタを選択可能です。

UVLO (Under Voltage Lock Out) 機能を内蔵しており、入力電圧1.8V以下 (XC9515Aは2.7V以下) では内部ドライバTrを強制的にオフさせます。

ボルテージディテクタを内蔵し、外付けコンデンサにより任意の遅延時間設定が可能となっています。また、マニュアルリセット機能付きで任意のタイミングでリセット信号を出力します。

■用途

- DVD
- BD
- 液晶 TV、液晶モジュール
- MFP (複合機)
- Photo Printer
- Set Top Box

■特長

DC/DC

- 入力電圧範囲 : 2.5V ~ 5.5V
- 出力電圧 : $V_{OUT1} = 1.2V \sim 4.0V$
 $V_{OUT2} = 1.2V \sim 4.0V$
(精度 $\pm 2\%$)
- 発振周波数 : 1MHz
(設定周波数精度 $\pm 15\%$)
- 高効率 : 95% ($V_{IN} = 5V, V_{OUT} = 3.3V$)
- 出力電流 : 800mA
- 制御方式 : PWM 固定制御
- 保護回路 : サーマルシャットダウン
積分ラッチ方式 (過電流制限)
短絡保護

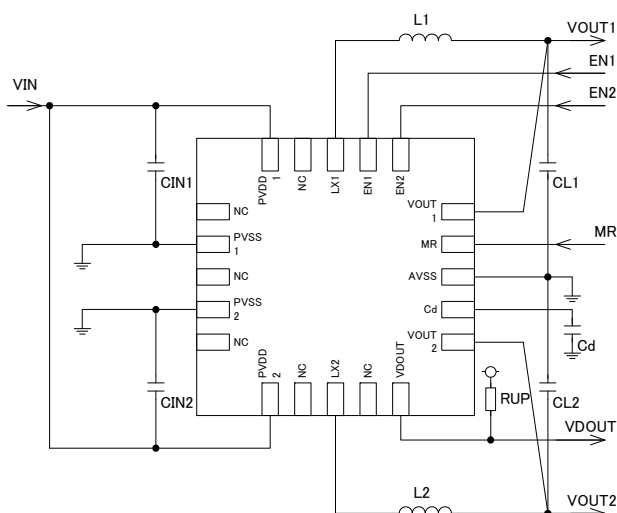
セラミックコンデンサ対応

- パッケージ : QFN-20

VD

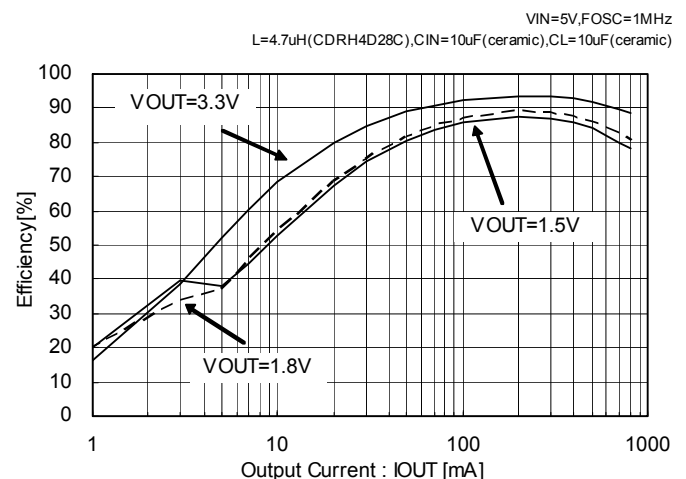
- 検出電圧範囲 : 2.0 ~ 5.5V (精度 $\pm 2\%$)
- 遅延時間設定可能 : 173ms ($C_d = 0.1\mu F$ 接続時)
- 出力形態 : Nch オープンドレイン出力
- 環境への配慮 : EU RoHS 指令対応、鉛フリー

■代表標準回路

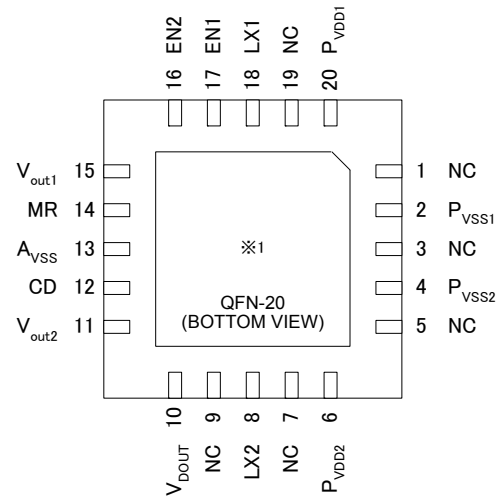


■代表特性例

Efficiency vs. Output Current



■ 端子配列



■ 端子説明

QFN-20

端子番号	端子名	機能	端子番号	端子名	機能
1	NC	未使用	11	V _{OUT2}	出力電圧センス端子 2
2	P_V _{SS1}	パワーグランド端子 1	12	CD	ディレイコンデンサ接続端子
3	NC	未使用	13	A_V _{SS}	アナロググランド端子
4	P_V _{SS2}	パワーグランド端子 2	14	MR	マニュアルリセット端子
5	NC	未使用	15	V _{OUT1}	出力電圧センス端子 1
6	P_V _{DD2}	電源端子 2	16	EN2	CH2 ON/OFF 制御端子
7	NC	未使用	17	EN1	CH1 ON/OFF 制御端子
8	LX2	スイッチング出力端子 2	18	LX1	スイッチング出力端子 1
9	NC	未使用	19	NC	未使用
10	V _{DOUT}	電圧検出器出力端子	20	P_V _{DD1}	電源端子 1

※1 裏面放熱板電位 : V_{SS} レベル

(放熱,実装強度向上の為、回路に接続する必要がある場合は、放熱板の電位にご注意下さい。)

機能表

●EN1 端子,EN2 端子,MR 端子 内部制御 Pull-up 品 ※2

端子	レベル	動作状態
EN1	High , Open	1CH_DC/DC 動作
	Low	1CH_DC/DC 停止
EN2	High , Open	2CH_DC/DC 動作
	Low	2CH_DC/DC 停止
MR	High , Open	V _{DOUT} 検出リセット信号出力
	Low	V _{DOUT} 強制リセット信号出力

EN1,EN2 端子及び MR 端子は、内部にて Pull-up されており、High と Open の動作は同じです。

●EN1 端子,EN2 端子,MR 端子 内部制御 Open 品 ※2

端子	レベル	動作状態
EN1	High	1CH_DC/DC 動作
	Low	1CH_DC/DC 停止
EN2	High	2CH_DC/DC 動作
	Low	2CH_DC/DC 停止
MR	High	V _{DOUT} 検出リセット信号出力
	Low	V _{DOUT} 強制リセット信号出力

EN1,EN2 端子及び MR 端子の内部は、フローティングゲートのため、Open は禁止です。

※2 EN1 端子,EN2 端子,MR 端子の内部制御 Pull-up , Open 組合せは、品番ルールをご参照下さい。

製品分類

●品番ルール (標準品)

XC9515①②③④⑤⑥-⑦^(*)

記号	項目	シンボル	説明
①	入力電圧範囲 UVLO 設定電圧	A	入力電圧範囲 5V±10% , UVLO 電圧 2.7V(TYP.)
		B	入力電圧範囲 2.5V~5.5V , UVLO 電圧 1.8V(TYP.)
②	EN 端子 内部制御 MR 端子 内部制御	A	EN1,EN2 端子 Open MR 端子 Open
		B	EN1,EN2 端子 Pull-up 抵抗内蔵 MR 端子 Pull-up 抵抗内蔵
		C	EN1,EN2 端子 Open MR 端子 Pull-up 抵抗内蔵
		D	EN1,EN2 端子 Pull-up 抵抗内蔵 MR 端子 Open
③④	設定電圧、仕様	01~	DC/DC,V _D の各設定電圧、仕様を表す (社内基準連番に基づく)
⑤⑥-⑦	パッケージ(発注単位)	ZR-G	QFN-20 (1,000/Reel)

(*1)末尾に"-G"が付く場合は、ハロゲン&アンチモンフリーかつ RoHS 対応製品になります。

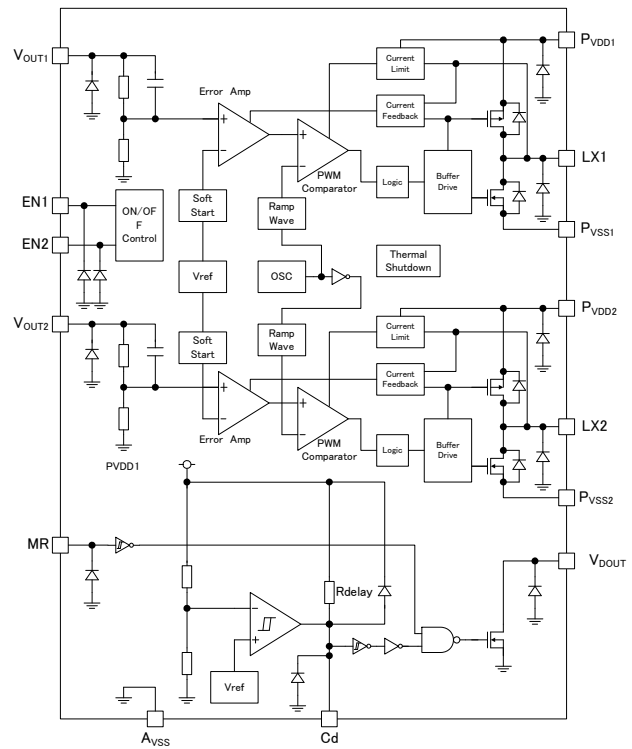
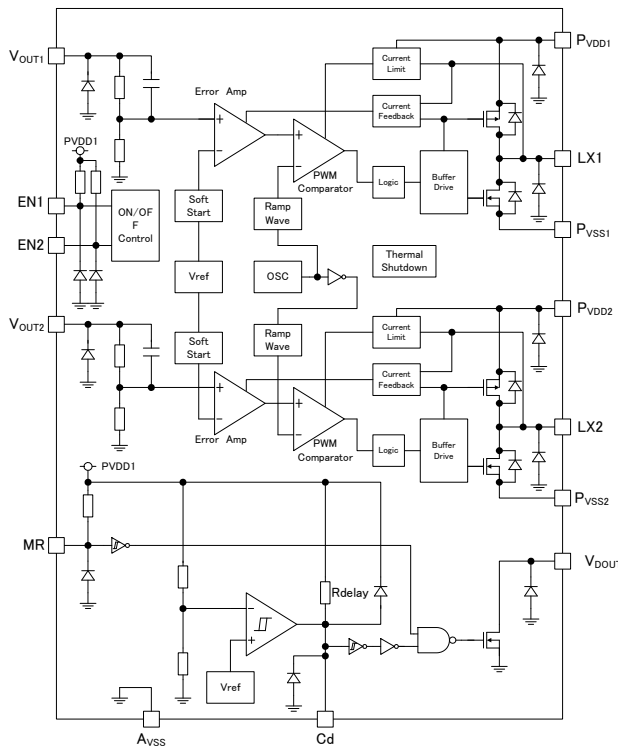
XC9515①②③④	VOUT1 [V]	VOUT2 [V]	VDF (検出電圧) [V]
XC9515AB02	1.2	3.3	3.5
XC9515AB04	1.5	3.3	3.5
XC9515AB05	1.8	3.3	3.5
XC9515BA06	1.2	1.8	3.0
XC9515AA07	1.2	3.3	4.2
XC9515AA08	3.3	1.8	4.5

本製品は、セミカスタム対応となります。その他、ご希望の製品組み合わせ、出力電圧、検出電圧がありましたら、弊社営業部へ問い合わせください。

■ ブロック図

●EN1 端子,EN2 端子,MR 端子 内部プルアップ品

●EN1 端子,EN2 端子,MR 端子 内部フローティング品



■ 絶対最大定格

Ta=25°C

項目	記号	定格	単位
P_VDD1・P_VDD2 端子電圧	P_VDD1, P_VDD2	A_VSS -0.3~6.5	V
V_OUT1・V_OUT2 端子電圧	V_OUT1, V_OUT2	A_VSS -0.3~6.5	V
Cd端子電圧	V_Cd	A_VSS -0.3~P_VDD1.2+0.3	V
V_DOUT 端子電圧	V_DOUT	A_VSS -0.3~6.5	V
V_DOUT 端子電流	I_DOUT	10	mA
EN1・EN2・MR 端子電圧	V_EN1, V_EN2, V_MR	A_VSS -0.3~6.5	V
LX1・LX2 端子電圧	V_LX1, V_LX2	A_VSS -0.3~P_VDD1.2+0.3	V
LX1・LX2 端子電流	I_LX1, I_LX2	1500	mA
許容損失	QFN-20	Pd(単体)	300
		Pd(基板実装)	1000
動作周囲温度	Topr	-40~+85	°C
保存温度	Tstg	-55~+125	°C

P_VDD1=P_VDD2 のとき P_VDD1.2 と表記。

A_VSS= P_VSS1= P_VSS2=0V

■電気的特性

XC9515AB04xx

DC-DC 1CH,2CH ($V_{OUT1}=1.5V, V_{OUT2}=3.3V, f_{OSC}=1MHz, EN1\cdot2$ 内部プルアップ)

Ta=25°C

項目	記号	測定条件	MIN.	TYP.	MAX.	単位	測定回路
入力電圧	V_{IN}		4.5		5.5	V	
出力電圧 1	V_{OUT1}	外付け部品接続, $P_V_{DD1\cdot2}=EN1, EN2=0V$ $I_{OUT1}=30mA$	1.470	1.500	1.530	V	①
出力電圧 2	V_{OUT2}	外付け部品接続, $P_V_{DD1\cdot2}=EN2, EN1=0V$ $I_{OUT2}=30mA$	3.234	3.300	3.366	V	①
最大出力電流 1・2 (*1)	$I_{OUTMAX1}$ $I_{OUTMAX2}$		800			mA	①
電流制限 1・2	I_{LIM1}, I_{LIM2}		1000			mA	②
発振周波数	f_{OSC}	外付け部品接続, $I_{OUT}=30mA$	0.85	1.00	1.15	MHz	①
最大デューティ比	D_{MAX}	$V_{OUT1}=V_{OUT2}=0V$	100			%	②
最小デューティ比	D_{MIN}	$V_{OUT1}=V_{OUT2}=V_{IN}$			0	%	②
効率 1(*2)	EFFI1	外付け部品接続, $P_V_{DD1\cdot2}=EN1=5.0V, EN2=0V$ $V_{OUT1}=1.5V, I_{OUT1}=200mA$		89		%	①
効率 2(*2)	EFFI2	外付け部品接続, $P_V_{DD1\cdot2}=EN2=5.0V, EN1=0V$ $V_{OUT2}=3.3V, I_{OUT2}=200mA$		94		%	①
LX1・2 "H"ON 抵抗	R_{LX1H}, R_{LX2H}	$V_{OUT1}=V_{OUT2}=0V, I_{LX1}=I_{LX2}=100mA^{(*)3}$		0.35 ^{(*)4}		Ω	③
LX1・2 "L"ON 抵抗	R_{LX1L}, R_{LX2L}			0.35 ^{(*)4}		Ω	-
積分ラッチ時間 1・2	t_{LAT1}, t_{LAT2}	LX1・2 は 200 Ω にてプルダウン $V_{OUT1}=\text{設定電圧} \times 0.9, V_{OUT2}=\text{設定電圧} \times 0.9^{(*)5}$		6		ms	⑦
ソフトスタート時間 1・2	t_{SS1}, t_{SS2}	EN1 もしくは EN2 もしくは両側を 0V \rightarrow V _{IN} に変化 $V_{OUT1\cdot2} \times 0.95$ になるまでの時間, $I_{OUT1\cdot2}=10mA$		1.3		ms	①
EN1・2 "H"電圧	V_{EN1H}, V_{EN2H}	$V_{OUT1}=V_{OUT2}=0V$ LX1 または LX2 が "H" となる電圧 ^{(*)6}	1.2		V_{IN}	V	④
EN1・2 "L"電圧	V_{EN1L}, V_{EN2L}	$V_{OUT1}=V_{OUT2}=0V$ LX1 または LX2 が "L" となる電圧 ^{(*)6}	AVSS		0.4	V	④
EN1・2 "H"電流	I_{EN1H}, I_{EN2H}	$P_V_{DD1\cdot2}=V_{EN1}=V_{EN2}=5.5V$			0.1 ^{(*)8}	μA	④
EN1・2 "L"電流	I_{EN1L}, I_{EN2L}	$P_V_{DD1\cdot2}=5.5V, V_{EN1}=V_{EN2}=0V$		-6 ^{(*)8}		μA	④
LX1・2 "H"リーク電流 ^{(*)7}	I_{leak1H}, I_{leak2H}	$P_V_{DD1\cdot2}=V_{LX1}=V_{LX2}=5.5V, V_{EN1}=V_{EN2}=0V$			1.0 ^{(*)9}	μA	④
LX1・2 "L"リーク電流	I_{leak1L}, I_{leak2L}	$P_V_{DD1\cdot2}=5.5V, V_{LX1}=V_{LX2}=V_{EN1}=V_{EN2}=0V$	-3.0 ^{(*)9}			μA	④

測定条件: $P_V_{DD1}=P_V_{DD2}$ のとき $P_V_{DD1\cdot2}$ と表記

測定条件: 特に指定無き場合、 $P_V_{DD1\cdot2}=5V, EN1=EN2=P_V_{DD1\cdot2}$

測定条件: $A_{VSS}=P_V_{SS1}=P_V_{SS2}=0V$

- *1 : 入出力電圧差(降圧差)が小さい場合、最大電流に到達する前に、100%duty となることがあります。
100%duty 状態からさらに電流を引くと P-ch ドライバの on 抵抗により出力電圧の降下を起こします。
- *2 : 効率=[(出力電圧)×(出力電流)]÷[(入力電圧)×(入力電流)]×100
- *3 : ON 抵抗=($V_{IN} - Lx$ 端子測定電圧)/100mA
- *4 : 設計値
- *5 : LX1(2CH 側は LX2)に抵抗 1 Ω を介して GND に短絡させ、電流制限パルス発生から LX1(2CH 側は LX2)が Low となるまでの時間。
- *6 : "H"> $V_{IN}-0.1V, "L"<0.1V$ にて "H", "L" 判定。
- *7 : 高温時においては最大 20 μA 程度リークする場合があります。
- *8 : EN1, EN2 をそれぞれ測定し、単体での電流値。
- *9 : LX1, LX2 をそれぞれ測定し、単体でのリーク電流値。

■電気的特性

XC9515AB04xx

VD (MR 内部プルアップ)

Ta=25°C

項目	記号	測定条件	MIN.	TYP.	MAX.	単位	測定回路
検出電圧	$V_{DF(E)}^{(*)1}$		3.43	3.50	3.57	V	⑤
ヒステリシス幅	V_{HYS}	$V_{HYS} = \{V_{DR(E)}^{(*)2} - V_{DF(E)}\} / V_{DF(E)} \times 100$		5.0		%	-
VD 出力電流	I_{DOUT}	$P_V_{DD1-2} = V_{DF} - 0.01V, V_{DOUT}$ に 0.5V 印加	5.0	6.6	8.0	mA	④
Delay 抵抗	R_{DLY}			2.5		MΩ	-
MR "H"電圧	V_{MR}	V_{DOUT} が "H" となる電圧 ^{(*)3}	1.2		V_{IN}	V	④
MR "L"電圧	V_{MR}	V_{DOUT} が "L" となる電圧 ^{(*)3}	AVSS		0.4	V	④
MR "H"電流	I_{MR}	$P_V_{DD1-2} = MR = 5.5V$			0.1	μA	④
MR "L"電流	I_{MR}	$P_V_{DD1-2} = 5.5V, MR = 0V$		-6.0		μA	④

測定条件: $P_V_{DD1} = P_V_{DD2}$ のとき P_V_{DD1-2} と表記

測定条件: 特に指定無き場合、 $P_V_{DD1-2} = 5V$ 、 $EN1 = EN2 = P_V_{DD1-2}$

測定条件: $A_{VSS} = P_V_{SS1} = P_V_{SS2} = 0V$

*1 : $V_{DF(E)}$ = 実際の検出電圧

*2 : $V_{DR(E)}$ = 実際の解除電圧

*3 : "H" > $V_{IN} - 0.1V$, "L" < $0.1V$ にて "H", "L" 判定。

XC9515AB04xx

全体回路 ($V_{OUT1} = 1.5V, V_{OUT2} = 3.3V, f_{OSC} = 1MHz, EN1 \cdot 2$ 内部プルアップ)

Ta=25°C

項目	記号	測定条件	MIN.	TYP.	MAX.	単位	測定回路
消費電流 1	I_{DD1}	$V_{OUT1} = V_{OUT2} = \text{設定電圧} \times 0.9$		950	1500	μA	⑥
消費電流 2	I_{DD2}	$V_{OUT1} = V_{OUT2} = \text{設定電圧} \times 1.1$ (発振停止)		75	145	μA	⑥
スタンバイ電流	I_{STB}	$EN1 = EN2 = 0V$		18	33	μA	⑥
UVLO 検出電圧	V_{UVLOF}	$V_{OUT1} = 0V, LX$ 端子が "L" となる V_{IN} 電圧 ^{(*)1}	2.4	2.7	3.0	V	②
UVLO 解除電圧	V_{UVLOR}	$V_{OUT1} = 0V, LX$ 端子が "H" となる V_{IN} 電圧 ^{(*)1}			3.5	V	②
サーマルシャット温度	T_{TSD}			150		°C	-
サーマルシャット ヒステリシス幅	T_{HYS}			20		°C	-

測定条件: $P_V_{DD1} = P_V_{DD2}$ のとき P_V_{DD1-2} と表記

測定条件: 特に指定無き場合、 $P_V_{DD1-2} = 5V$ 、 $EN1 = EN2 = P_V_{DD1-2}$

測定条件: $A_{VSS} = P_V_{SS1} = P_V_{SS2} = 0V$

*1 : "H" > $V_{IN} - 0.1V$, "L" < $0.05V$ にて LX の "H", "L" を判定

■電気的特性

XC9515BA06xx

DC-DC 1CH,2CH ($V_{OUT1}=1.5V, V_{OUT2}=3.3V, f_{OSC}=1MHz, EN1\cdot2$ 内部フローティング)

Ta=25°C

項目	記号	測定条件	MIN.	TYP.	MAX.	単位	測定回路
入力電圧	V_{IN}		2.5		5.5	V	
出力電圧 1	V_{OUT1}	外付け部品接続, $P_V_{DD1\cdot2}=V_{EN1}, V_{EN2}=0V$ $I_{OUT1}=30mA$	1.470	1.500	1.530	V	①
出力電圧 2	V_{OUT2}	外付け部品接続, $P_V_{DD1\cdot2}=V_{EN2}, V_{EN1}=0V$ $I_{OUT2}=30mA$	3.234	3.300	3.366	V	①
最大出力電流 1・2 ^(*)	$I_{OUTMAX1}$ $I_{OUTMAX2}$		800			mA	①
電流制限 1・2	I_{LIM1}, I_{LIM2}		1000			mA	②
発振周波数	f_{OSC}	外付け部品接続, $I_{OUT}=10mA$	0.85	1.00	1.15	MHz	①
最大デューティ比	D_{MAX}	$V_{OUT1}=V_{OUT2}=0V$	100			%	②
最小デューティ比	D_{MIN}	$V_{OUT1}=V_{OUT2}=V_{IN}$			0	%	②
効率 1 ^(**)	EFFI1	外付け部品接続, $P_V_{DD1\cdot2}=V_{EN1}=5.0V, V_{EN2}=0V$ $V_{OUT1}=1.5V, I_{OUT1}=200mA$		89		%	①
効率 2 ^(**)	EFFI2	外付け部品接続, $P_V_{DD1\cdot2}=V_{EN2}=5.0V, V_{EN1}=0V$ $V_{OUT2}=3.3V, I_{OUT2}=200mA$		94		%	①
LX1・2 "H"ON 抵抗	R_{LX1H}, R_{LX2H}	$V_{OUT1}=V_{OUT2}=0V, I_{LX1}=I_{LX2}=100mA$ ^(***)		0.35 ^(***)		Ω	③
LX1・2 "L"ON 抵抗	R_{LX1L}, R_{LX2L}			0.35 ^(***)		Ω	-
積分ラッチ時間 1・2	t_{LAT1}, t_{LAT2}	LX1・2 は 200Ω にてプルダウン $V_{OUT1}=設定電圧 \times 0.9, V_{OUT2}=設定電圧 \times 0.9$ ^(***)		6		ms	⑦
ソフトスタート時間 1・2	t_{SS1}, t_{SS2}	EN1 もしくは EN2 もしくは両側を 0V→ V_{IN} に変化 $V_{OUT1\cdot2} \times 0.95$ になるまでの時間, $I_{OUT1\cdot2}=10mA$		1.3		ms	①
EN1・2 "H"電圧	V_{EN1H}, V_{EN2H}	$V_{OUT1}=V_{OUT2}=0V$ LX1 または LX2 が "H" となる電圧 ^(***)	1.2		V_{IN}	V	④
EN1・2 "L"電圧	V_{EN1L}, V_{EN2L}	$V_{OUT1}=V_{OUT2}=0V$ LX1 または LX2 が "L" となる電圧 ^(***)	AVSS		0.4	V	④
EN1・2 "H"電流	I_{EN1H}, I_{EN2H}	$P_V_{DD1\cdot2}=V_{EN1}=V_{EN2}=5.5V$			0.1 ^(***)	μA	④
EN1・2 "L"電流	I_{EN1L}, I_{EN2L}	$P_V_{DD1\cdot2}=5.5V, V_{EN1}=V_{EN2}=0V$	-0.1 ^(***)			μA	④
LX1・2 "H"リーク電流 ^(***)	I_{leak1H}, I_{leak2H}	$P_V_{DD1\cdot2}=V_{LX1}=V_{LX2}=5.5V, V_{EN1}=V_{EN2}=0V$			1.0 ^(***)	μA	④
LX1・2 "L"リーク電流	I_{leak1L}, I_{leak2L}	$P_V_{DD1\cdot2}=5.5V, V_{LX1}=V_{LX2}=V_{EN1}=V_{EN2}=0V$	-3.0 ^(***)			μA	④

測定条件: $P_V_{DD1}=P_V_{DD2}$ のとき $P_V_{DD1\cdot2}$ と表記

測定条件: 特に指定無き場合、 $P_V_{DD1\cdot2}=5V, V_{EN1}=V_{EN2}=P_V_{DD1\cdot2}$

測定条件: $A_V_{SS}=P_V_{SS1}=P_V_{SS2}=0V$

*1 : 入出力電圧差(降圧差)が小さい場合、最大電流に到達する前に、100%duty となることがあります。
100%duty 状態からさらに電流を引くと P-ch ドライバの on 抵抗により出力電圧の降下を起こします。

*2 : 効率=[(出力電圧)×(出力電流)]÷[(入力電圧)×(入力電流)]×100

*3 : ON 抵抗=($V_{IN} - Lx$ 端子測定電圧)/100mA

*4 : 設計値

*5 : LX1(2CH 側は LX2)に抵抗 1Ω を介して GND に短絡させ、電流制限パルス発生から LX1 (2CH 側は LX2) が Low となるまでの時間。

*6 : "H"> $V_{IN}-0.1V, "L"<0.1V$ にて "H", "L" 判定。

*7 : 高温時においては最大 20 μA 程度リークする場合があります。

*8 : EN1, EN2 をそれぞれ測定し、単体での電流値。

*9 : LX1, LX2 をそれぞれ測定し、単体でのリーク電流値。

■電気的特性

XC9515BA06xx

VD (MR 内部フローティング)

Ta=25°C

項目	記号	測定条件	MIN.	TYP.	MAX.	単位	測定回路
検出電圧	$V_{DF(E)}^{(*)1}$		2.94	3.00	3.06	V	⑤
ヒステリシス幅	V_{HYS}	$V_{HYS} = \{V_{DR(E)}^{(*)2} - V_{DF(E)}\} / V_{DF(E)} \times 100$		5.0		%	-
VD 出力電流	I_{DOUT}	$P_V_{DD1 \cdot 2} = V_{DF} - 0.01V, V_{DOUT}$ に 0.5V 印加	5.0	6.6	8.0	mA	④
Delay 抵抗	R_{DLY}			2.5		MΩ	-
MR "H"電圧	V_{MR}	V_{DOUT} が "H" となる電圧 ^{(*)3}	1.2		V_{IN}	V	④
MR "L"電圧	V_{MR}	V_{DOUT} が "L" となる電圧 ^{(*)3}	AVSS		0.4	V	④
MR "H"電流	I_{MR}	$P_V_{DD1 \cdot 2} = MR = 5.5V$			0.1	μA	④
MR "L"電流	I_{MR}	$P_V_{DD1 \cdot 2} = 5.5V, MR = 0V$	-0.1 ^{(*)8}			μA	④

測定条件: $P_V_{DD1} = P_V_{DD2}$ のとき $P_V_{DD1 \cdot 2}$ と表記

測定条件: 特に指定無き場合、 $P_V_{DD1 \cdot 2} = 5V, V_{EN1} = V_{EN2} = P_V_{DD1 \cdot 2}$

測定条件: $A_V_{SS} = P_V_{SS1} = P_V_{SS2} = 0V$

*1 : $V_{DF(E)}$ = 実際の検出電圧

*2 : $V_{DR(E)}$ = 実際の解除電圧

*3 : "H" > $V_{IN} - 0.1V, "L" < 0.1V$ にて "H", "L" 判定。

XC9515BA01xx

全体回路 ($V_{OUT1} = 1.5V, V_{OUT2} = 3.3V, f_{OSC} = 1MHz, EN1 \cdot 2$ 内部フローティング)

Ta=25°C

項目	記号	測定条件	MIN.	TYP.	MAX.	単位	測定回路
消費電流 1	I_{DD1}	$V_{OUT1} = V_{OUT2} = \text{設定電圧} \times 0.9$		950	1500	μA	⑥
消費電流 2	I_{DD2}	$V_{OUT1} = V_{OUT2} = \text{設定電圧} \times 1.1$ (発振停止)		75	145	μA	⑥
スタンバイ電流	I_{STB}	$EN1 = EN2 = 0V$		5.5	11	μA	⑥
UVLO 検出電圧	V_{UVLOF}	$V_{OUT1} = 0V, LX$ 端子が "L" となる V_{IN} 電圧 ^{(*)1}	1.5	1.8	2.1	V	②
UVLO 解除電圧	V_{UVLOR}	$V_{OUT1} = 0V, LX$ 端子が "H" となる V_{IN} 電圧 ^{(*)1}			2.3	V	②
サーマルシャット温度	T_{TSD}			150		°C	-
サーマルシャット ヒステリシス幅	T_{HYS}			20		°C	-

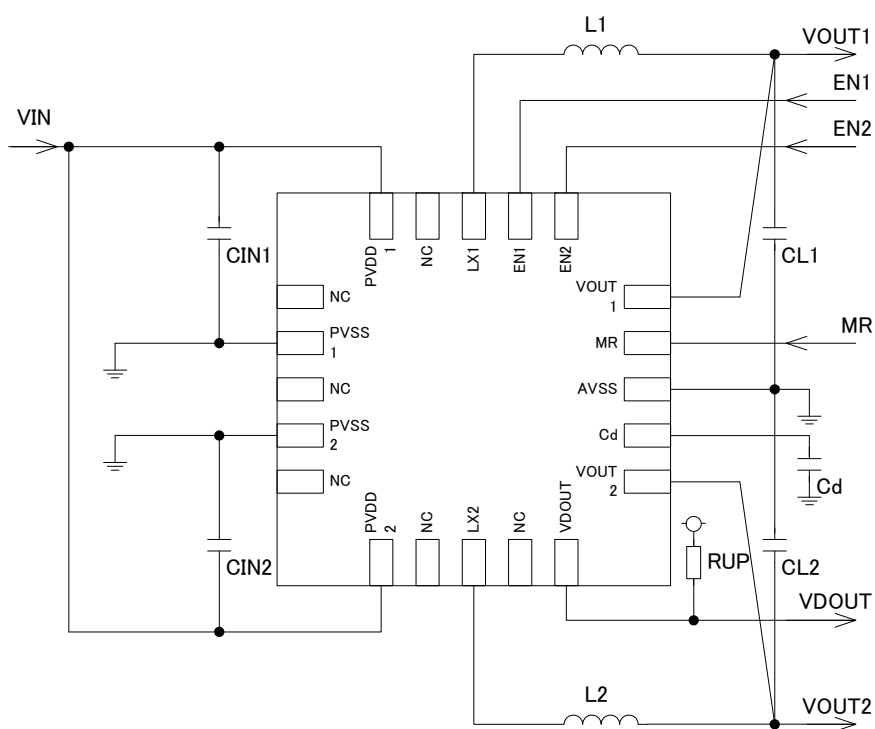
測定条件: $P_V_{DD1} = P_V_{DD2}$ のとき $P_V_{DD1 \cdot 2}$ と表記

測定条件: 特に指定無き場合、 $P_V_{DD1 \cdot 2} = 5V, V_{EN1} = V_{EN2} = P_V_{DD1 \cdot 2}$

測定条件: $A_V_{SS} = P_V_{SS1} = P_V_{SS2} = 0V$

*1 : "H" > $V_{IN} - 0.1V, "L" < 0.05V$ にて LX の "H", "L" を判定

■標準回路例



<使用部品例>

L1	:	4.7 μ H (CDRH4D28C SUMIDA)
L2	:	4.7 μ H (CDRH4D28C SUMIDA)
CIN1	:	10 μ F (ceramic)
CIN2	:	10 μ F (ceramic)
CL1	:	10 μ F (ceramic)
CL2	:	10 μ F (ceramic)
RUP	:	100k Ω

■動作説明

XC9515 シリーズの内部は、基準電圧源、ランプ波回路、エラーアンプ、PWM コンパレータ、位相補償回路、出力電圧調整抵抗、PchMOSドライバトランジスタ、同期整流用NchMOSスイッチトランジスタ、電流制限回路、UVLO 回路 等で構成されています。内部基準電圧と V_{OUT} より RFB1、RFB2 を通ってフィードバックされた電圧をエラーアンプで比較し、エラーアンプの出力に位相補償をかけ、PWM 動作時のスイッチングのオンタイムを決定するために PWM コンパレータに信号を入力します。PWM コンパレータでは、エラーアンプから来た信号とランプ回路から来たランプ波を電圧レベルとして比較し、出力をバッファードライブ回路に送り、LX 端子よりスイッチングのデューティ幅として出力します。この動作を連続的に行うことにより出力電圧を安定させています。また、カレントフィードバック回路により、スイッチング毎の PchMOSドライバトランジスタの電流がモニタリングされており、エラーアンプの出力信号に多重帰還信号として変調をかけています。これにより、セラミックコンデンサなどの低 ESRコンデンサを使用しても安定した帰還系が得られ、出力電圧の安定化が図られています。

<基準電圧源>

本 IC の出力電圧を安定にするため基準になるリファレンス電圧です。

<ランプ回路>

スイッチング周波数はこの回路により決定されています。周波数は内部で固定化されており、1.0MHz になります。ここで生成されたクロックで PWM 動作に必要なランプ波が作られており、また、各内部回路が同期しています。

<エラーアンプ>

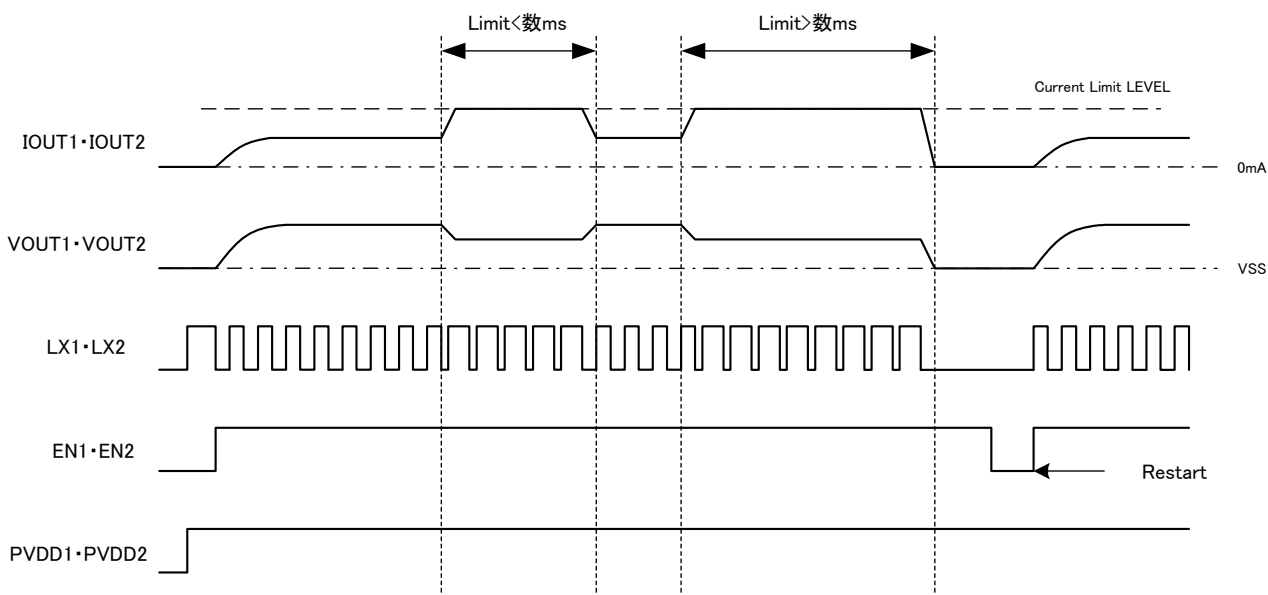
エラーアンプは出力電圧監視用のアンプです。内部抵抗 RFB1、RFB2 で分割された電圧が、フィードバックされ基準電圧と比較されます。基準電圧より低い電圧がフィードバックされるとエラーアンプの出力電圧は高くなるように動作します。エラーアンプの周波数特性は、内部で最適化されています。

<電流制限>

LX 端子に接続された PchMOSドライバトランジスタを流れる電流を監視しており、電流制限とラッチ機能の複合となっています。

- ①一定電流以上ドライバ電流が流れると(コイル電流のピーク値)、電流制限機能が動作し LX 端子から出力するパルスを任意のタイミングでオフさせます。
 - ②ドライバトランジスタがオフされることで電流制限回路はリミット検知状態から解除されます。
 - ③次のパルスのタイミングでドライバトランジスタはオンしますが、この時、過電流状態であれば直ちにドライバトランジスタはオフします。
 - ④過電流状態でなくなれば通常の動作になります。
- ①～③を繰り返しながら過電流状態がなくなるのを待ちます。数 ms の間 過電流状態が続き①～③の動作を繰り返すとドライバトランジスタのオフ状態をラッチする機能が働きます。CH1・CH2 のどちらかの電流制限が動作した場合、両方の DC/DC は動作を停止します。(LX1・LX2 ともハイインピーダンスになります) 一旦ラッチ状態になると、EN1・EN2 両端子を一度 LOW レベルまで落としてから立ち上げるか、電源の再投入をすることで動作を再開します。(電源の再投入では、 $P_{V_{DD1}}$ ・ $P_{V_{DD2}}$ の電圧が EN1・EN2 端子の LOW レベル以下に下がってから立ち上げて下さい)

尚、ラッチは周囲のノイズによる影響にて電流リミット検知状態から解除されることがあり、基板の状態によってはラッチ時間が長くなる場合やラッチ動作に至らない場合があります。入力容量はできる限り IC の近くに配置するようにして下さい。



■動作説明

<サーマルシャットダウン>

熱破壊から IC を保護するためチップ温度の監視を行っています。チップ温度が 150°C に達するとサーマルシャットダウンが働き、ドライバトランジスタをオフ状態とします。電流供給を止めることによりチップ温度が 130°C まで下がると再度ソフトスタートを使い出力を立ち上げ直します。

<短絡保護>

FB 電圧の監視を行っており、誤って出力を GND 等とショートしてしまった場合、FB 電圧が設定電圧の 1/2 以下となると、短絡保護が働き瞬時にドライバトランジスタをオフさせラッチをかけます。CH1・CH2 のどちらかの短絡保護が動作した場合、両方の DC/DC は動作を停止します。(LX1・LX2 ともハイインピーダンスになります) 一旦ラッチ状態になると、EN1・EN2 両端子を一度 LOW レベルまで落としてから立ち上げるか、電源の再投入をすることで動作を再開します。(電源の再投入では、P_V_{DD1}・P_V_{DD2} の電圧が EN1・EN2 端子の LOW レベル以下に下がってから立ち上げて下さい)

<ソフトスタート機能>

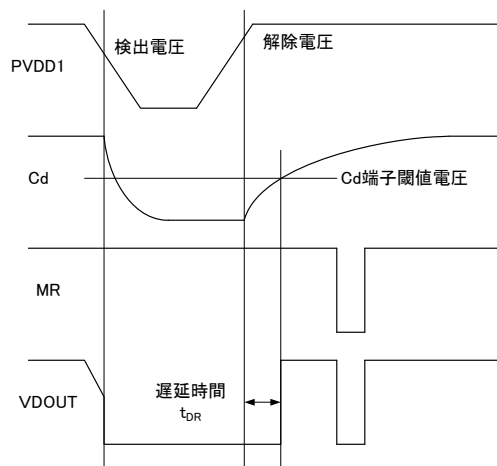
ソフトスタート回路は、電源投入時の出力電圧のオーバーシュートを軽減し、入力電流の突入を抑えます。負荷容量 C_L への突入電流を防ぐ回路ではありません。動作は V_{ref} 電圧に制限を掛けエラーアンプへ入力することにより、エラーアンプの 2 つの入力が釣り合った状態で動作し、EXT1 端子の ON タイムを必要以上大きくなることを抑制しています。

<UVLO 回路>

V_{IN} 端子電圧が 1.8V(TYP)以下(XC9515A は 2.7V 以下)になると、内部回路の動作不安定による誤パルス出力防止のため、ドライバトランジスタを強制的にオフした状態にします。V_{IN} 端子電圧が 1.9V(TYP)以上(XC9515A は 3.0V 以上)になるとスイッチング動作を行います。UVLO 機能が解除されることでソフトスタート機能が働き出力立ち上げ動作が開始されます。

<電圧検出器>

XC9515 シリーズのディテクター機能は、P_V_{DD1} 端子に接続された抵抗により分割された電圧と内部基準電圧源の電圧をコンパレータで監視しています。この回路はヒステリシスを有しており、V_D のセンス端子(P_V_{DD1})の電圧が解除電圧(検出電圧の約 105%)以上になると V_{DOUT} 端子の出力は反転します。V_{DOUT} 端子は、Nch オープンドレインタイプとなっておりプルアップ抵抗が必要です。この電圧検出器は、マニュアルリセット(MR)端子を有しており、MR 端子を LOW レベルにすることにより強制的に V_{DOUT} 端子を LOW レベルにすることができます。



Cd 端子にコンデンサ(Cd)を接続することにより、電圧解除時の V_{DOUT} 端子の出力信号にディレイ時間を付けることができます。ディレイ時間は、内蔵の抵抗 R_{delay}(2.5MΩ TYP に固定)と Cd 値により決まります。Cd を選定することで任意のディレイ時間を作ることができます。ディレイ時間は下記の式で決定します。

$$t_{DR}(\text{Delay time}) = C_d \times R_{\text{delay}} \times 0.69$$

解除遅延表

T_a=25°C

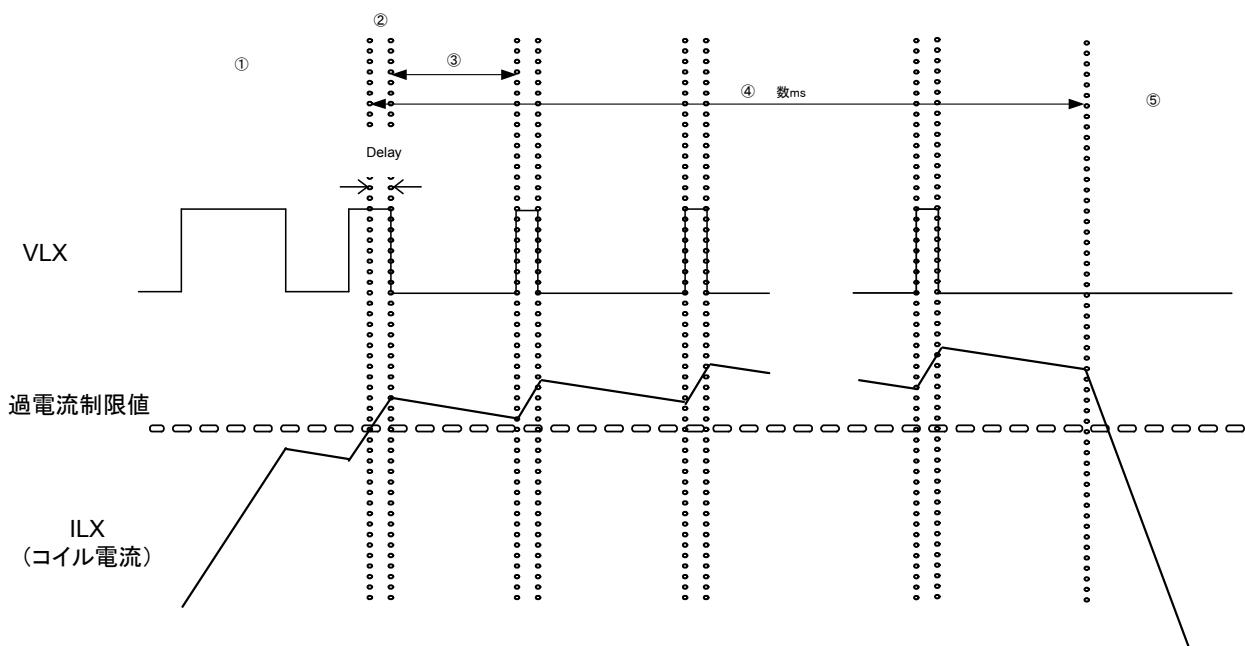
遅延容量 C _d [μF]	解除遅延 t _{DR} (TYP.) [ms]	解除遅延 t _{DR} (MIN.~MAX.) [ms]
0.01	17	10~24
0.022	38	23~53
0.047	81	49~113
0.1	173	103~242
0.22	380	228~532
0.47	811	487~1135
1	1725	1035~2415

■ 使用上の注意

1. 本 IC をご使用の際には絶対最大定格内でご使用ください。絶対最大定格を超えて使用した場合、劣化または破壊する可能性があります。
2. P_V_{DD1} ・ P_V_{DD2} 端子には必ず同電位を印加して下さい。CH1・CH2 のどちらか片方を使用する場合でも、 P_V_{DD1} ・ P_V_{DD2} 両端子に印加して下さい。(片側のみ印加すると誤動作します) また、 P_V_{DD1} ・ P_V_{DD2} ・ A_V_{SS} も同電位として下さい。
3. XC9515 シリーズは出力コンデンサとしてセラミックコンデンサを使用できるように設計されておりますが、入出力電位差が大きい場合等、スイッチングのエネルギーが大きくなりすぎる為、セラミックコンデンサのみではキャッチしきれず出力電圧が不安定となる場合があります。このような場合は出力コンデンサを大きくする等で補うようにして下さい。
4. 制限電流を超えるような過電流(ピーク電流)が一定時間流れた場合には内蔵ドライバトランジスタをオフさせます(積分ラッチ回路)。制限電流を検知し、内蔵ドライバトランジスタをオフさせるまでの時間は制限電流分の電流が流れますので、コイルの定格には十分ご注意ください。
5. 電流制限についてはドライバの ON 抵抗やコイルの直列抵抗による電圧降下があるため、入力電圧が低い場合などは制限電流まで達しない場合があります。
- 6.

V_{OUT} を GND にショートさせた状態で立ち上げた場合、Pch トランジスタがオンの時はコイルの両端に入力電圧分の電位差が発生している為コイル電流の時間変化率が大きいのにに対し、Nch トランジスタがオンの時は V_{OUT} が GND にショートしている為コイル両端の電位差がほぼないので、コイル電流の時間変化率が非常に小さくなります。この動作が繰り返され回路の遅延時間も手伝ってコイル電流は本来制限される電流量を超えたある電流値に収束します。ソフトスタート期間中は短絡保護が効かないように制御しているためソフトスタート終了後、短絡保護が働き回路がディセーブルとなります。
また、降圧差が大きい場合にも回路の遅延時間のため過電流制限以上の電流が流れる場合があります。
コイルの絶対最大定格には十分ご注意ください。

- ① ドライバに電流制限(I_{LIM})まで電流が流れます。
- ② 回路の遅延時間により I_{LIM} の判定から Pch ドライバトランジスタのオフまで I_{LIM} 以上の電流が流れます。
- ③ コイル両端の電位差が無い為、コイル電流の時間変化率が非常に小さくなります。
- ④ 電流制限によりソフトスタート間、 L_x は細いパルスを発振します。
- ⑤ 短絡保護が働き、ドライバトランジスタをオフさせラッチをかけます。



■使用上の注意

7. 本 IC では最低動作電圧以下において電流を引いた場合、ノイズの影響により UVLO が誤動作する場合があります。
8. ラッチは基板の状態によって制限電流検知状態から解除され、ラッチ時間が長くなる場合やラッチ動作に至らない場合があります。入力容量はできるだけ IC の近くに配置するようにして下さい。
9. DC/DC コンバータのようなスイッチングレギュレータにおきましてはスパイクノイズやリップル電圧が生じます。これらは周辺部品(コイルのインダクタンス値、コンデンサ、周辺回路の基板レイアウト)によって大きく影響されます。ご使用の際は実機にて十分にご確認下さい。
10. 本 IC の DC/DC コンバータは電流制限回路により、コイルのピーク電流を監視しております。入出力電位差が大きい場合や負荷電流が大きい場合にピーク電流が増加するため、電流制限がかかりやすくなり動作が不安定になる可能性があります。ピーク電流が大きくなる場合はコイルのインダクタンス値を調整し十分に動作を確認してご使用下さい。尚、以下の式にてピーク電流は示されます。

$$\text{ピーク電流} : I_{pk} = (V_{IN} - V_{OUT}) \times \text{OnDuty} / (2 \times L \times f_{OSC}) + I_{OUT}$$

L : コイルのインダクタンス値 f_{OSC} : 発振周波数

11. PWM 制御時において、軽負荷の場合は細いデューティが出力され、その後 0%デューティを数周期の間保持する状態がありません。
12. 入出力電位差が小さく、重負荷においては太いデューティが出力され、その後 100%デューティを数周期の間保持する状態があります。
13. 遅延容量(Cd)端子にコンデンサを接続した状態で、解除動作時に電源入力端子電圧が急激に低下(例:6.0V から 0.0V)する事が想定される場合は、電源入力(P_V_{DD1})端子・遅延容量(Cd)端子間にショットキーバリアダイオードを接続してご使用下さい。
14. 電圧検出器出力(V_{DOUT})端子に接続するプルアップ抵抗は 100k~200kΩ の抵抗をご使用下さい。
15. 重負荷時に DC/DC のノイズの影響により VD の伝達遅延時間が延びることがあります。また、電源入力端子で電圧が急峻かつ大きく変動すると誤動作を起こす可能性がありますので、ご注意下さい。
16. 最低動作電圧以下において、過電流リミットに至らない状態で出力電圧が落ちることがあります。
17. 入力電源(P_V_{DD1}, P_V_{DD2})及びイネーブル端子(EN1,EN2)が不定領域状態(各端子の不定領域は以下)から電源を立ち上げた場合、IC 内部の保護ラッチ回路が十分リセットされず、DC/DC が動作しないことがあります。入力電源及びイネーブル端子(EN1,EN2)は、必ず GND レベルまで一度落としてから、入力電源を立ち上げ、IC を動作させて下さい。

【各端子の不定領域】

入力電源(P_V_{DD1}, P_V_{DD2})不定領域: 0.1V~1.2V

イネーブル端子(V_{EN1}, V_{EN2})不定領域: 0.4V~1.2V

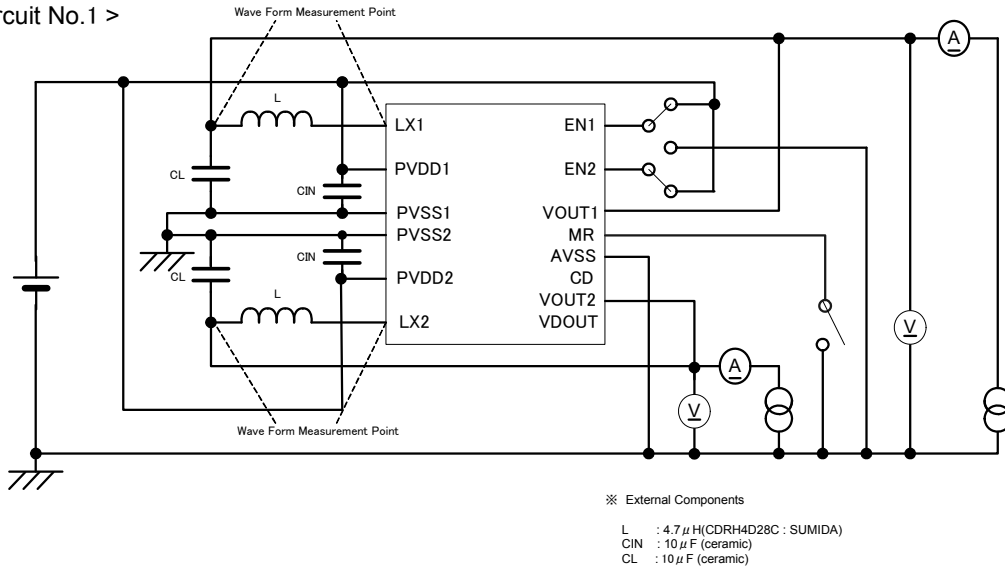
18. UVLO 機能は、V_{IN} 端子電圧が数十 ns の間 UVLO 動作電圧より降下した場合でも働きます。

●レイアウトのご注意

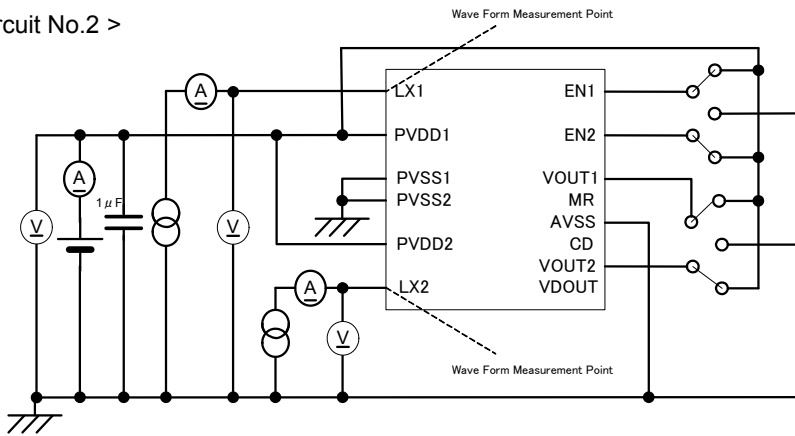
1. 入力電圧の変動をできるだけ抑える為に、P_V_{DD1}・P_V_{DD2} 端子と P_V_{SS1}・P_V_{SS2} 端子に最短でバイパスコンデンサ(C_{IN1}・C_{IN2})を接続してください。
2. 周辺部品は出来る限り IC の近くに実装してください。
3. 周辺部品は配線のインピーダンスを下げる為に、太く短く配線して下さい。
4. V_{SS} 配線を十分に強化して下さい。スイッチング時の V_{SS} 電流による V_{SS} 電位の変動は IC の動作を不安定にする場合があります。

■測定回路

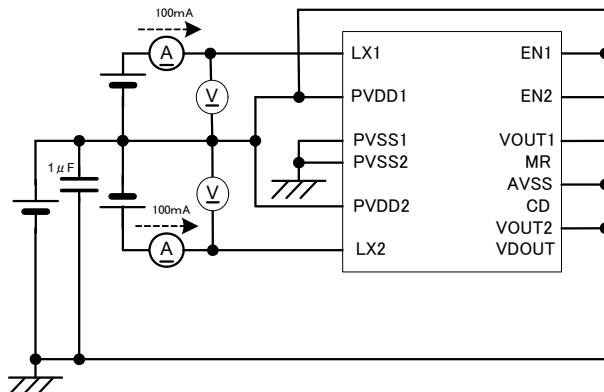
< Test Circuit No.1 >



< Test Circuit No.2 >

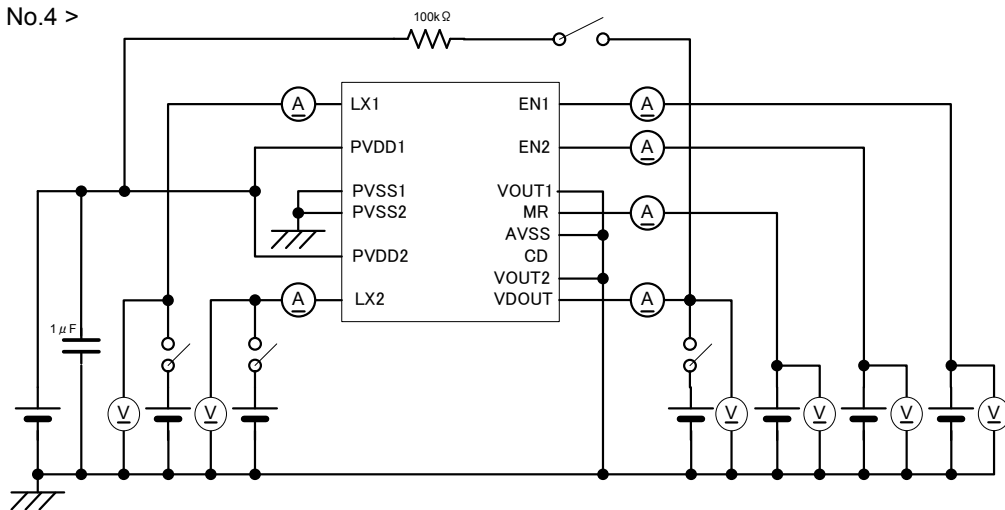


< Test Circuit No.3 >

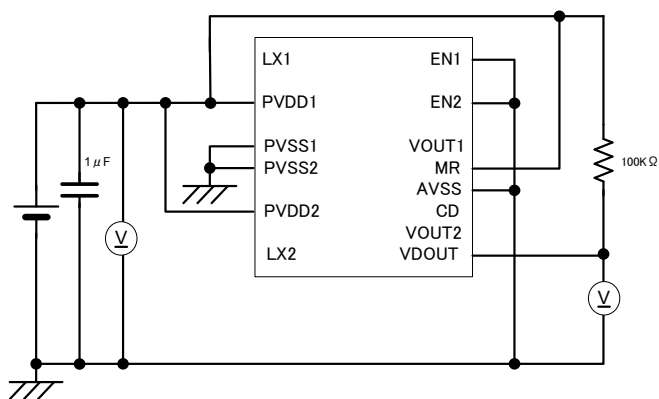


■測定回路

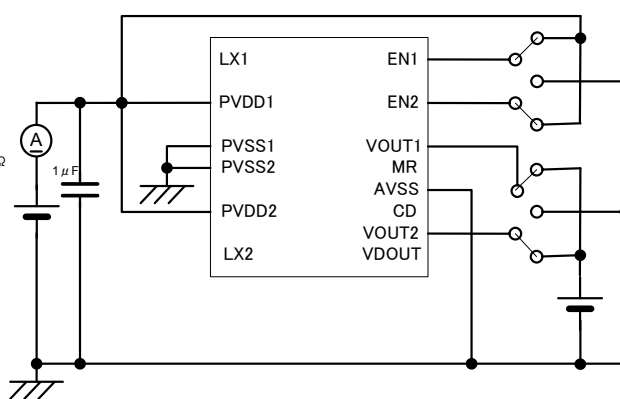
< Test Circuit No.4 >



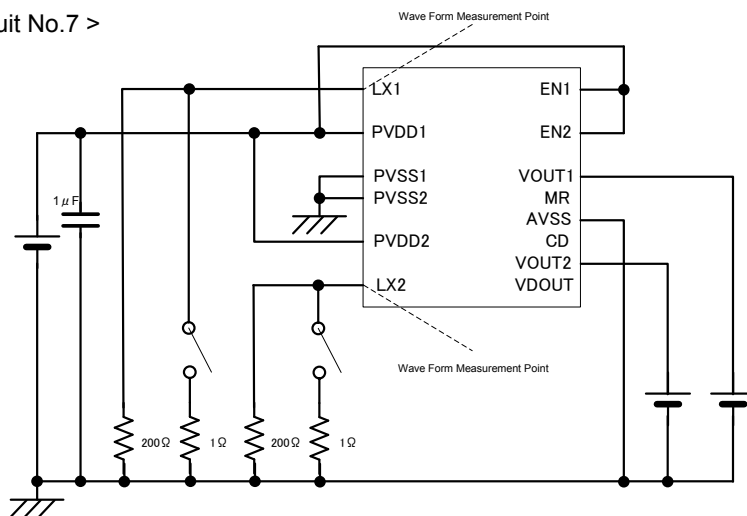
< Test Circuit No.5 >



< Test Circuit No.6 >

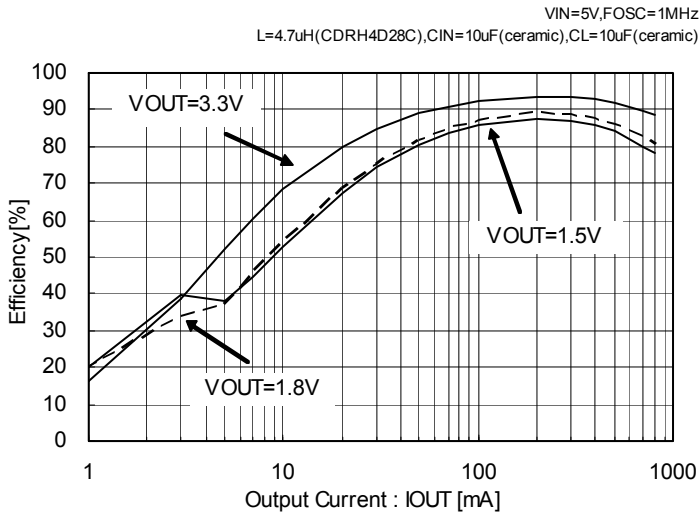


< Test Circuit No.7 >

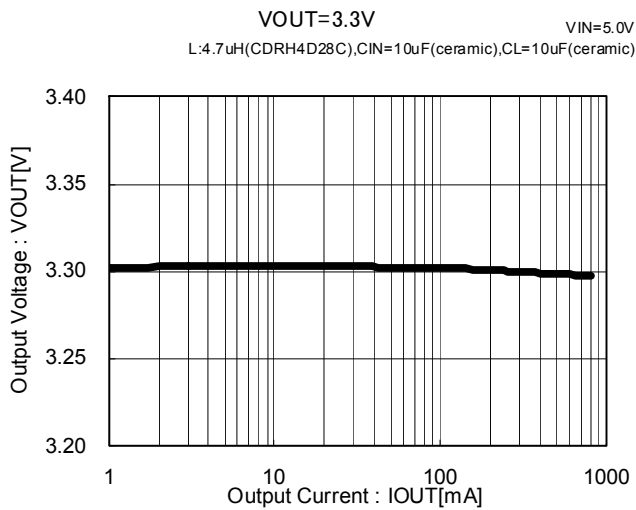
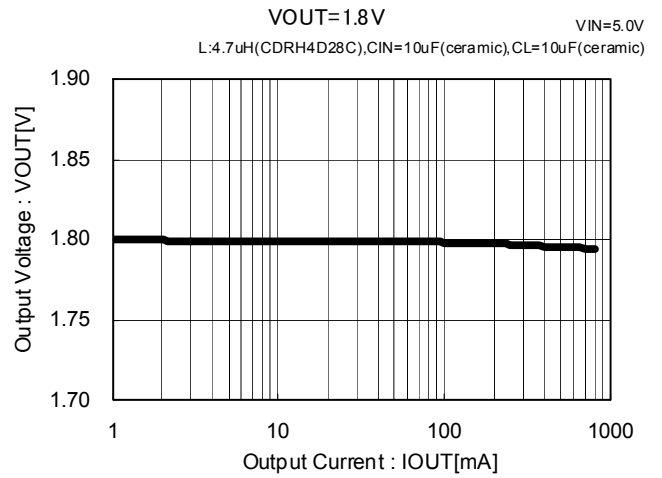
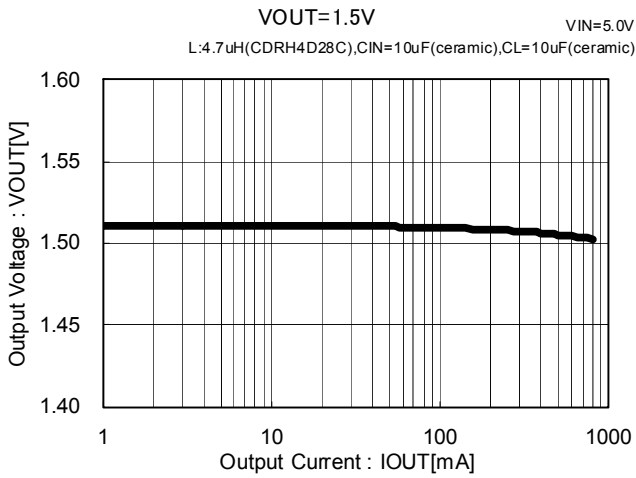


■ 特性例

(1) Efficiency vs. Output Current

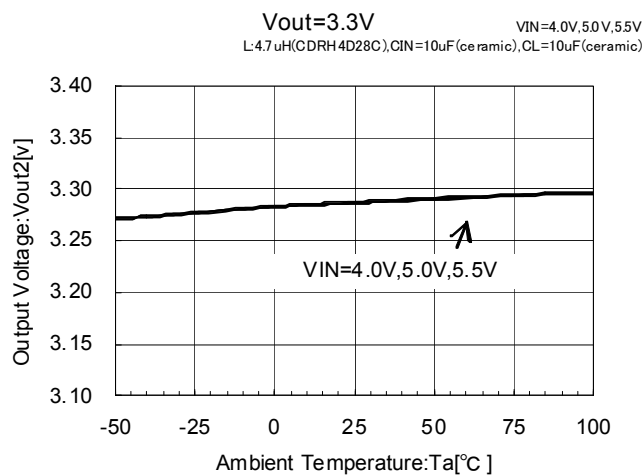
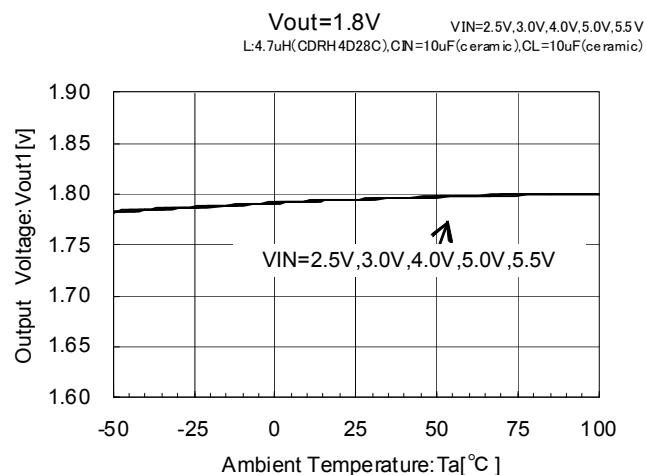
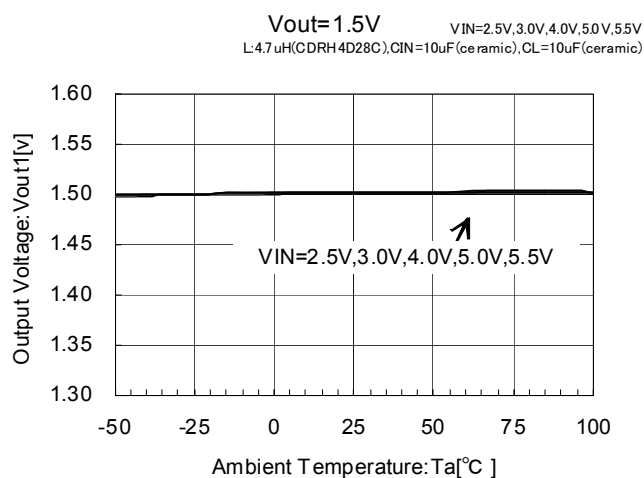
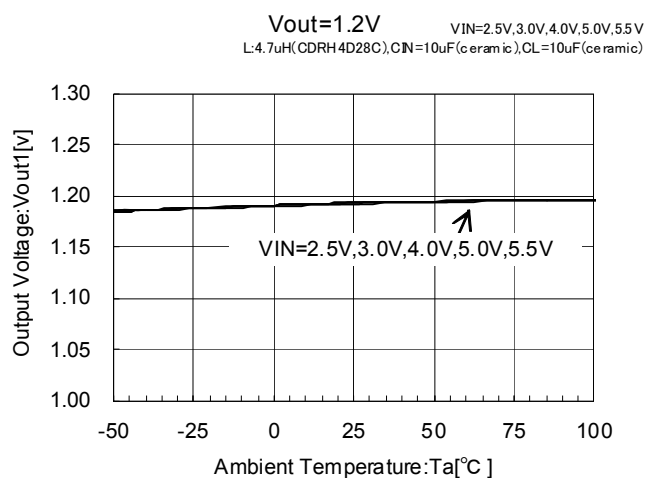


(2) Output Voltage vs. Output Current

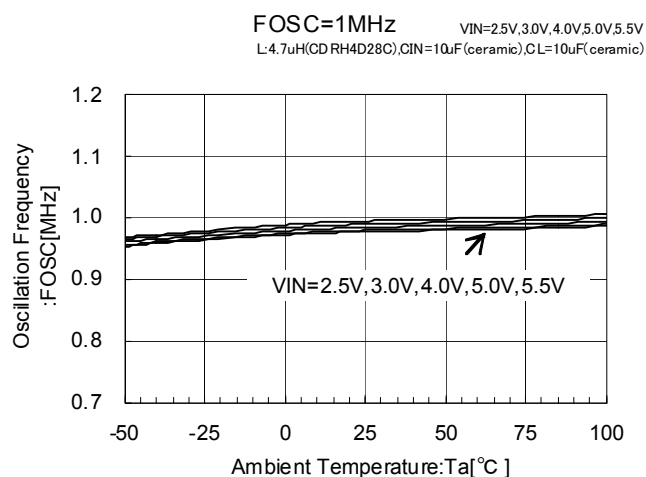


■ 特性例

(3) Output Voltage vs. Ambient Temperature



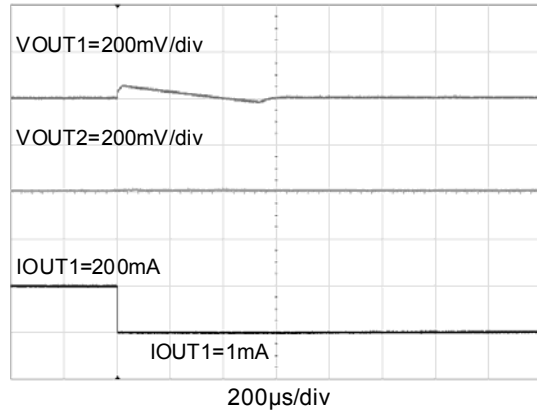
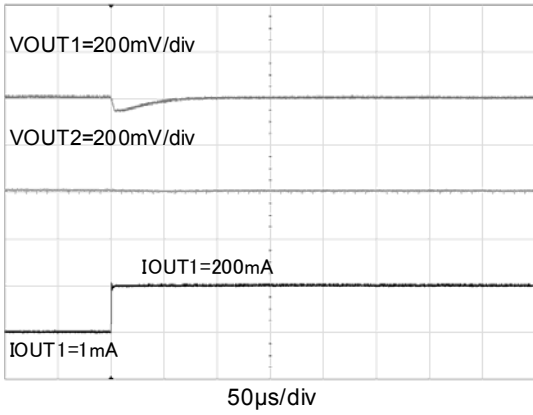
(4) Oscillation Frequency vs. Ambient Temperature



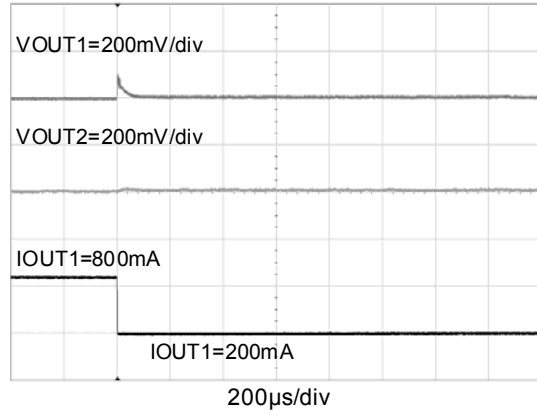
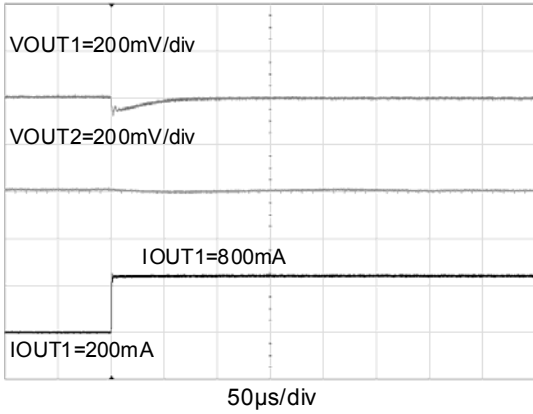
■ 特性例

(5) Load Transient Response

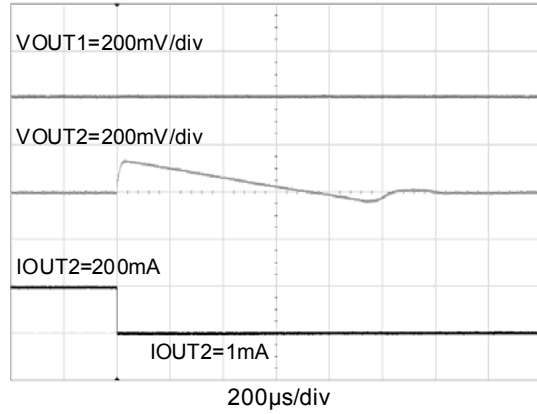
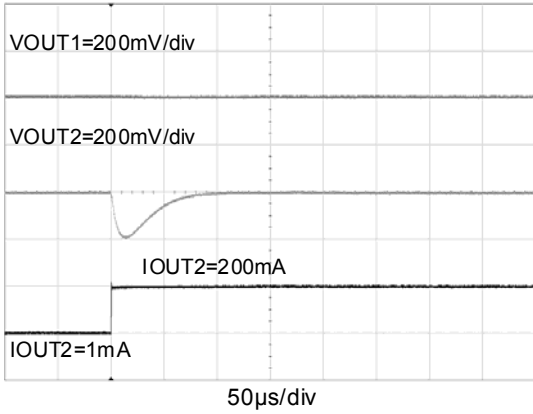
VIN=5V, VOUT1=1.5V, VOUT2=3.3V, FOSC=1MHz,



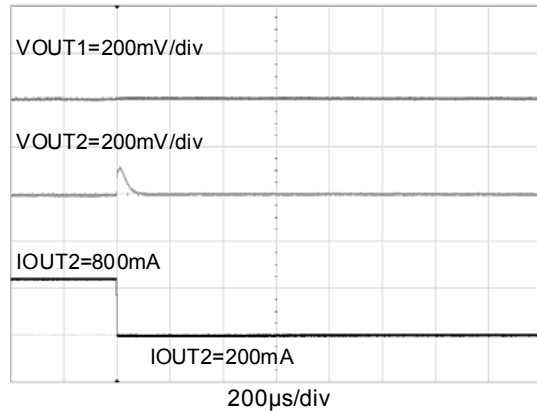
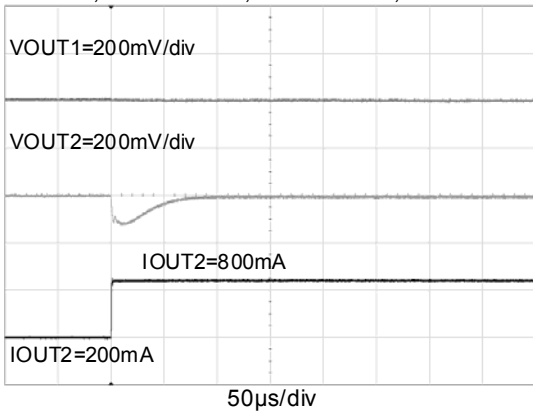
VIN=5V, VOUT1=1.5V, VOUT2=3.3V, FOSC=1MHz,



VIN=5V, VOUT1=1.5V, VOUT2=3.3V, FOSC=1MHz,



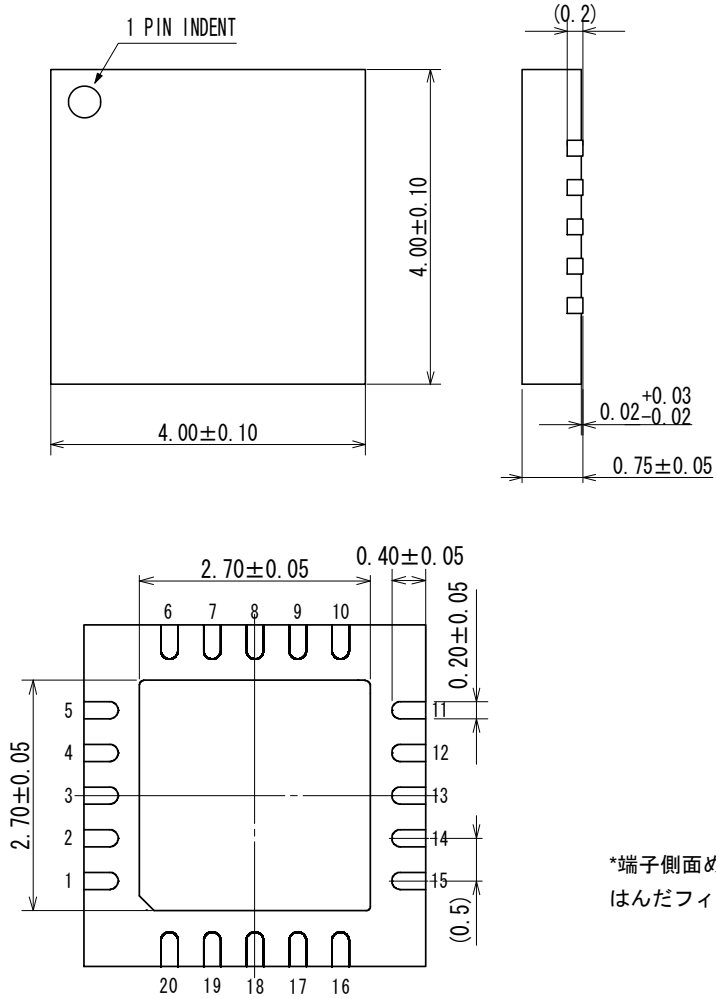
VIN=5V, VOUT1=1.5V, VOUT2=3.3V, FOSC=1MHz,



■外形寸法図

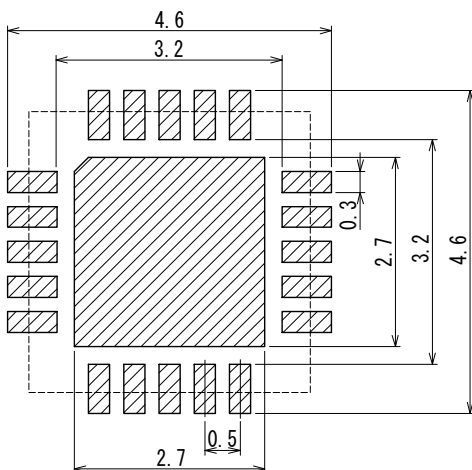
●QFN-20

Unit: mm

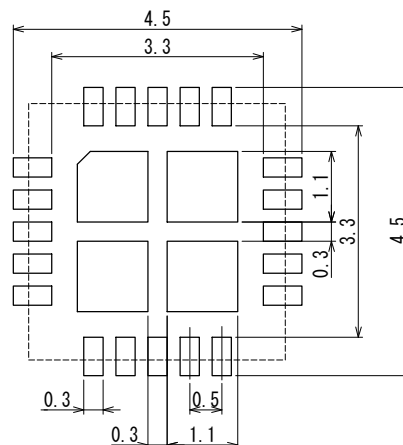


*端子側面めっきなしのため
はんだフィレットは形成されない。

●参考パターンレイアウト



●参考メタルマスクデザイン

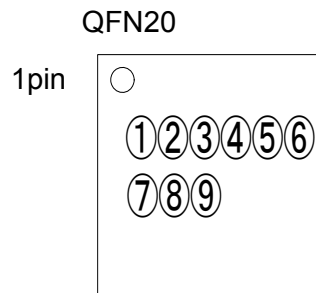


はんだ厚: 120 μm (参考)

■マーキング

■QFN-20

○標準品



マーク①、②、③ 製品シリーズを表す。

シンボル			品名表記例
①	②	③	
5	1	5	XC9515*****-G

マーク④ 入力電圧範囲、UVLO 設定電圧を表す。

シンボル	品名表記例	オプション内容
A	XC9515A*****-G	入力電圧範囲 5V±10%, UVLO 電圧 2.7V(TYP.)
B	XC9515B*****-G	入力電圧範囲 2.5V~5.5V, UVLO 電圧 1.8V(TYP.)

マーク⑤ EN 端子、MR 端子 内部制御を表す。

シンボル	品名表記例	オプション内容
A	XC9515*A****-G	EN1,EN2 端子 Open MR 端子 Open
B	XC9515*B****-G	EN1,EN2 端子 Pull-up 抵抗内蔵 MR 端子 Pull-up 抵抗内蔵
C	XC9515*C****-G	EN1,EN2 端子 Open MR 端子 Pull-up 抵抗内蔵
D	XC9515*D****-G	EN1,EN2 端子 Pull-up 抵抗内蔵 MR 端子 Open

マーク⑥、⑦ 設定電圧、仕様(通し番号)を表す。

シンボル		品名表記例
⑥	⑦	
0	1	XC9515**01**-G

マーク⑧、⑨ 製造ロットを表す。01、…、09、10、11、…、99、0A、…、0Z、1A、…、9Z、A0、…、Z9、AA、…、ZZ を順番とする。
(但し、G、I、J、O、Q、W は除く。反転文字は使用しない。)

1. 本書に記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせ下さい。
2. 本書に記載された技術情報は、製品の代表的動作・応用を説明するものであり、工業所有権、その他の権利に対する保証または許諾するものではありません。
3. 本書に記載された製品は、通常信頼度が要求される一般電子機器(情報機器、オーディオ/ビジュアル機器、計測機器、通信機器(端末)、ゲーム機器、パーソナルコンピュータおよびその周辺機器、家電製品等)用に設計・製造しております。
4. 本書に記載の製品を、その故障や誤作動が直接人命を脅かしたり、人体に危害を脅かす恐れのある装置やシステム(原子力制御、航空宇宙機器、輸送機器、交通信号機器、燃焼制御、生命維持装置を含む医療機器、各種安全装置など)へ使用する場合には、事前に当社へご連絡下さい。
5. 当社では製品の改善、信頼性の向上に努めております。しかしながら、万が一のためにフェールセーフとなる設計およびエージング処理など、装置やシステム上で十分な安全設計をお願いします。
6. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承下さい。
7. 本書に記載された内容を当社に無断で転載、複製することは、固くお断り致します。

トレックス・セミコンダクター株式会社